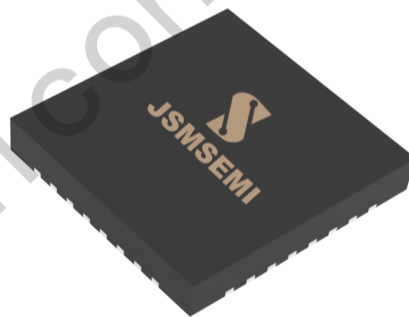


1. 产品简介

MFRC522B是一款高度集成的工作在 13.56MHZ 下的非接触读写器芯片，支持符合 ISO/IEC 14443 TypeA 协议的非接触读写器模式。同时提供了低功耗的外部卡片侦测功能，方便电池供电、需要低功耗工作、并且需要实时处理任意时刻会进入射频场的外部卡片的读写器设备。MFRC522B具有低电压、低功耗、单端驱动等特点。适用于低功耗、低电压、低成本要求的非接触读写器应用。

1.1. 产品特性

- ◆ 支持 ISO/IEC 14443A 读写器协议
- ◆ ISO14443A 支持通讯速率 106Kbps, 212Kbps, 424Kbps, 848Kbps
- ◆ 在读写器模式下，典型操作距离最高可达 50mm，具体取决于天线设计和电源
- ◆ 支持的主机接口
 - I2C 接口，快速模式速率可达 400Kbps，高速模式可达 3.4Mbps
 - UART 接口，最高可达 1.2Mbps
 - SPI 接口，速率最高 10Mbps
- ◆ 64 字节 FIFO 缓冲器用于接收和发送
- ◆ 灵活的中断模式
- ◆ 低功耗的硬件掉电模式
- ◆ 支持软件掉电模式
- ◆ 支持 LPCD 功能
- ◆ 可编程定时器
- ◆ 内部振荡器，连接 27.12MHz 晶体
- ◆ 2.5V-4V 宽范围电源电压
- ◆ 可编程 I/O 管脚
- ◆ 内部自检功能



1.2. 应用领域

应用领域广泛，在考勤签到、门禁控制、公共交通、食堂就餐、水电气充值、便携式手持设备、各种会员系统等多方面的综合应用，有很强的系统应用扩展性。

1.3. 管脚图和管脚功能

1.3.1. QFN32 封装

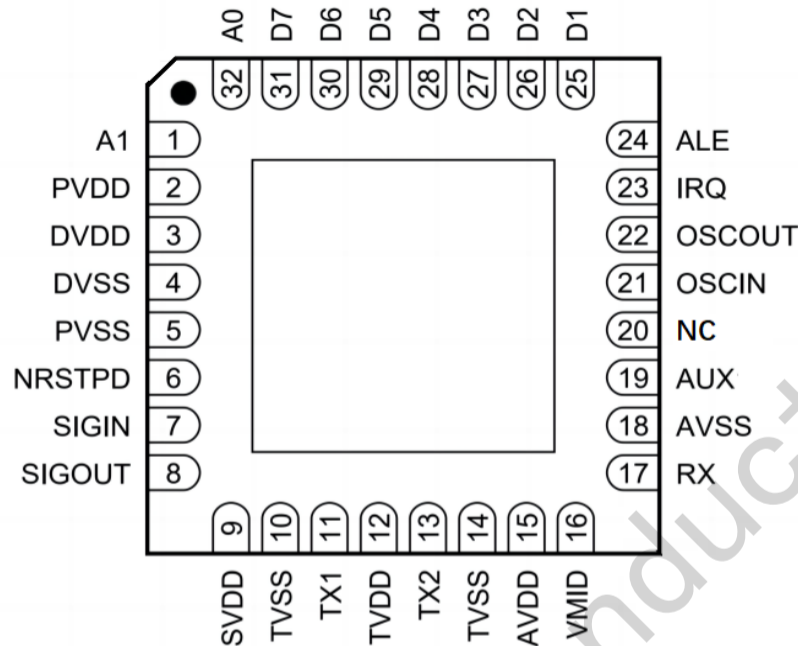


图 1 QFN32 封装管脚图

表 1 管脚说明

管脚号	管脚名	类型	管脚描述
1	A1	I	地址线
2	PVDD	P	管脚电源
3	DVDD	P	数字电源
4	DVSS	G	数字地
5	PVSS	G	管脚地
6	NRSTPD	I	复位脚：为低电平时，内部功能模块包括振荡器均停止工作，输入管脚与外部断开。该管脚上的上升沿可用来开启内部复位相位。
7	SIGIN	I	测试信号输入
8	SIGOUT	O	测试信号输出
9	SVDD	P	S ² C 管脚电源：向 S ² C 管脚供电
10	TVSS	G	发送器 TX1 和 TX2 输出级的地
11	TX1	O	载波发送管脚 1
12	TVDD	P	发送驱动器电源
13	TX2	O	载波发送管脚 2
14	TVSS	G	发送驱动器电源地
15	AVDD	P	模拟电源
16	VMID	P	内部参考电压
17	RX	I	RF 信号输入
18	AVSS	G	模拟地
19	AUX	O	用于测试的辅助输出
20	NC	/	/
21	OSCIN	I	晶振反相放大器输入；也是外部时钟的输入。 该管脚还可用作外部时钟 (fosc=27.12MHz)的输入
22	OSCOU	O	晶振反相放大器输出
23	IRQ	O	中断请求输出：指示一个中断事件

管脚号	管脚名	类型	管脚描述
24	ALE	I	地址锁存使能：高电平时将 ADO-AD5 锁存到内部地址锁存
25-31	D1-D7	I/O	8 位双向数据总线 注：不支持 8 位并行接口 注：如果主控制器选择 I ² C 作为数字主控制器接口，那么这些管脚可以用来定义 PC 地址 注：对于串行接口，这些管脚可以用作测试信号或 I/O
32	A0	I	地址线

1.3.2. QFN16 封装

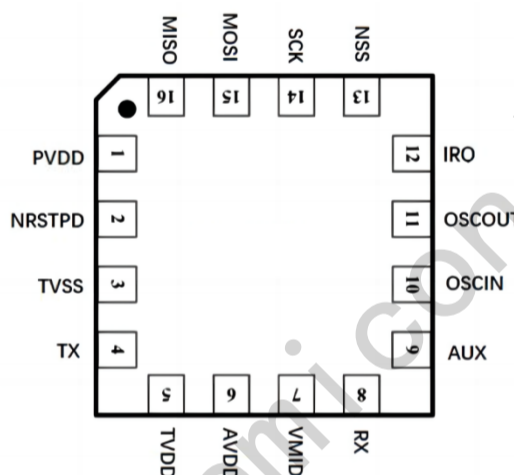


图 2 QFN16 封装管脚图

表 2 管脚说明

管脚号	管脚名	类型	管脚描述
1	PVDD	P	管脚电源
2	NRSTPD	I	复位脚：为低电平时，内部功能模块包括振荡器均停止工作，输入管脚与外部断开。 该管脚上的上升沿可用来开启内部复位相位。
3	TVSS	G	发送驱动器电源地
4	TX	O	载波发送管脚
5	TVDD	P	发送驱动器电源
6	AVDD	P	模拟电源
7	VMID	P	内部参考电压
8	RX	I	RF 信号输入
9	AUX	O	测试脚
10	OSCIN	I	晶振反相放大器输入；也是外部时钟的输入。 该管脚还可用作外部时钟 (fosc=27.12MHz)的输入
11	OSCOU	O	晶振反相放大器输出
12	IRQ	O	中断请求输出：指示一个中断事件
13	NSS	I	SPI 接口片选脚，低有效
14	SCK	I	SPI 接口时钟
15	MOSI	I	SPI 接口数据输入脚
16	MISO	O	SPI 接口数据输出脚

1. 4. 功能框图

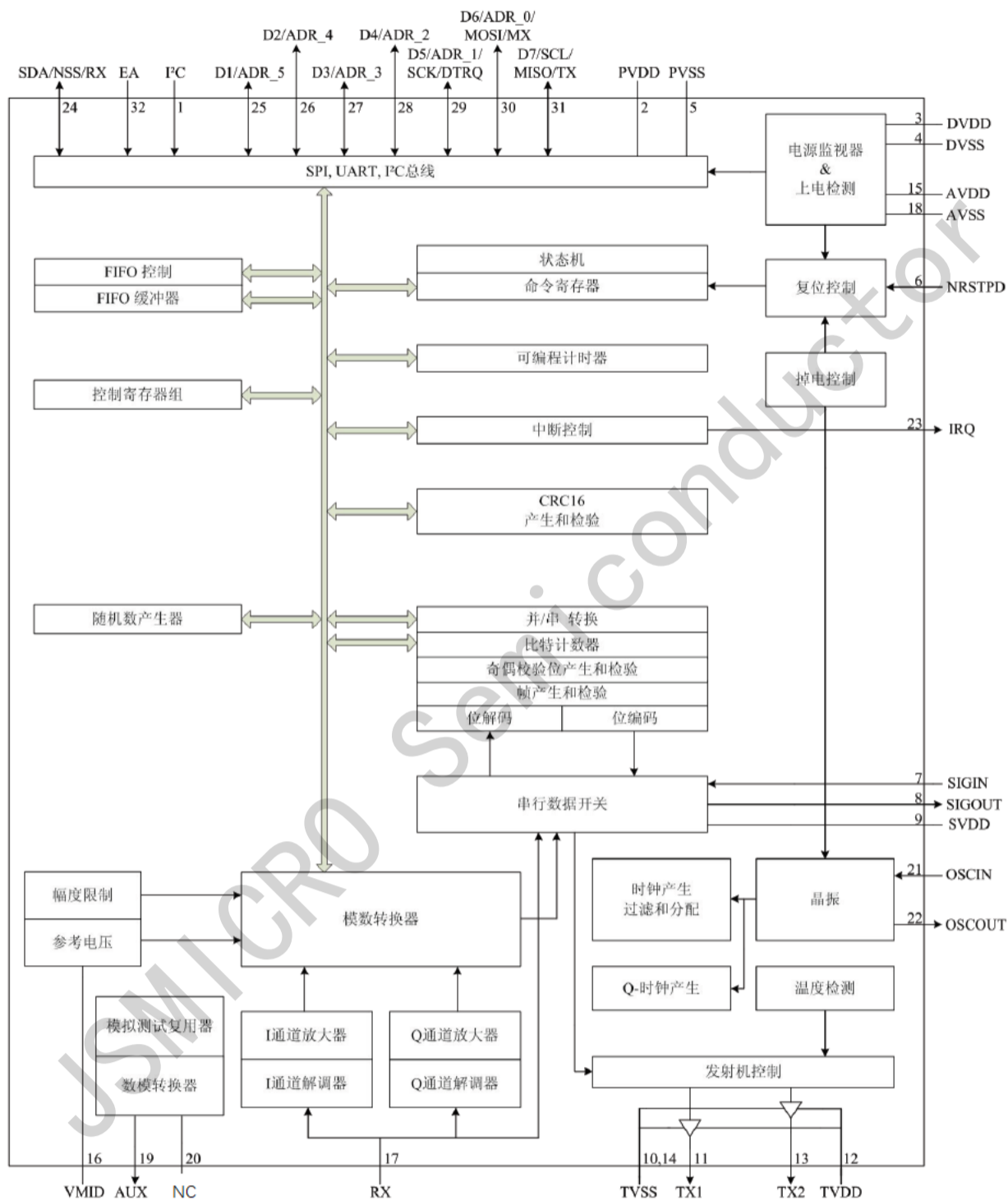


图 3 功能框图

2. 功能描述

522 支持 ISO/IEC 14443 A 协议和多种传输速率。

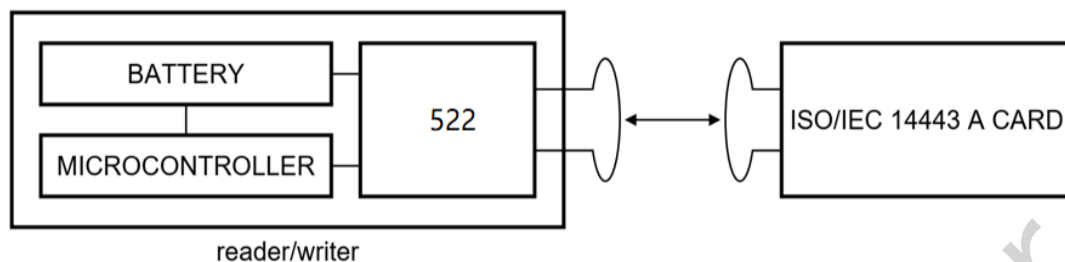


图 4 应用框图

2. 1. ISO/IEC1443A 描述

物理层参数描述见表 3。

表 3 ISO/IEC 14443A 读写器通信参数概述

通信方向	信号类别	传输速率		
		106kBd	212kBd	424kBd
读卡器到卡	调制	100%ASK	100%ASK	100%ASK
	位编码	修正米勒编码	修正米勒编码	修正米勒编码
	位长	(128/13.56) us	(64/13.56) us	(32/13.56) us
卡到读卡器	调制	副载波负载调制	副载波负载调制	副载波负载调制
	副载波频率	13.56MHz/16	13.56MHz/16	13.56MHz/16
	位编码	Manchester 编码	BPSK	BPSK

3. 接口

3. 1. 控制器接口检测

MFRC522B支持 SPI、I2C、UART 等连接方式，所有接口上电硬复位之后自动完成接口方式自动检测。接口自动检测通过接口控制管脚上的逻辑电平来识别，每种接口有固定管脚电平组合。表 4 列出了不同的连接配置：

表 4 检测不同接口类型的连接方法

管脚	接口类型		
	UART (input)	SPI (output)	I ² C-bus (I/O)
ALE	RX	NSS	SDA
A1	0	0	1
A0	0	1	EA
D7	TX	MISO	SCL
D6	MX	MOSI	ADR 0
D5	DTRQ	SCK	ADR 1
D4	-	-	ADR 2
D3	-	-	ADR 3
D2	-	-	ADR 4
D1	-	-	ADR 5

3.2. 串行外设接口

MFRC522B支持 SPI 接口，在 SPI 通讯中作为从机，最高通讯速率 10Mbit/s。

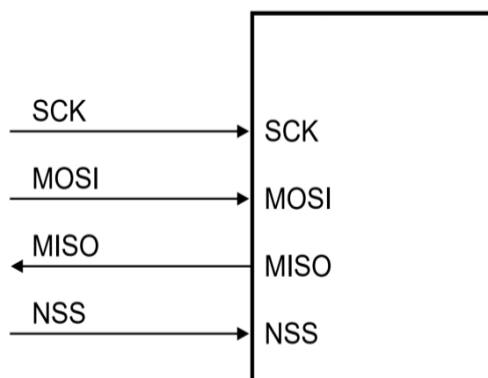


图 5 使用 SPI 接口连接到主机

SPI 时钟信号 SCK 必须由主机产生。数据通过 MOSI 线从主机发送到从机。数据通过 MISO 线从 MFRC522B 发回到主机。

MOSI 和 MISO 传输每个字节时都是高位在前。MOSI 和 MISO 上的数据在时钟的上升沿必须保持不变，在时钟的下降沿改变。

3.2.1. SPI 读数据

使用表 5 所示的结构可将数据通过 SPI 接口读出，可读出 n 个数据字节。首字节定义了通讯模式和地址。

表 5 MOSI 和 MISO 字节顺序

管脚	字节 0	字节 1	字节 2	To	字节 n	字节 n+1
MOSI	地址 0	地址 1	地址 2		地址 n	00
MISO	x ^[1]	数据 0	数据 1		数据 n-1	数据 n

[1] X=无关项 注：先发送最高位。

3.2.2. SPI 写数据

使用表 6 所示的结构可将数据通过 SPI 接口写入 MFRC522B，一个地址可以写入 n 个数据字节。首字节定义了模式和地址。

表 6 MOSI 和 MISO 字节顺序

管脚	字节 0	字节 1	字节 2	To	字节 n	字节 n+1
MOSI	地址 0	数据 0	数据 1		数据 n-1	数据 n
MISO	x[1]	x[1]	x[1]		x[1]	x[1]

[1] X=无关项 注：先发送最高位。

3.2.3. SPI 地址

地址字节必须按下面的格式传输。

首字节的 MSB 位定义了使用模式。MSB 位设置为 1 时，从 MFRC522B 读取数据；MSB 位设置为 0 时，将数据写入 MFRC522B。首字节的位 6-1 定义地址，LSB 位应当设置为 0。

表 7 地址字节格式

7 (MSB)	6	5	4	3	2	1	0 (LSB)
1=读	地址						0
0=写							

3. 3. UART 接口

3. 3. 1. 连接到主机

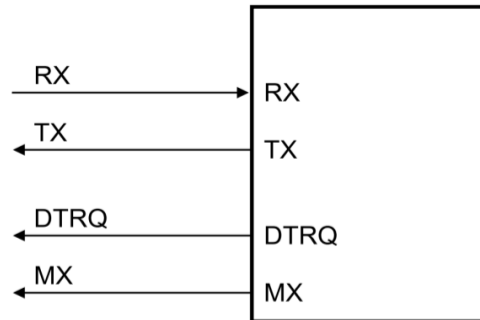


图 6 使用 UART 接口连接到微控制器

注：通过对 TestPinEnReg 寄存器的 RS232LineEn 位清零，信号 DTRQ 和 MX 可以禁止。

3. 3. 2. UART 传输速度

内部 UART 接口兼容 RS232 串行接口。

默认的传输速率为 9.6kBaud。要改变传输速率，主机控制器必须向 SerialSpeedReg 寄存器写入一个新的传输速率值。位 BR_T0[2:0]和位 BR_T1[4:0]定义的因数用来设置 SerialSpeedReg 中的传输速率。

BR_T0[2:0]和 BR_T1[4:0]的设置参考表 8。表 8 列举了一些传输速率和相应的寄存器设置。

表 8 BR_T0[2:0]和 BR_T1[4:0]的设置

BR_Tn	位 0	位 1	位 2	位 3	位 4	位 5	位 6	位 7
BR_T0 参数	1	1	2	4	8	16	32	64
BR_T1 范围	1-32	33-64	33-64	33-64	33-64	33-64	33-64	33-64

表 9 可选的 UART 传输速率

传输速率(kBd)	SerialSpeedReg 值		传输速率精度(%) ^[1]
	十进制	十六进制	
7.2	250	FAh	-0.25
9.6	235	EBh	0.32
14.4	218	DAh	-0.25
19.2	203	CBh	0.32
38.4	171	ABh	0.32
57.6	154	9Ah	-0.25
115.2	122	7Ah	-0.25
128	116	74h	-0.06
230.4	90	5Ah	-0.25
460.8	58	3Ah	-0.25
921.6	28	1Ch	1.45
1228.8	21	15h	0.32

[1] 所有描述的传输速度中传输速度误差的结果都小于 1.5% 表 9 中所列的可选传输速率可根据下面的公式计算得到：

If BR_T0[2:0] = 0:

$$\text{transfer speed} = \frac{27.12 \times 10^6}{(BR_T0 + 1)}$$

If BR_T0[2:0] > 0:

$$\text{transfer speed} = \left(\frac{27.12 \times 10^6}{\frac{(BR_T1 + 33)}{2^{(BR_T0 - 1)}}} \right)$$

3.3.3. UART 帧格式

表 10 UART 帧格式

位	长度	值
起始位	1 位	0
数据位	8 位	数据
结束位	1 位	1

注：对于数据和地址字节，LSB 位必须最先发送。传输过程中不使用奇偶校验位。

读数据：

使用表 11 中的结构，可使用 UART 接口将数据读出。发送的第一个字节定义了模式和地址。

表 11 读数据字节顺序

管脚	字节 0	字节 1
RX (管脚 24)	地址	-
TX (管脚 31)	-	数据 0

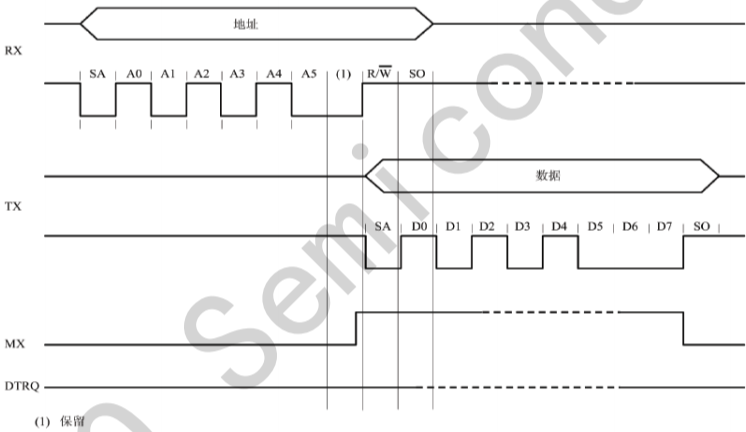


图 7 UART 读数据时序图

写数据：

使用表 12 中的结构，可使用 UART 接口将数据写入 MFRC522B。发送的第一个字节定义了模式和地址。

表 12 写数据字节顺序

管脚	字节 0	字节 1
RX (管脚 24)	地址 0	数据 0
TX (管脚 31)	-	地址 0

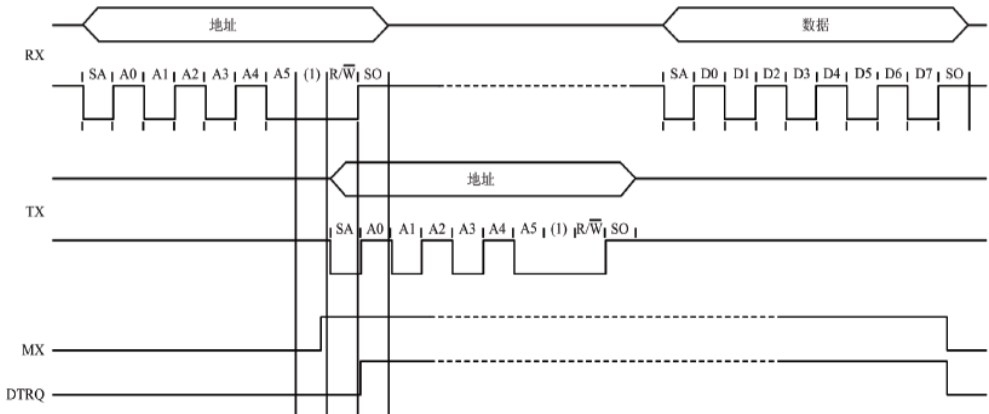


图 8 UART 写数据时序图

注：在地址字节到达 RX 管脚后，数据字节可以直接发送

地址字节：地址字节按下面的格式传输：

首字节的 MSB 位设置使用的模式。MSB 位设置为 1 时，从 MFRC522B 读取数据。MSB 位设置为 0 时，将数据写入 MFRC522B。第一个字节的位 6 保留为将来使用，位 5-1 定义地址；详见表 13。

表 13 地址字节

7 (MSB)	6	5	4	3	2	1	0(LSB)
1=读	保留	地址					
0=写							

3.4. I2C 接口

支持 I2C 总线接口，可以使得主机用较少的管脚连接到 MFRC522B。I2C 接口操作遵循 I2C 总线接口规范。该接口只能工作在从机模式。

3.4.1. 连接到主机

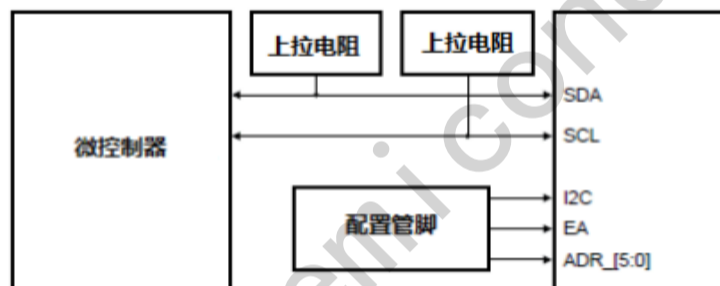


图 9 I2C 总线接口

在标准模式、快速模式和高速模式中，MFRC522B 可用作从接收器或从发送器。

SDA 是一个双向数据线，通过一个上拉电阻连接到正电压。不传输数据时，SDA 和 SCL 均为高电平。标准模式下，I2C 总线的传输速率为 100kBd，快速模式下为 400kBd，高速模式下为 3.4Mbit/s。

如果选择 I2C 总线接口，管脚 SCL 和 SDA 管脚具有符合 I2C 接口规范的尖峰脉冲抑制功能。

3.4.2. 数据有效性

SDA 线上的数据在时钟周期的高电平期间保持不变。只有当 SCL 上的时钟信号为低电平时，数据线的高电平或低电平状态才能改变。

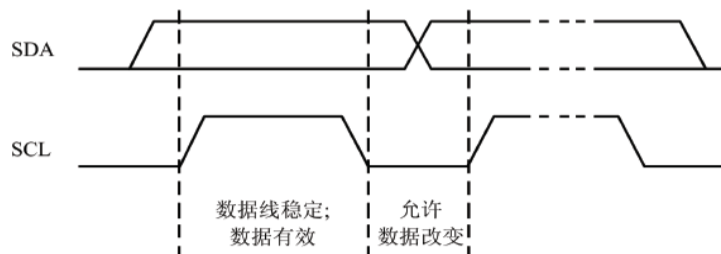


图 10 I2C 总线的位传输

3.4.3. START 和 STOP 状态

要处理 I2C 总线的数据传输，必须定义 START (S) 和 STOP(P) 状态。

- START 状态定义为 SCL 高电平时 SDA 线上高到低的跳变。

•STOP 状态定义成 SCL 高电平时 SDA 线上低到高的跳变。

START 和 STOP 状态通常由主机产生。START 状态后主机被认为处于忙碌状态；主机在 STOP 状态结束一段时间后被认为重新回到空闲状态。

如果产生的是重置 START (Sr) 而非 STOP 状态，则总线仍处于忙碌状态。这时，START (S) 和重置 START (Sr) 的功能完全相同。因此，S 符号就用作一个常用术语，代表 START (S) 和重置 START (Sr) 状态。

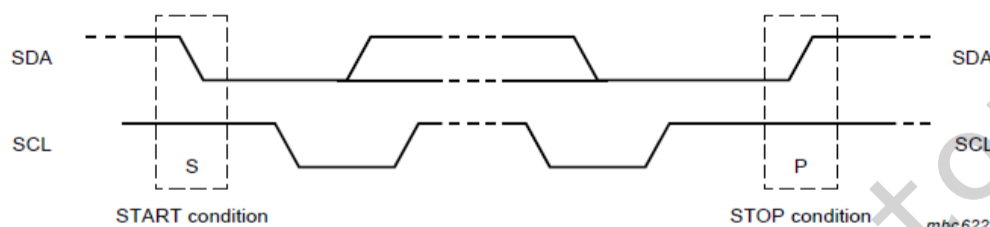


图 11 START 和 STOP 状态

3.4.4. 字节格式

每个字节后面必须跟一个应答位。数据传输时高位在前。一次数据传输发送的字节数不限，但必须符合读/写周期格式。

3.4.5. 应答

应答是在一个数据字节结束后强制产生的。应答相应的时钟脉冲由主机产生。在应答时钟脉冲周期内，数据发送器释放 SDA 线（高电平）。在应答时钟脉冲期间，接收器拉低 SDA 线使得它在该时钟脉冲的高电平时间内保持低电平。

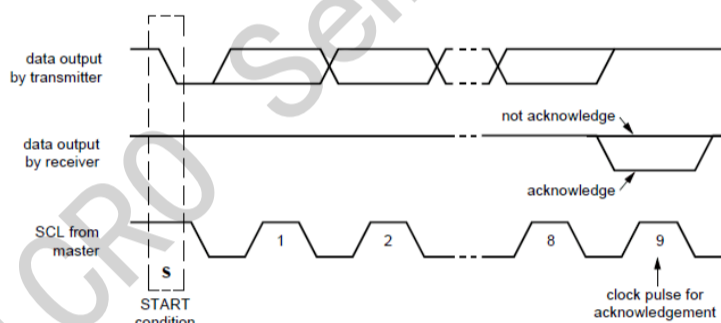


图 12 I2C 总线的应答

主机可以产生一个 STOP (P) 状态来终止传输，也可以产生一个重置 START (Sr) 状态来启动一次新的传输。

主接收器通过在最后一个字节后不产生应答来向从发送器指示数据的结束。从发送器应当释放数据线以允许主机产生一个 STOP (P) 或重置 START (Sr) 状态。

3.4.6. 7 位地址

在 I2C 总线寻址过程中，START 状态后的第一个字节用来确定所要选择的通信从机。

I2C 总线地址与 EA 管脚的定义有关。在 NRSTPD 管脚释放或上电复位后，器件根据 EA 管脚的逻辑电平来决定 I2C 总线地址。

如果 EA 管脚为低电平，则对于所有 MFRC522B 器件，器件总线地址的高 4 位固定为 0101b。器件总线地址剩余的 3 位(ADR_0, ADR_1, ADR_2)可由用户自由配置，这样就可以防止与其它 I2C 器件产生冲突。

如果 EA 管脚设置为高电平，则 ADR_0-ADR_5 完全由表 13 中的外部管脚来确定。ADR_6 总是设置为 0。在这两种模式下，外部地址编码都在复位条件释放后立即锁定。不考虑使用管脚上的进一步变化。通过

配置外部连线，I2C 总线的地址管脚还可用作测试信号的输出。

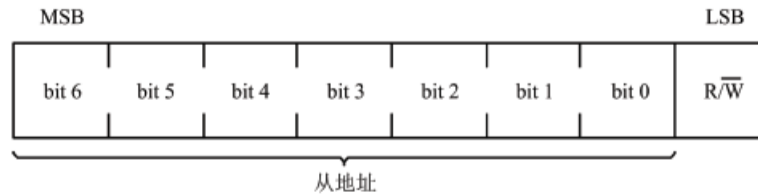


图 13 START 状态后的第一个字节

3.4.7. 寄存器写访问

使用下面的帧格式可用 I2C 接口将数据从主机写入 MFRC522B 中指定的寄存器。

- 帧的第一个字节是遵循 I2C 规则的器件地址。
- 第二个字节是寄存器地址，接下来是 n 个数据字节。
- 读/写位应当设置为 0。

在一帧中，所有数据字节都被写入相同的寄存器地址。这种方法可使能 FIFO 的快速访问。

3.4.8. 寄存器读访问

使用下面的帧格式可读出 522 中指定寄存器的数据。

- 帧的第一个字节是遵循 I2C 规则的器件地址。
- 第二个字节是要读取的寄存器地址。
- 读/写位为 0。

写地址操作完成后，开始读访问。主机发送 MFRC522B 的器件地址。作为回应，MFRC522B 发送读访问寄存器的内容。在一帧中，所有数据字节都从相同的寄存器地址读出。这种方法可使能 FIFO 的快速访问或寄存器查询。读/写位应当设置为 1。

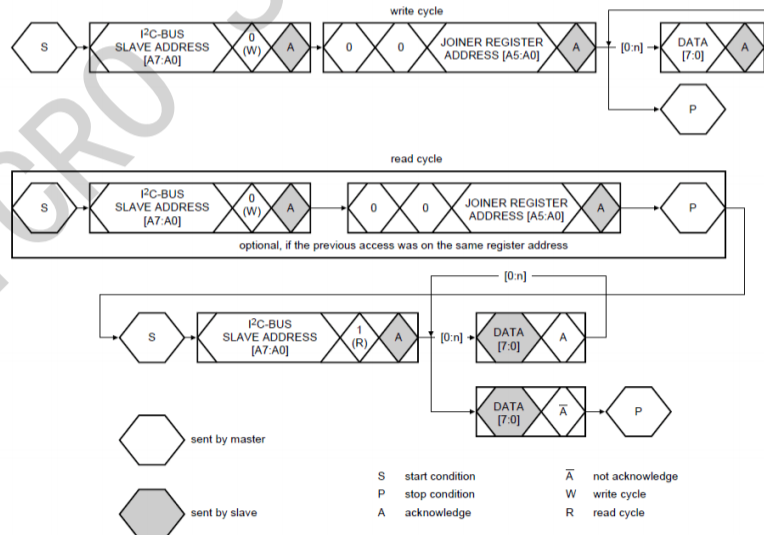


图 14 寄存器读和写访问

3.4.9. 高速模式

在高速模式下 (HS 模式)，器件的传输位速率高达 3.4Mbit/s。同时向下兼容快速或标准模式 (F/S 模式) 的双向通信。

3.4.10. 高速传输

为了获得高达 3.4Mbit/s 的位传输速率，对 I2C 总线操作作了以下改进。

•高速模式下器件的输入端有尖峰脉冲抑制功能，在 SDA 和 SCL 输入端有一个施密特触发器，它们与 F/S 模式相比有不同的时序常数。

•高速模式下器件的输出端控制 SDA 和 SCL 信号的下降沿斜率，它们与 F/S 模式相比有不同的时序常数。

3.4.11. 高速模式下的串行数据传输格式

高速模式下的串行数据传输满足标准模式的 I2C 总线规范。只有满足以下条件高速模式传输才能启动（所有条件均在 F/S 模式）：

- START 状态 (S)
- 8 位主机代码 (00001XXXb)
- 非应答位 ($\bar{A}$)

高速模式开始后，主机再发送一个重置 START 状态 (Sr)，并紧跟 7 位从机地址和一个读/写位，然后 MFRC522B 会回一个应答位 (A)。

下一个重置 START (Sr) 后继续执行高速模式的数据传输，在一个 STOP 状态 (P) 后切换回 F/S 模式。为了降低主机代码开销，主机可以将大量的高速传输链接到一起，这些传输通过重置 START 状态 (Sr) 分隔开来。

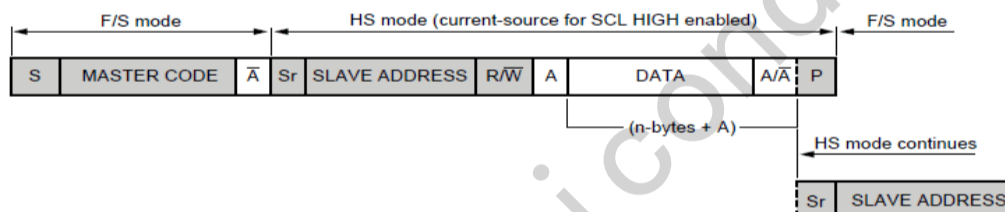


图 15 I2C 总线高速模式协议转换

3.4.12. F/S 模式和 HS 模式之间的切换

复位和初始化后，MFRC522B 工作在快速模式(当快速模式向下兼容标准模式时，它实际上就是 F/S 模式)。连接的 MFRC522B 识别到“S 00001XXX A”序列时，会将其内部电路从快速模式设置转换成高速模式设置。

执行以下操作：

- 根据 HS 模式的尖峰脉冲抑制要求来调整 SDA 和 SCL 的输入滤波器。
- 调整 SDA 输出级的斜率控制。

对于通信中不含有其它 I2C 器件的系统配置，可以通过另一种方法永久地切换到 HS 模式。就是将 Status2Reg 寄存器的 I2CForceHS 位设置为 1。进入永久 HS 模式后，这就无需再发送主机代码了。这个操作不符合总线规范，只能用在总线无其它器件连接的情况下。此外，由于减少了尖峰抑制，一定要避免 I2C 总线上的尖峰。

3.4.13. 低速模式

MFRC522B 完全向下兼容，可连接到 F/S 模式的 I2C 总线系统。由于此配置中不发送主机代码，因此器件处于 F/S 模式，以 F/S 模式的速率进行通信。

4. 中断请求系统

MFRC522B 通过置位寄存器 Status1Reg 的 IRQ 位或激活 IRQ 管脚来指示中断。IRQ 管脚的信号可使主机使用中断处理机制来处理，提升软件执行效率。

4.1. 中断源概述

表 15 列出了可使用的中断位，相应的中断源及中断产生条件。

ComIrqReg 寄存器的 TimeHRq 中断位是一个由定时器产生的中断，当定时器从 1 减到 0 时，此中断位被置位。

ComIrqReg 寄存器的 TxIRq 位表明发送器发送完成。如果状态从发送数据变到发送结束帧，则发送器自动置位相应中断位。

ComIrqReg 寄存器的 RxIRq 位表明检测到接收数据的结束。如果执行完一个指令且 CommandReg 寄存器的 Command[3:0]位的内容变为空闲时，则 ComIrqReg 寄存器的 IdleIRq 位被置位。

当 HiAlert 位置 1 且 ComIrqReg 寄存器的 HiAlertIRq 位置位时，表明 FIFO 缓冲器已经达到 WaterLevel [5:0] 位指示的长度。

当 LoAlert 位置 1 且 ComIrqReg 寄存器的 LoAlertIRq 位置位时，表明 FIFO 缓冲器已经达到 WaterLevel [5:0] 位指示的长度。

ComIrqReg 寄存器的 ErrIRq 位表示非接触式 UART 在发送或接收过程中检测到一个错误。当 ErrorReg 寄存器中的任何一个位置 1 时都表明产生了错误。

表 15 中断源

中断标志	中断源	触发动作
TimerIRq	定时器单元	定时器从 1 计到 0
TxIRq	发送器	数据发送结束
RxIRq	接收器	数据接收结束
IdleIRq	ComIRQReg 寄存器	指令执行结束
HiAlertIRq	FIFO 缓冲器	HFO 缓冲器快溢出时
LoAlertIRq	FIFO 缓冲器	HFO 缓冲器快为空时
ErrIRq	非接触式 UART	检测到一个错误

5. 定时器单元

MFRC522B内置一个定时器单元，主机可以使用它来处理定时任务。定时器有如下几种工作模式：

- 超时计数器
- 看门狗计数器
- 秒表
- 可编程一次触发
- 周期性触发器

定时器单元可用来测量两个事件之间的时间间隔或指示某段时间后指定事件的发生。它可由下文解释的事件来触发。定时器不会影响任何内部事件，例如，数据接收过程中的定时器超时并不会影响接收过程的自动处理。此外，一些与定时器相关的位可以用来产生中断。

定时器的时钟振荡频率为 13.56MHz，由 27.12MHz 的石英晶体振荡器分频得到。定时器包括两个阶段：预分频和计数。

预分频器(TPrescaler)是一个 12 位计数器。它的重装值(TReloadVal_Hi [7:0]和 TReloadVal_Lo[7:0])在 0 到 4095 之间，由 TModeReg 寄存器的 TPrescaler_Hi [3:0]位和 TPrescalerReg 寄存器的 TPrescaler_Lo [7:0]来设置。

计时器中的 16 位重置值在寄存器 TReloadReg 中定义，取值范围为 0 到 65535。

定时器的当前值在寄存器 TCouterValReg 中显示。

当计数值达到 0 时，自动产生一个中断，通过置位 CommonIRQReg 寄存器的 TimerIRQ 位来指示。如果使能，IRQ 管脚就会出现此中断信号。TimerIRQ 位可由主机来置位和复位。根据配置，定时器可以在计数到 0 时停止运行，或将 TReloadReg 寄存器的值作为初始值重新启动计数。

定时器的状态由 StatusIReg 寄存器的 TRunning 位表示。

定时器的启动和停止可分别由 ControlReg 寄存器的 TStartNow 和 TstopNow 位来控制。

定时器还可通过设置 TModeReg 寄存器的 TAuto 位为 1 来自动激活，以满足特定的协议要求。

定时过程中的延迟时间为重置值加 1。

例如：为了得到一个 25us 的延迟，需要计数 339 个时钟周期且 TPrescaler 的值为 169。该配置使计数器每 25us 周期计数到 65535。

6. 节电模式

6.1. 硬掉电模式

当管脚 NRSTPD 为低电平时进入硬掉电模式。该模式下，关闭包括振荡器在内的所有内部电源。所有数字输入缓冲器和输入端分离，并关闭其功能(NRSTPD 管脚除外)，输出管脚也保持在高电平或低电平。

6.2. 软掉电模式

CommandReg 寄存器的 PowerDown 位设为 1 后立刻进入软掉电模式。关闭包括振荡器缓冲器在内的所有内部电源。但是数字输入缓冲器不和输入端分离，且功能保持不变。数字输出管脚的状态不变。

在软掉电期间，所有的寄存器的值，FIFO 的值和配置都保持不变。

在设置 PowerDown 位为 0 后，经过 1024 个时钟周期退出软掉电模式。PowerDown 位设置为 0 并不能立刻将其清除，而是在退出软掉电模式后自动清零。

如果使用了内部振荡器，必须考虑它是由管脚 AVDD 提供的电源，必须经过一段时间(Tosc)后，振荡器才能稳定，且内部逻辑才能检测到时钟周期。在使用串行 UART 通信时，推荐先发送 55h 给 MFRC522B，振荡器必须保持稳定后才能再进一步访问寄存器。为了确保这一点，直到 MFRC522B 回应上一个寄存器内容为地址 0 的读命令时，才执行对地址 0 的读访问。这样说明 MFRC522B 可以执行下一步的操作。

6.3. 发送器掉电模式

发送器掉电模式切断内部天线驱动器来关闭 RF 场，可以通过设置 TXControlReg 寄存器的 TXIRFEn 或 TX2RFEn 位为 0 来实现。

6.4 LPCD 模式

MFRC522B 内部集成低功耗自动寻卡与定时唤醒功能，寻卡时间间隔与寻卡时间均可编程，寻卡过程无需 MCU 操作，寻卡成功后可以中断唤醒 MCU。LPCD 功能在低功耗的同时，又实现了检卡，兼顾了功耗与功能。

7. 振荡器电路

MFRC522B 的时钟为系统的编码器和解码器的提供时钟基准。时钟频率的稳定性是保证系统良好性能的重要因素。为了获得最佳性能，必须尽可能减少时钟抖动。最好采用一个带有推荐电路的内部振荡缓冲器。

如果采用外部时钟源，时钟信号必须连接至 OSCIN 管脚。在这种情况下，特别要注意验证时钟的占空比，时钟抖动以及时钟信号的质量。

8. 寄存器

8.1. 寄存器概述

8.1.1. 寄存器总表

Page0: 命令和状态

Page1: 通讯

Page2: 配置

Page3: 测试

表 16 寄存器总表

Page	地址	寄存器名	功能
0	0	PageReg	选择寄存器组
	1	CommandReg	启动和停止命令执行
	2	ComEnReg	中断请求使能与禁止控制位
	3	DivEnReg	中断请求使能与禁止控制位
	4	ComIrqReg	控制中断请求位
	5	DivIrqReg	控制中断请求位
	6	ErrorReg	显示上一条执行指令的错误状态
	7	Status1Reg	通讯控制状态位
	8	Status2Reg	接收机和发射器的控制状态位
	9	FIFODataReg	64 位 FIFO 的输入输出
	A	FIFOLevelReg	表示 FIFO 内有效数据深度
	B	WaterLevelReg	定义了 FIFO 上溢和下溢警告的级别
	C	ControlReg	各种控制寄存器
	D	BitFramingReg	面向位的帧格式调整
	E	CollReg	在 RF 接口检测到的第一个冲突位的位置
	F	EXReg	扩展寄存器（另表详述）
1	0	PageReg	选择寄存器组
	1	ModeReg	定义接收发射模式
	2	TxModeReg	定义发射数据速率和帧格式
	3	RxModeReg	定义接收数据速率和帧格式
	4	TxControlReg	天线驱动引脚 TX 控制
	5	TxASKReg	天线驱动设置
	6	TxSelReg	天线驱动信号源选择
	7	RxSelReg	内部接收器设置
	8	RxThresholdReg	接收译码器阈值选择
	9	DemodReg	解调器设置
	A	RFU	预留后用
	B	RFU	预留后用
	C	TxReg	控制部分 ISO/IEC14443 发射参数
	D	RxReg	控制部分 ISO/IEC14443 接收参数
	E	RFU	预留后用
	F	SerialSpeedReg	选择串行 UART 接口速度
2	0	PageReg	选择寄存器组
	1	CRCResultReg	显示 CRC 计算的结果
	2		
	3	GsNOffReg	当驱动关闭时，选择天线驱动引脚 TX1 和 TX2 的电导率
	4	ModWidthReg	控制 ModWidth 的设置
	5	RFU	预留后用
	6	RFCfgReg	配置接收器增益
	7	GsNOnReg	选择天线驱动引脚 TX 的电导率
	8	CWGSPReg	选择天线驱动引脚 TX 的电导率

	9	ModGsPReg	选择天线驱动引脚 TX 的电导率
	A	TModeReg	内部计时器设置
	B	TPrescalerReg	
	C	TReloadReg	16 位计时器的重载值
	D		
	E	TCounterValReg	显示 16 位计时器实际值
	F		
3	0	PageReg	选择寄存器组
	1	TestSel1Reg	测试信号配置
	2	TestSel2Reg	测试信号配置及 PRBS 控制
	3	TestPinEnReg	D1-D7 引脚输出驱动能力
	4	TestPinValueReg	当被用于 I/O 总线时，定义 D1-D7 引脚的值
	5	TestBusReg	显示内部测试总线的状态
	6	TestCtrlReg	测试控制
	7	ExeReg_WR	扩展寄存器读写控制
	8	TestReg	控制引脚 AUX
	9	RFU	预留后用
	A	RFU	预留后用
	B	TestADCReg	显示 ADC I 和 Q 的实际值
	C-F	RFT	为产品测试预留

扩展寄存器（EXReg）：

表 17 扩展寄存器总表

Page	地址	二级地址	寄存器名	功能
0	F	00	LpcdCtrl	LPCD 控制寄存器
		01	LPCD_IMAX	定义 I 通路卡检测阈值高边界
		02	LPCD_IMIN	定义 I 通路卡检测阈值低边界
		03	LPCD_QMAX	定义 Q 通路卡检测阈值高边界
		04	LPCD_QMIN	定义 Q 通路卡检测阈值低边界
		05	LPCD_RI	I 路 LPCD 检测结果
		06	LPCD_RQ	Q 路 LPCD 检测结果
		07	LFO_Trim	内部低频时钟 Trim 值
		08	HF_TIME_CNT_H	LPCD RF ON 时间计数器高八位
		09	HF_TIME_CNT_L	LPCD RF ON 时间计数器低八位
		0A	LF_TIME_CNT_H	LPCD RF OFF 时间计数器高八位
		0B	LF_TIME_CNT_L	LPCD RF OFF 时间计数器低八位

8.1.2. 寄存器位行为

下表描述了寄存器的行为及访问条件。

表 18 寄存器位的特性

缩写	行为	描述
r/w	读和写	这些位可被主控芯片读写。它们只用于控制，其内容不被内部状态机影响。
dy	动态	这些位可被主控芯片读写，但它们也能被内部状态机改写。
r	只可读	这些寄存器位的值由内部状态决定，主控芯片只读。
w	只可写	这些寄存器位只写，读取这些寄存器总是读到零。
RFU	-	这些寄存器预留后用。
RFT	-	这些寄存器为产品测试预留且不能改变。

8.2. 寄存器描述

8.2.1. Page 0: 命令和状态

8.2.1.1. PageReg_地址 00h

表 19 PageReg 寄存器

位	7	6	5	4	3	2	1	0
定义	UsePageSelect	RFU	RFU	RFU	RFU	RFU	PageSelect	
位权	r/w	-	-	-	-	-	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 20 PageReg 位描述

位	符号	描述
7	UsePageSelect	置 1, PageSelect 的值被用作寄存器地址 bit5 和 bit4。寄存器地址的低位通过地址引脚或内部地址锁存(ALE)方式定义。 置 0, 寄存器地址全部由内部地址锁存定义。
6-2	-	预留后用。
1-0	PageSelect	PageSelect 的值只在 UsePageSelect 置 1 时有用。

8.2.1.2. CommandReg_地址 01h

启动和停止命令执行。

表 21 CommandReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	RcvOff	Power Down	Command			
位权	-	-	r/w	dy	dy	dy	dy	dy
复位值	0	0	1	0	0	0	0	0

表 22 CommandReg 位描述

位	符号	描述
7-6	-	预留后用。
5	RcvOff	置1, 射频模拟接收器关闭。
4	PowerDown	置1, 进入 Soft power-down 模式。 置0, MFRC522B开始唤醒过程。过程中该位仍保持1。0表示MFRC522B已为后续操作准备就绪。 注: 当指令SoftReset被激活时, PowerDown位不能置1。
3-0	Command	指令寄存器, 根据主控芯片写入的指令码激活一条指令。读该寄存器反馈正在执行的指令。

8.2.1.3. CommIEnReg_地址 02h

中断请求使能与禁止控制位。

表 23 CommIEnReg 寄存器

位	7	6	5	4	3	2	1	0
定义	IRqInv	TxIEn	RxIEn	IdleIEn	HiAlertIEn	LoAlertIEn	ErrIEn	TimerIEn
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	1	0	0	0	0	0	0	0

表 24 CommIEnReg 位描述

位	符号	描述
7	IrqInv	置1, 引脚IRQ的信号被置为寄存器Status1Reg的IRq位的反。 置0, 引脚IRQ的信号与IRq位相同。 配合DivIEnReg寄存器的IRqPushPull, 缺省的1值确保上电后芯片IRQ引脚是三态输出。
6	TxIEn	允许发射器中断请求(由TxIRq位表示)传递到引脚IRQ。
5	RxIEn	允许接收器中断请求(由RxIRq位表示)传递到引脚IRQ。

4	IdleIRq	允许idle中断请求（由IdleIRq位表示）传递到引脚IRQ。
3	HiAlertIRq	允许渐满中断请求（由HiAlertIRq位表示）传递到引脚IRQ。
2	LoAlertIRq	允许渐空中断请求（由LoAlertIRq位表示）传递到引脚IRQ。
1	ErrIRq	允许错误中断请求（由ErrIRq位表示）传递到引脚IRQ。
0	TimerIRq	允许timer中断请求（由TimerIRq位表示）传递到引脚IRQ。

8.2.1.4. DivIRqReg_地址 03h

中断请求使能与禁止控制位。

表 25 DivIRqReg 寄存器

位	7	6	5	4	3	2	1	0
定义	IRQPushPull	RFU	LPCDIEn	SginActIRq	ModelEn	-	RFOnlEn	RFOffIRq
位权	r/w	-	r/w	r/w	r/w	-	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 26 DivIRqReg 位描述

位	符号	描述
7	IRQPushPull	置 1，引脚 IRQ 按标准 CMOS 输出 pad 工作。 置 0，引脚 IRQ 按照开漏输出 pad 工作。
6	-	预留后用
5	LPCDIEn	允许 LPCD 中断请求传输到 IRQ。
4	SginActIRq	允许 SIGIN 中断请求传输到 IRQ。
3	ModelEn	允许 model 中断请求传输到 IRQ。
2	-	预留后用。
1	RFOnlEn	允许 RF field on 中断请求传输到 IRQ。
0	RFOffIRq	允许 RF field off 中断请求传输到 IRQ。

8.2.1.5. CommIRqReg_地址 04h

控制中断请求位。

表 27 CommIRqReg 寄存器

位	7	6	5	4	3	2	1	0
定义	Set1	TxIRq	RxIRq	IdleIRq	HiAlert IRq	LoAlert IRq	ErrIRq	TimerIRq
位权	w	dy	dy	dy	dy	dy	dy	dy
复位值	0	0	0	1	0	1	0	0

表 28 CommIRqReg 位描述

位	符号	描述
7	Set1	置 1，寄存器 CommIRqReg 中的标记位被置起。 置 0，寄存器 CommIRqReg 中的标记位被清除。
6	TxIRq	发射数据的最后一位发出后立刻置 1。
5	RxIRq	当接收器检测到一串有效数据流的末尾时置 1。 如果寄存器 RxModeReg 的 RxNoErr 位置 1，则 RxIRq 位只在 FIFO 中有数据时置 1。
4	IdleIRq	当一个指令执行完成，或 CommandReg 被改为 Idle 指令时，置 1。 如果执行到一条未知指令，CommandReg 会自动变为 Idle 状态，IdleIRq 置 1。如主控芯片启动一条 Idle 指令，不会置起 IdleIRq 位。
3	HiAlertIRq	当寄存器 Status1Reg 的 HiAlert 位置 1 时置 1。与 HiAlert 相反，HiAlertIRq 存储该事件并且只能被 Set1 清除。
2	LoAlertIRq	当寄存器 Status1Reg 的 LoAlert 位置 1 时置 1。与 LoAlert 相反，LoAlertIRq 存储该事件并且只能被 Set1 清除。
1	ErrIRq	如果在 Error 寄存器有任何 error 位，置 1。
0	TimerIRq	当计时器 TimerValue 减到 0 时，置 1。

8.2.1.6. DivIRqReg_地址 05h

控制中断请求位。

表 29 DivIRqReg 寄存器

位	7	6	5	4	3	2	1	0
定义	Set2	RFU	LPCDIRq	SiginActIRq	ModelRq	-	RFOnIRq	RFOffIRq
位权	w	-	dy	dy	dy	-	dy	dy
复位值	0	0	0	0	0	0	0	0

表 30 DivIRqReg 位描述

位	符号	描述
7	Set2	置 1, 寄存器 DivIRQReg 内的标志位被置起。 置 0, 寄存器 DivIRQReg 内的标志位被清除。
6	-	预留后用
5	LPCDIRq	当 LPCD 模式下检测到卡, 置 1。
4	SiginActIRq	当 MFIN 激活时, 置 1。当检测到信号上升或下降沿时, 中断被置起。
3	ModelRq	当数据模式检测器检测到一个正确模式时, 置 1。 注: 数据模式检测器只能被 AutoColl 指令激活, 当检测到通讯模式时自动终结。 数据模式检测器在 RF 场重置后自动重启。
2	-	预留后用
1	RFOnIRq	检测到外部 RF 场时, 置 1。
0	RFOffIRq	若当前外部 RF 场关闭时, 置 1。

8.2.1.7. ErrorReg_地址 06h

显示上一条执行指令的错误状态。

表 31 ErrorReg 寄存器

位	7	6	5	4	3	2	1	0
定义	WrErr	TempErr	RFU	BufferOvfl	CollErr	CRCErr	ParityErr	ProtocolErr
位权	r	r	-	r	r	r	r	r
复位值	0	0	0	0	0	0	0	0

表 32 ErrorReg 位描述

位	符号	描述
7	WrErr	当 Authent 指令执行过程中数据被主控芯片写入 FIFO, 或在 RF 接口发送最后一位和接收最后一位之间数据被主控芯片写入 FIFO, 置 1。
6	TempErr	如果内部温度传感器检测到过热, 置 1。 这种情况下, 天线驱动将自动关闭。 注: 执行新指令可以清除 TempErr 以外的所有错误标识。
5	-	预留后用
4	BufferOvfl	如果在 FIFO 已满的情况下, 主控芯片或 522 的内部状态机 (比如接收器) 试图写数据到 FIFO, 置 1。
3	CollErr	如果检测到位冲突, 置 1。在接收器启动阶段自动清除。该位只在 106kbit 的按位防冲突中有效。在 212kbit 和 424kbit 通讯模式中始终置 1。
2	CRCErr	如果寄存器 RxModeReg 的 RxCRCEn 位被设置且 CRC 计算失败, 置 1。 在接收器启动阶段自动清 0。
1	ParityErr	如果奇偶校验失败, 置 1。在接收器启动阶段自动清 0。 只在 106kbit 的 ISO/IEC14443A 通讯模式下有效。
0	ProtocolErr	如果下列情况之一出现, 置 1: ● 如果 SOF 错误, 置 1。在接收器启动阶段自动清 0。该位只对 106kbit 的通讯模式有效。 ● 在 Authent 指令中, 如果一个数据流接收到的字节数不正确, ProtocolErr 位置 1。

8.2.1.8. Status1Reg_地址 07h

控制 CRC、中断和 FIFO 缓冲器的状态位。

表 33 Status1Reg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	CRCOk	CRCReady	IRq	TRunning	RFU	HiAlert	LoAlert
访问权利	-	r	r	r	r	-	r	r
复位值	0	0	1	0	0	0	0	1

表 34 Status1Reg 位描述

位	符号	描述
7	-	预留后用
6	CRCOk	如果 CRC 结果为 0，置 1。对于数据发射和接收，CRCOk 位未定义（用 ErrorReg 寄存器中的 CRCErr 位标识）。CRCOk 表明了 CRC 协处理器的状态，在计算过程中值变为 0，当计算正确结束时，值变为 1。
5	CRCReady	当 CRC 计算结束时，置 1。该位只对执行 CalcCRC 指令时的 CRC 协处理器计算有效。
4	IRq	该位表示，是否有任何中断源请求注意。（与中断使能位相关，参考寄存器 CommEnReg 和 DivEnReg）
3	TRunning	如果 522 的计时器单元正在运行，置 1。（TcounterValReg 的值在下一个 timer 时钟减一）。 注：在门控模式下，当计时器通过寄存器使能时，TRunning 位置 1。该位不受门控信号影响。
2	-	预留后用
1	HiAlert	当储存在 FIFO 里的字节数满足以下公式时，置 1： $HiAlert = (64 - FIFOLength) \leq WaterLevel$ 例： FIFOLength=60, WaterLevel=4 → HiAlert=1 FIFOLength=59, WaterLevel=4 → HiAlert=0
0	LoAlert	当储存在 FIFO 里的字节数满足以下公式时，置 1： $LoAlert = FIFOLength \leq WaterLevel$ 例：FIFOLength=4, WaterLevel=4 → LoAlert=1 FIFOLength=5, WaterLevel=4 → LoAlert=0

8.2.1.9. Status2Reg_地址 08h

控制接收器、发射器和数据模式检测器的状态位。

表 35 Status2Reg 寄存器

位	7	6	5	4	3	2	1	0
定义	TempSensClear	RFU	RFU	RFU	Crypto1On	Modem State		
访问权利	r/w	-	-	-	dy	r	r	r
复位值	0	0	0	0	0	0	0	0

表 36 Status2Reg 位描述

位	符号	描述	
7	TempSensClear	如果温度在 125℃ 警报限制以下，该位置 1 将清除温度错误。	
6	-	预留后用。	
5	-	预留后用。	
4	-	预留后用。	
3	Crypto1On	该位表示 M1Crypto1 单元开启，所有与卡的数据通讯为密文。 该位只在 M1 卡的读写器模式下有效，只有在成功执行 Authent 指令后置 1。该位该位可由软件清除。	
2-0	Modem State	ModemState 显示了发射器和接收器状态机的状态。	
		值	描述

位	符号	描述	
		000	空闲。
		001	等待寄存器 BitFramingReg 的 StartSend 位有效。
		010	TxWait: 如果 TxWaitRF 置 1, 则一直处于等待状态直到 RF 场出现。TxWait 的最小时由 TxWaitReg 寄存器定义。
		011	发送中。
		100	RxWait: 如果 RxWaitRF 置 1, 则一直处于等待状态直到 RF 场出现。RxWait 的最小时由 RxWaitReg 寄存器定义。
		101	等待数据。
		110	接收中。

8.2.1.10. FIFODataReg_地址 09h

64 字节 FIFO 缓冲器的输入和输出。

表 37 FIFODataReg 寄存器

位	7	6	5	4	3	2	1	0
定义	FIFO 数据							
位权	dy	dy	dy	dy	dy	dy	dy	dy
复位值	x	x	x	x	x	x	x	x

表 38 FIFODataReg 寄存器位描述

位	符号	描述
7-0	FIFOData	64 字节 FIFO 缓冲器的数据输入和输出端口。FIFO 缓冲器作为所有串行数据输入输出到并行输入输出的转换器。

8.2.1.11. FIFOLevelReg_地址 0Ah

表示储存在 FIFO 里的字节数。

表 39 FIFOLevelReg 寄存器

位	7	6	5	4	3	2	1	0
定义	FlushBuffer	FIFOLevel						
位权	w	r	r	r	r	r	r	r
复位值	0	0	0	0	0	0	0	0

表 40 FIFOLevelReg 寄存器

位	符号	描述
7	FlushBuffer	置 1, 该位立刻清除内部 FIFO 缓冲器的读写指针和寄存器 ErrReg 里的 BufferOvfl 位。读取该位总是得到 0。
6-0	FIFOLevel	显示储存在 FIFO 缓冲器里的字节数。写入数据到 FIFODataReg 寄存器, FIFOLevel 加一, 读取 FIFOLevel 减一。

8.2.1.12. WaterLevelReg_地址 0Bh

定义了 FIFO 上溢或下溢警报的电平。

表 41 WaterLevelReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	WaterLevel					
位权	-	-	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	0	0	1	0	0	0

表 42 WaterLevelReg 寄存器位描述

位	符号	描述
7-6	-	预留后用
5-0	WaterLevel	该寄存器定义了一个警报电平以表明 FIFO 缓冲器下溢或上溢。 如果 FIFO 缓冲器空间剩下的字节数小于等于 WaterLevel 定义的字节数，Status1Reg 中的 HiAlert 位置 1。 如果 FIFO 中的字节数小于等于 WaterLevel 字节数，Status1Reg 中的 LoAlert 位置 1。

8.2.1.13. ControlReg_地址 0Ch

其他控制位。

表 43 ControlReg 寄存器

位	7	6	5	4	3	2	1	0
定义	TStopNow	TStartNow	RFU	RFT	RFU	RxLastBits		
位权	w	w	-	-	-	r	r	r
复位值	0	0	0	1	0	0	0	0

表 44 ControlReg 寄存器位描述

位	符号	描述
7	TStopNow	置 1，计时器立刻停止。 读取该位总是得到 0。
6	TStartNow	置 1，立刻启动计时器。 读取该位总是得到 0。
5	-	预留后用
4	RFT	预留给产品测试。
3	-	预留后用
2-0	RxLastBits	显示最后接收字节的有效位数。如果为 0，整个字节有效。

8.2.1.14. BitFramingReg_地址 0Dh

面向位的帧格式调整。

表 45 BitFramingReg 寄存器

位	7	6	5	4	3	2	1	0
定义	StartSend	RxAlign			RFU	TxLastBits		
位权	w	r/w	r/w	r/w	-	r/w	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 46 BitFramingReg 寄存器位描述

位	符号	描述
7	StartSend	置 1，数据发射开启。 该位只在收发指令（Transceive）执行时有效。
6-4	RxAlign	用于按位帧格式的接收：RxAlign 定义了接收第一位数据需存储进 FIFO 的位置。后续接收的数据位则存储到紧接着的位置。 例： RxAlign=0：接收到的最低位储存到第 0 位，第二个接收位存储到第 1 位。 RxAlign=1：接收位的最低位储存到第 1 位，第二个接收位存储到第 2 位。 RxAlign=7：接收位的最低位储存到第 7 位，第二个接收位存储到下一个字节的第 0 位。 该位只用于 106kbit/s 下的按位防冲突。其他模式下置 0。
3	-	预留后用
2-0	TxLastBits	用作按位帧格式的发射：TxLastBits 定义了最后一个字节需要被发送的位数。 000 表示最后一个字节的所有位都要被发送。

8.2.1.15. ColIReg_地址 0Eh

定义了 RF 接口检测到的第一个冲突位。

表 47 CollReg 寄存器

位	7	6	5	4	3	2	1	0
定义	Values AfterColl	RFU	CollPos NotValid	CollPos				
位权	r/w	-	R	R	R	R	R	R
复位值	1	0	1	x	x	x	x	x

表 48 CollReg 寄存器位描述

位	符号	描述
7	Values AfterColl	如果该位置 0，发生冲突位之后的所有接收位被清除。该位只能用在 106kbit 按位防冲突中，否则置 1。
6	-	预留后用
5	CollPosNotValid	如果没检测到冲突或冲突位置在 CollPos 的范围以外，置 1。
4-0	CollPos	该位表示接收到的数据帧中发现的第一个冲突位的位置，只解读数据位。 例： 00h 表示冲突位在第 32 位 01h 表示冲突位在第 1 位 08h 表示冲突位在第 8 位 该位只在 CollPosNotValid 位置 0 时被解读。

8.2.1.16. EXReg_地址 0Fh

扩展寄存器访问入口。

表 49 EXReg 寄存器

位	7	6	5	4	3	2	1	0
定义	EXData							
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 50 EXReg 寄存器位描述

位	符号	描述
7-0	EXData	当扩展寄存器读写控制寄存器 ExeReg_WR 写入 A0 时，其后续往扩展寄存器 EXReg 写入的值表示扩展寄存器地址。 当扩展寄存器读写控制寄存器 ExeReg_WR 写入 A1 时，其后续往扩展寄存器 EXReg 写入的值表示扩展寄存器数据。

8.2.2. Page 1: 通讯

8.2.2.1. Pagereg_地址 10h

寄存器 Page 选择位

表 51 Pagereg 寄存器

位	7	6	5	4	3	2	1	0
定义	UsePageSelect	RFU	RFU	RFU	RFU	RFU	PageSelect	
位权	r/w	-	-	-	-	-	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 52 Pagereg 位描述

位	符号	描述
7	UsePageSelect	置 1, PageSelect 的值被用作寄存器地址 bit5 和 bit4。寄存器地址的低位通过地址引脚或内部地址锁存(ALE)方式定义。 置 0, 寄存器地址全部由内部地址锁存定义。
6-2	-	预留后用。
1-0	PageSelect	PageSelect 的值只在 UsePageSelect 置 1 时有用。

8.2.2.2. ModeReg_地址 11h

定义发射和接收模式。

表 53 ModeReg 寄存器

位	7	6	5	4	3	2	1	0
定义	MSBFirst	RFU	TxWaitRF	RFU	PolSigin	ModeDetOff	CRCPreset	
位权	r/w	-	r/w	-	r/w	r/w	r/w	r/w
复位值	0	0	1	1	1	1	1	1

表 54 ModeReg 位描述

位	符号	描述
7	MSBFirst	置 1, CRC 协处理器以 MSB 位优先计算 CRC, CRCResultReg 寄存器中的 CRCResultMSB 和 CRCResultLSB 也按位翻转。 注: 在 RF 通讯中, 该位被忽略。
6	RFU	预留后用。
5	TxWaitRF	置 1, 则在读写器的模式时只有 RF 场建立后发射电路才启动。
4	RFU	预留后用。
3	PolSigin	PolSigin 定义了 SIGIN 引脚的极性。置 1, SIGIN 引脚的极性为高电平有效。 置 0, TIN 引脚极性为低电平有效。 注: 内部包络信号编码为低电平有效。 改变该位会产生一个 SiginActIRq 中断事件。
2	ModeDetOff	置 1, 内部模式检测器关闭。 注: 模式检测器只在 AutoColl 指令中激活。
1-0	CRCPreset	定义了 CalCRC 指令的 CRC 协处理器的预设值。 注: 在任何协议通讯中, CRC 预设值根据 RxMode 和 TxMode 位的相关定义自动进行选择。
		值 描述
		00 0000
		01 6363
		10 A671
		11 FFFF

8.2.2.3. TxModeReg_地址 12h

定义发射数据速率和帧格式。

表 55 TxModeReg 寄存器

位	7	6	5	4	3	2	1	0
定义	TxCRCEn	TxSpeed			InvMod	TxMix	RFU	RFU
位权	r/w	dy	dy	dy	r/w	r/w	-	-
复位值	0	0	0	0	0	0	0	0

表 56 TxModeReg 位描述

位	符号	描述	
7	TxCRCEn	置1，在数据发射时使能CRC校验生成。 注：该位只在106kbit下能置为0。	
6-4	TxSpeed	定义数据发送速率。	
		值	描述
		000	106 kbit
		001	212 kbit
		010	424 kbit
		011	848 kbit
		100	预留
		101	预留
		110	预留
		111	预留
3	InvMod	置1，发送数据的调制反相。	
2	TxMix	置1，引脚SIGIN的信号与内部编码器混合。	
1-0	RFU	预留后用。	

8.2.2.4. RxModeReg_地址 13h

定义接收数据速率和帧格式。

表 57 RxModeReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RxCRCEn	RxSpeed			RxNoErr	RxMultiple	RFU	RFU
位权	r/w	dy	dy	dy	r/w	r/w	-	-
复位值	0	0	0	0	0	0	0	0

表 58 RxModeReg 位描述

位	符号	描述	
7	RxCRCEn	置1，在数据接收时使能CRC校验。 注：该位只在106kbit下置0。	
6-4	RxSpeed	定义数据传输速率。	
		值	描述
		000	106 kbit
		001	212 kbit
		010	424 kbit
		011	848 kbit
		100	预留
		101	预留
		110	预留
111	预留		
3	RxNoErr	如果置 1，接收到的无效数据流（小于 4 个 bit 位）会被忽略。同时接收器保持激活状态。	
2	RxMultiple	置0，接收器在接收一个数据帧后不再接收。 置1，允许接收多个数据帧。设置该位后，Transceive和Receive指令不会自动终止。这种情况下，多次接收只能通过向CommandReg寄存器写入除Receive指令外的任何其他指令来关闭，或由主控芯片清除该位来关闭连续接收状态。 置1时，每个数据帧结束会将一个错误标识字节添加到FIFO中。该错误标识字节为ErrorReg寄存器的复制值。	

1-0	RFU	预留后用。
-----	-----	-------

8.2.2.5. TxControlReg_地址 14h

天线驱动引脚 Tx 控制。

表 59 TxControlReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	InvTxRf On	RFU	InvTxRF Off	RFU	RFU	RFU	TxRF En
位权	-	r/w	-	r/w	-	-	-	r/w
复位值	1	0	0	0	0	0	0	0

表 60 TxControlReg 位描述

位	符号	描述
7	RFU	预留后用。
6	InvTxRfOn	置1, 如果TX驱动使能, 引脚TX的输出信号取反。
5	RFU	预留后用。
4	InvTxRFOff	置1, 如果TX驱动关闭, 引脚TX的输出信号取反。
3	RFU	预留后用。
2	RFU	预留后用。
1	RFU	预留后用。
0	TxRFEn	置1, 引脚TX输出经由发送数据调制的13.56MHz能量载波。

8.2.2.6. TxASKReg_地址 15h

天线驱动设置。

表 61 TxASKReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	Force100 ASK	RFU	RFU	RFU	RFU	RFU	RFU
位权	-	r/w	-	-	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 62 TxASKReg 位描述

位	符号	描述
7	RFU	预留后用。
6	Force100ASK	置1, Force100ASK强制产生一个100%ASK调制, 与寄存器ModGsPReg的设置无关。
5-0	RFU	预留后用。

8.2.2.7. TxSelReg_地址 16h

天线驱动信号源选择。

表 63 TxSelReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	DriverSel		SigOutSel			
位权	-	-	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	0	1	0	0	0	0

表 64 TxSelReg 位描述

位	符号	描述
7-6	-	预留后用
5-4	DriverSel	选择驱动 Tx 的输入
		值 描述
		00 三态 注: 在 soft power down 下, 驱动只在 DriverSel 设置为三态时, 才处于三态模式。
		01 来自内部编码器的调制 (包络) 信号。

		10	预留后用。
		11	高电平 注：高电平根据 InvTxRFOOn/InvTxRFOff 决定。
3-0	SigOutSel	选择 SIGOUT 引脚的输入 0000：三态 0001：低电平 0010：高电平 0011：由 TestSel1Reg 中的 TestBusBitSel 定义的 TestBus 信号 0100：来自内部编码器调制包络信号 0101：待发送的串行数据流 0110：接收器电路的输出信号（整形和经过延时的卡解调信号）。该信号作为输出给 SAM 接口的输出信号。 注：不要在 M1 模式下使用该设置。数据冲突中曼切斯特编码不会通过 SIGOUT 线发送。 0111：接收串行数据流。 注：不要在 M1 模式下使用该设置。米勒编码的参数可能差别很大。 1000-1011：预留。 M1 Sam 调制： 1100：含载波的 RX 数据。 1101：含载波的 TX 数据。 1110：含未滤波载波的 RX。 1111：未滤波的 RX 包络。	

8.2.2.8. RxSelReg_地址 17h

内部接收器设置。

表 65 RxSelReg 寄存器

位	7	6	5	4	3	2	1	0
定义	UartSel		RxWait					
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	1	0	0	0	0	1	0	0

表 66 RxSelReg 位描述

位	符号	描述	
7-6	UartSel	选择非接触 UART 的输入	
		值	描述
		00	固定低电平
		01	SIGIN 的包络信号。
		10	来自内部模拟电路的调制信号。
		11	预留后用。
5-0	RxWait	在数据完成发射后，接收器会在 RxWait 定义的时钟延迟之后被激活。在这个“帧保护时间”内任何引脚 RX 上的信号都被忽略。除了 Receive 指令外所有其他指令都会用到这个参数，Receive 指令忽略该参数。计数器在发送数据流的最后一个调制脉冲开始计数。	

8.2.2.9. RxThresholdReg_地址 18h

接收译码器阈值选择。

表 67 RxThresholdReg 寄存器

位	7	6	5	4	3	2	1	0
定义	MinLevel				RFU	CollLevel		
位权	r/w	r/w	r/w	r/w	-	r/w	r/w	r/w
复位值	1	0	0	0	0	1	0	0

表 68 RxThresholdReg 寄存器位描述

位	符号	描述
7-4	MinLevel	定义了译码器能接收的最小信号强度, 如果信号强度低于这个水平, 则 该信号不被处理。
3	-	预留后用
2-0	CollLevel	定义了输入到译码器的曼彻斯特编码的弱半 bit 相对强半 bit 产生冲突位的最小信号强度。

8.2.2.10. DemodReg_地址 19h

解调器设置。

表 69 DemodReg 寄存器

位	7	6	5	4	3	2	1	0
定义	AddIQ		FixIQ	RFU	TauRcv		TauSync	
位权	r/w	r/w	r/w	-	r/w	r/w	r/w	r/w
复位值	0	1	0	0	1	1	0	1

表 70 DemodReg 位描述

位	符号	描述	
7-6	AddIQ	定义接收过程中 I 和 Q 通道的使用。 注：FixIQ 必须置 0 以使能以下设置。	
		值	描述
		00	选择较强通道
		01	选择较强通道，并且在通讯过程中保持不变
		10	合并 I 和 Q 通道
		11	预留
5	FixIQ	如果置 1 且 AddIQ 位为 X0，接收固定在 I 通道。 如果置 1 且 AddIQ 位为 X1，接收固定在 Q 通道。	
4	-	预留后用	
3-2	TauRcv	在数据接收过程中改变内部时间常数。 注：如果设为 00，PLL 在数据接收中冻结。	
1-0	TauSync	在 burst 中改变内部 PLL 的时间常数。	

8.2.2.11. RFU_地址 1A h

预留后用

表 71 RFU 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	RFU	RFU	RFU	RFU	RFU	RFU
位权	-	-	-	r/w	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 72 RFUReg 位描述

位	符号	描述
7-0	RFU	预留后用。

8.2.2.12. RFU_地址 1B h

预留后用

位	7	6	5	4	3	2	1	0
定义	WaitForSelected	RFU	RFU	RFU	RFU	RFU	RFU	RFU
位权	r/w	-	-	r/w	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 74 RFUReg 位描述

位	符号	描述
7	WaitForSelected	置1, AutoColl指令只在以下情况自动终止: 根据 ISO/IEC 14443A 执行完一个有效选卡流程后, 接收到一个有效指令。
6-0	RFU	预留后用。

8. 2. 2. 13. TxReg_地址 1Ch

控制部分 ISO/IEC14443A 发射参数。

表 75 TxReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	RFU	RFU	RFU	RFU	TxWait	
位权	-	-	-	-	-	-	r/w	r/w
复位值	0	1	1	0	0	0	1	0

表 76 TxReg 位描述

位	符号	描述
7-2	RFU	预留后用。
1-0	TxWait	该位定义了AutoColl指令执行中的附加响应时间。缺省默认在寄存器定义值的基础上加7bit。

8. 2. 2. 14. RxReg_地址 1D h

控制部分 ISO/IEC14443A 接收参数。

表 77 RxReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	FastFilt_SO	Delay_SO	ParityDisable	RFU	RFU	RFU	RFU
位权	-	-	-	r/w	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 78 RxReg 位描述

位	符号	描述
7	RFU	预留后用。
6	FastFilt_SO	如果该位置1, 米勒延迟电路内部滤波器设置为快速模式。
5	Delay_SO	如果该位置1, SIGOUT引脚的信号被延迟, 因此在SAM引用模式下SIGIN引脚信号必须比ISO/IEC 14443A要求的快128/fc, 以符合ISO/IEC 14443A协议的时序要求。 注: 该延迟只能由设置寄存器 TxSelReg 的 SigOutSel 到 1110
4	Parity Disable	如果该位置1, 发送数据的奇偶校验生成和接收数据的奇偶校验都将关闭。接收到的校验位作为普通数据位处理。
3	RFU	预留后用。
2	ManualHPCF	置 0, HPCF 位被忽略, HPCF 设置根据接收模式自动调整。 置 1, HPCF 值有效。
1-0	HPCF	选择内部接收链中滤波器的高通拐角频率: 00: 用于最低频谱 106kHz 的信号。 01: 用于最低频谱 212kHz 的信号。 00: 用于最低频谱 424kHz 的信号。 01: 用于最低频谱 848kHz 的信号。

8.2.2.15. RFU_地址 1Eh

预留后用

表 79 RFU 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	RFU	RFU	RFU	RFU	RFU	RFU
位权	-	-	-	r/w	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 80 RFUReg 位描述

位	符号	描述
7-0	RFU	预留后用。

8.2.2.16. SerialSpeedReg_地址 1Fh

选择串行 UART 接口速度

表 81 SerialSpeedReg 寄存器

位	7	6	5	4	3	2	1	0
定义	BR T0			BR T1				
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值								

表 82 SerialSpeedReg 位描述

位	符号	描述
7-5	BR T0	调整传输速率, 参见3.3.2 UART传输速度
4-0	BR T1	调整传输速率, 参见3.3.2 UART传输速度

8.2.3. Page 2: 配置

8.2.3.1. Pagereg_地址 20h

寄存器 Page 选择位

表 83 Pagereg 寄存器

位	7	6	5	4	3	2	1	0
定义	UsePageSelect	RFU	RFU	RFU	RFU	RFU	PageSelect	
位权	r/w	-	-	-	-	-	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 84 Pagereg 位描述

位	符号	描述
7	UsePageSelect	置 1, PageSelect 的值被用作寄存器地址 bit5 和 bit4。寄存器地址的低位通过地址引脚或内部地址锁存(ALE)方式定义。 置 0, 寄存器地址全部由内部地址锁存定义。
6-2	-	预留后用。
1-0	PageSelect	PageSelect 的值只在 UsePageSelect 置 1 时有用。

8.2.3.2. CRCResultMSBReg_地址 21h

显示了 CRC 计算结果。

注: CRC 分为两个 8 位寄存器。

注: 设置 ModeReg 寄存器中 MSBFirst 则位序反向, 字节顺序不变。

表 85 CRCResultReg 寄存器

位	7	6	5	4	3	2	1	0
定义	CRCResultMSB							
位权	r	r	r	r	r	r	r	r
复位值	1	1	1	1	1	1	1	1

表 86 CRCResultReg 位描述

位	符号	描述
7-0	CRCResultMSB	该寄存器显示了 CRC 计算结果的高字节数据。它只在 Status1Reg 寄存器中的 CRCReady 位置 1 时有效。

8.2.3.3. CRCResultLSBReg_地址 22h

显示 CRC 计算的结果

表 87 CRCResultReg 寄存器

位	7	6	5	4	3	2	1	0
定义	CRCResultLSB							
位权	r	r	r	r	r	r	r	r
复位值	1	1	1	1	1	1	1	1

表 88 CRCResultReg 位描述

位	符号	描述
7-0	CRCResultLSB	该寄存器显示了 CRC 计算结果的低字节数据。它只在 Status1Reg 寄存器中的 CRCReady 位置 1 时有效。

8.2.3.4. GsNOffReg_地址 23h

当驱动关闭时，选择天线驱动引脚 TX1 和 TX2 的电导率

表 89 GsNOffReg 寄存器

位	7	6	5	4	3	2	1	0
定义	CWGsNOff				ModGsNOff			
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值								

表 90 GsNOffReg 位描述

位	符号	描述
7-4	CWGNOff	定义非调制期间 N型驱动的电导 注：soft power-down 模式，最高位置为 1；该寄存器值只在驱动关闭时可用；
3-0	ModGsNOff	定义调制期间 N型驱动的电导 注：soft power-down 模式，最高位置为 1；该寄存器值只在驱动关闭时可用；

8.2.3.5. ModWidthReg_地址 24h

调制宽度控制。

表 91 ModWidthReg 寄存器

位	7	6	5	4	3	2	1	0
定义	ModWidth							
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	1	0	0	1	1	0

表 92 ModWidthReg 位描述

位	符号	描述
7-0	ModWidth	这些位定义了读写器模式应用的米勒调制宽度，该宽度与载波频率的关系如下： $(ModWidth + 1)/f_c$ 。最大值是数据位周期的一半。

8.2.3.6. RFU_地址 25h

预留后用

表 93 RFU 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	RFU	RFU	RFU	RFU	RFU	RFU
位权	-	-	-	-	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 94 RFUReg 位描述

位	符号	描述
7-0	RFU	预留后用。

8.2.3.7. RFCfgReg_地址 26h

配置接收器增益。

表 95 RFCfgReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RxGain			RFU			
位权	-	r/w	r/w	r/w	-	-	-	-
复位值	0	1	0	0	1	0	0	0

表 96 RFCfgReg 位描述

位	符号	描述	
7	RFU	预留后用。	
6-4	RxGain*	该寄存器定义了接收器信号电压增益指数:	
		值	描述
		000	18 dB
		001	23 dB
		010	18 dB
		011	23 dB
		100	33 dB
		101	38 dB
		110	43 dB
		111	48 dB
3-0	RFU	预留后用	

8.2.3.8. GsNOnReg_地址 27h

当驱动开启时，选择天线驱动引脚 TX1 和 TX2 的 N 驱动的电导。

表 97 GsNOnReg 寄存器

位	7	6	5	4	3	2	1	0
定义	CWGsNOn				ModGsNOn			
位权	r/w	r/w	r/w	r/w	-	-	-	-
复位值	1	0	0	0	1	0	0	0

表 98 GsNOnReg 位描述

位	符号	描述
7-4	CWGsnOn	该寄存器的值定义了无调制时段的输出 N 驱动的电导。可通过该设置控制输出功率，相应的电流功耗，及操作距离。 注：电导值为二进制加权。 注：在 soft Power-down 模式下最高位强制置 1。 注：该寄存器的值只在 TX 驱动开启时使用。
3-0	ModGsNOn	该寄存器的值定义了调制时段的输出 N 驱动的电导。可用来控制调制深度。 注：电导值为二进制加权。 注：在 soft Power-down 模式下最高位强制置 1。 注：该寄存器的值只在 TX 驱动开启时使用。

8.2.3.9. CWGsPReg_地址 28h

定义了无调制时段 P 驱动的电导。

表 99 GsNReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	CWGsP					
位权	-	-	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	1	0	0	0	0	0

表 100 CWGsPReg 位描述

位	符号	描述
7-6	-	预留后用。
5-0	CWGSP	该寄存器的值定义了无调制时段输出 P 驱动的电导。可通过该设置控制输出功率，相应的电流功耗，及操作距离。 注：电导值为二进制加权。 注：在 soft Power-down 模式下最高位强制置 1。

8.2.3.10. ModGsPReg_地址 29h

定义了调制时 P 输出驱动的电导。

表 101 ModGsPReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	ModGsP					
位权	-	-	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	1	0	0	0	0	0

表 102 ModGsPReg 位描述

位	符号	描述
7-6	-	预留后用。
5-0	ModGsP	该寄存器的值定义了调制时输出 P 驱动的电导。可用来控制调制深度。 注：电导值为二进制加权。 注：在 soft Power-down 模式下最高位强制置 1。

8.2.3.11. TMode 寄存器, TPrescaler 寄存器_地址 2Ah

定义了计时器设置。

注：Prescaler 值分为两个 8 位寄存器。表 103 TModeReg 寄存器

位	7	6	5	4	3	2	1	0
定义	TAuto	TGated		TAutoRestart	TPrescaler_Hi			
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 104 TModeReg 位描述

位	符号	描述
7	TAuto	置 1，在所有通讯模式、任意通讯速度情况下只要发射结束即自动开始计数。 如果寄存器 RxModeReg 中的 RxMultiple 位为 0，计时器在第 5 位后（1 个起始位，4 个数据位）停止。 如果 RxMultiple 位置 1，计时器永不停止。这种情况下，计时器可以通过寄存器 ControlReg 的 TStopNow 位置 1 来停止。 置 0 表示，计时器不受协议影响。
6-5	TGated	表示内部计时器在门控模式下运行。 注：在门控模式下，当计时器被寄存器位使能时 TRunning 位置 1。该位不受门控信号影响。
		值 描述

		00	非门控模式
		01	由 SIGIN 做门控
		10	由 AUX 做门控
		11	-
4	TAutoRestart	置 1, 计时器会从 TReloadValue 自动重启 count-down 计数, 而不是计数减到 0 后停止。 置 0, 计时器减至 0, TimerIRq 位置 1。	
3-0	TPrescaler_Hi	定义了 TPrescaler 的高 4 位。 $f_{\text{Timer}} = 13.56\text{MHz} / (2 * \text{TPreScaler} + 1)$ 其中 TPreScaler=[TPrescaler_Hi: TPrescaler_Lo](共 12 位) 详见“Timer 计时单元”。	

8.2.3.12. TPrescalerLo 寄存器_地址 2Bh

定义了计时器设置。

表 105 TPrescalerReg 寄存器

位	7	6	5	4	3	2	1	0
定义	TPrescaler_Lo							
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 106 TPrescalerReg 位描述

位	符号	描述
7-0	TPrescaler_Lo	定义了 TPrescaler 的低 8 位。 f_{Timer} 计算公式见 TmodeReg 寄存器的 Tprescaler_Hi 寄存器的描述。

8.2.3.13. TReloadHiReg_地址 2Ch

16 位计时器的重载值。

表 107 TReloadHiReg 寄存器

位	7	6	5	4	3	2	1	0
定义	TReloadVal_Hi							
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 108 TReloadHiReg 位描述

位	符号	描述
7-0	TReloadVal_Hi	定义了 TReloadReg 的高 8 位。 每次计时开始, 计时器自动加载 TReloadVal。改变该寄存器只在下次开始计时时影响计时。

8.2.3.14. TReloadLoReg_地址 2Dh

16 位计时器的重载值

表 109 TReloadLoReg 寄存器

位	7	6	5	4	3	2	1	0
定义	TReloadVal_Lo							
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 110 TReloadLoReg 位描述

位	符号	描述
7-0	TReloadVal_Lo	定义了 TReloadReg 的低 8 位。 每次计时开始, 计时器自动加载 TReloadVal。改变该寄存器只在下次开始计时时影响计时。

8.2.3.15. TcounterValHiReg_地址 2Eh

计时器的当前值。

表 111 TCounterValHiReg 寄存器

位	7	6	5	4	3	2	1	0
定义	TCounterVal_Hi							
位权	r	r	r	r	r	r	r	r
复位值	x	x	x	x	x	x	x	x

表 112 TCounterValHiReg 位描述

位	符号	描述
7-0	TCounterVal_Hi	计时器当前值，高 8 位。

8.2.3.16. TcounterValLoReg_地址 2Fh

计时器的当前值。

表 113 TCounterValLoReg 寄存器

位	7	6	5	4	3	2	1	0
定义	TCounterVal_Lo							
位权	r	r	r	r	r	r	r	r
复位值	x	x	x	x	x	x	x	x

表 114 TCounterValLoReg 位描述

位	符号	描述
7-0	TCounterVal_Lo	计时器当前值，低 8 位。

8.2.4. Page 3: 测试

8.2.4.1. Pagereg_地址 30h

寄存器 Page 选择位

表 115 Pagereg 寄存器

位	7	6	5	4	3	2	1	0
定义	UsePageSelect	RFU	RFU	RFU	RFU	RFU	PageSelect	
位权	r/w	-	-	-	-	-	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 116 Pagereg 位描述

位	符号	描述
7	UsePageSelect	置 1, PageSelect 的值被用作寄存器地址 bit5 和 bit4。寄存器地址的低位通过地址引脚或内部地址锁存(ALE)方式定义。 置 0, 寄存器地址全部由内部地址锁存定义。
6-2	-	预留后用。
1-0	PageSelect	PageSelect 的值只在 UsePageSelect 置 1 时有用。

8.2.4.2. TestSel1Reg_地址 31h

测试信号配置。

表 117 TestSel1Reg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	RFU	RFU	RFU	TstBusBitSel		
位权	-	-	-	-	-	r/w	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 118 TestSel1Reg 位描述

位	符号	描述
7-3	-	预留后用。

2-0	TstBusBitSel	从测试总线选择 TestBus 位传递到 AUX 引脚。 如果 AnalogTest Reg 寄存器的 AnalogSelAux[3:0]=Fh, 则测试信号同时从 AUX 输出。
-----	--------------	---

8.2.4.3. TestSel2Reg_地址 32h

测试信号配置和 PRBS 控制。

表 119 TestSel2Reg 寄存器

位	7	6	5	4	3	2	1	0
定义	TstBusFlip	PRBS9	PRBS15	TestBusSel				
位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 120 TestSel2Reg 位描述

位	符号	描述
7	TstBusFlip	如果置 1, 测试总线按以下顺序映射到并行端口: TstBusBit2, TstBusBit6, TstBusBit5, TstBusBit0。参见章节“测试信号”。
6	PRBS9	根据 ITU-T0150 开启并使能 PRBS9 序列。 注: 所有发射数据相关的寄存器必须在进入 PRBS9 模式前配置好。注: 指定序列的数据发射由 Transmit 指令启动。
5	PRBS15	根据 ITU-T0150 开启并使能 PRBS15 序列。 注: 所有发射数据相关的寄存器必须在进入 PRBS15 模式前配置好。注: 指定序列的数据发射由 Transmit 指令启动。
4-0	TestBusSel	选择测试总线。参见章节“测试信号”。

8.2.4.4. TestPinEnReg_地址 33h

预留后用。

表 121 TestPinEnReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RS232LineEn	TestPinEn						
位权	-	-	-	-	-	-	-	-
复位值	1	0	0	0	0	0	0	0

表 122 TestPinEnReg 位描述

位	符号	描述
7	RS232LineEn	置0, 串行UART的MX和DTRQ线无效。
6-0	TestPinEn	使能D1-D7引脚输出驱动。 例: 将 bit1 置 1, 使能 D1 引脚输出 将 bit1 置 5, 使能 D5 引脚输出 注: 只能使用串行接口时使用。 如果使用 SPI 接口, 只有 D1 和 D4 可用。如果使用 UART 接口且 RS232LineEn 置 1, 只用 D1 和 D4 可用。

8.2.4.5. TestPinValueReg_地址 34h

预留后用。

表 123 TestPinValueReg 寄存器

位	7	6	5	4	3	2	1	0
定义	UseIO	TestPinValue						
位权	-	-	-	-	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 124 TestPinValueReg 位描述

位	符号	描述
---	----	----

7	UseIO	置1, 当选择串行接口时, 可通过该位控制7个并行端口引脚的I/O功能。输入/输出方向由寄存器TestPinEnReg的TestPinEn定义。输出的数值由TestPinValue定义。
6-0	TestPinValue	当用作I/O时, 定义了7位并行端口的值。每个端口的输出都必须由寄存器TestPinEnReg的TestPinEn使能控制。 注: 如果 UseIO 置 1, 读取寄存器表示了引脚 D6 到 D1 的实际状态。如果 UseIO 置 0, 则读回的是寄存器 TestPinValueReg 的置。

8.2.4.6. TestBusReg_地址 35h

显示了内部测试总线的状态。

表 125 TestBusReg 寄存器

位	7	6	5	4	3	2	1	0
定义	TestBus							
位权	r	r	r	r	r	r	r	r
复位值	x	x	x	x	x	x	x	x

表 126 TestBusReg 位描述

位	符号	描述
7-0	TestBus	显示了内部测试总线的状态。测试总线由 TestSel2Reg 寄存器选择。

8.2.4.7. TestCtrlReg_地址 36h

测试控制。

表 127 TestCtrlReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFT	AmpRcv	RFU	RFU	RFT	RFT	RFT	RFT
位权	-	r/w	-	-	-	-	-	-
复位值	0	1	0	0	0	0	0	0

表 128 TestCtrlReg 位描述

位	符号	描述
7	0	预留后用。
6	AmpRcv	如果置 1, 接收链的内部信号处理被非线性的执行。这可以增加 106kbit 通讯模式下的操作距离。 注: 由于非线性, 寄存器 RxThresholdReg 中的 MinLevel 和 CollLevel 位的影响也是非线性的。
5-4	RFU	预留后用。
3-0	RFT	预留给产品测试。

8.2.4.8. ExeReg_WR_地址 37h

扩展寄存器读写控制

表 129 ExeReg_WR 寄存器

位	7-0							
定义	ExeRegwrr_ctrl							
位权	w							
复位值	x	x	x	x	x	x	x	x

表 130 ExeReg_WR 位描述

位	符号	描述
7-0	ExeRegwrr_ctrl	扩展寄存器读写控制 当写入 A0 时, 后续往扩展寄存器 EXReg 写入的值表示扩展寄存器地址。 当写入 A1 时, 后续往扩展寄存器 EXReg 写入的值表示扩展寄存器数据。

8.2.4.9. TestReg_地址 38h

控制引脚 AUX。

表 131 TestReg 寄存器

位	7	6	5	4	3	2	1	0
定义	Testctrl				RFU			
位权	r/w	r/w	r/w	r/w	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 132 TestReg 位描述

位	符号	描述
7-4	Testctrl	测试控制 0000: 三态 1110: CLK_OSC
3-0	RFU	预留后用

8.2.4.10. RFU_地址 39h

预留后用。

表 133 RFU 寄存器

位	7	6	5	4	3	2	1	0
定义	RFT	RFU	RFU	RFU	RFU	RFU	RFU	RFU
位权	-	-	-	-	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 134 RFU 位描述

位	符号	描述
7-0	RFU	预留后用

8.2.4.11. RFU_地址 3Ah

预留后用。

表 135 RFUReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFU	RFU	RFU					
位权	-	-	-	-	-	-	-	-
复位值	0	0	x	x	x	x	x	x

表 136 RFUReg 位描述

位	符号	描述
7-0	-	预留后用。

8.2.4.12. TestADCReg_地址 3Bh

显示了 ADC I 和 Q 通道的实际值。

表 137 TestADCReg 寄存器

位	7	6	5	4	3	2	1	0
定义	ADC_I				ADC_Q			
位权	r	r	r	r	r	r	r	r
复位值	x	x	x	x	x	x	x	x

表 138 TestADCReg 位描述

位	符号	描述
7-4	ADC_I	显示了 ADC I 通道的实际值。
3-0	ADC_Q	显示了 ADC Q 通道的实际值。

8.2.4.13. RFTReg_地址 3Ch

为产品测试预留

表 139 RFTReg 寄存器

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

定义	RFT	RFT	RFT	RFT	RFT	RFT	RFT	RFT
位权	-	-	-	-	-	-	-	-
复位值	1	1	1	1	1	1	1	1

表 140 RFTReg 位描述

位	符号	描述
7-0	-	预留给产品测试。

8.2.4.14. RFTReg_地址 3Dh

为产品测试预留

表 141 RFTReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFT	RFT	RFT	RFT	RFT	RFT	RFT	RFT
位权	-	-	-	-	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 142 RFTReg 位描述

位	符号	描述
7-0	-	预留给产品测试。

8.2.4.15. RFTReg_地址 3Eh

为产品测试预留

表 143 RFTReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFT	RFT	RFT	RFT	RFT	RFT	RFT	RFT
位权	-	-	-	-	-	-	-	-
复位值	0	0	0	0	0	0	1	1

表 144 RFTReg 位描述

位	符号	描述
7-0	-	预留给产品测试。

8.2.4.16. RFTReg_地址 3Fh

为产品测试预留

表 145 RFTReg 寄存器

位	7	6	5	4	3	2	1	0
定义	RFT	RFT	RFT	RFT	RFT	RFT	RFT	RFT
位权	-	-	-	-	-	-	-	-
复位值	0	0	0	0	0	0	0	0

表 146 RFTReg 位描述

位	符号	描述
7-0	-	预留给产品测试。

8.2.5. 扩展寄存器

522 利用 0F 地址提供了一组扩展寄存器。扩展寄存器的访问方式请参见“扩展寄存器的访问”章节。

8.2.5.1. LpcdCtrl_地址 0F/00h

表 147 LpcdCtrl 寄存器

位	7	6	5	4	3	2	1	0
定义	LFT_STE	LPCD_ENABLE	nLPCD_LFOTrim	LFT_AR	LFT_AWU	LPCD_FILTER	LPCD_PATH	-

位权	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w
复位值	0	0	0	0	0	0	0	0

表 148 LpcdCtrl 位描述

位	符号	描述
7	LFT_STE	start 位, 1 有效。
6	LPCD_ENABLE	设为 1: LPCD 使能, 芯片进入 LPCD 模式
5	nLPCD_LFOTrim	模式选择, 设为 0: LPCD; 设为 1: LFT
4	LFT_AR	循环检测, 1 有效
3	LFT_AWU	LPCD 自动唤醒。
2	LPCD_FILTER	LPCD 检测滤波使能
1	LPCD_PATH	LPCD 通路选择。 1: RX 接收经过内部放大器。
0	RFT	预留后用。

8. 2. 5. 2. LPCD_IMAX_地址 0F/01h
表 149 LPCD_IMAX 寄存器

位	7-0
定义	LPCD_IMAX
位权	r/w
复位值	0

表 150 LPCD_IMAX 位描述

位	符号	描述
7-0	LPCD_IMAX	定义 I 通路卡检测阈值高边界

8. 2. 5. 3. LPCD_IMIN_地址 0F/02h
表 151 LPCD_IMIN 寄存器

位	7-0
定义	LPCD_IMIN
位权	r/w
复位值	0

表 152 LPCD_IMIN 位描述

位	符号	描述
7-0	LPCD_IMIN	定义 I 通路卡检测阈值低边界

8. 2. 5. 4. LPCD_QMAX_地址 0F/03h
表 153 LPCD_QMAX 寄存器

位	7-0
定义	LPCD_QMAX
位权	r/w
复位值	0

表 154 LPCD_QMAX 位描述

位	符号	描述
7-0	LPCD_QMAX	定义 Q 通路卡检测阈值高边界

8.2.5.5. LPCD_QMIN_地址 0F/04h
表 155 LPCD_QMIN 寄存器

位	7-0
定义	LPCD_QMIN
位权	r/w
复位值	0

表 156 LPCD_QMIN 位描述

位	符号	描述
7-0	LPCD_QMIN	定义 Q 通路卡检测阈值低边界

8.2.5.6. LPCD_RI_地址 0F/05h
表 157 LPCD_RI 寄存器

位	7-0
定义	LPCD_RI
位权	r/w
复位值	0

表 158 LPCD_RI 位描述

位	符号	描述
7-0	LPCD_RI	I 路 LPCD 检测结果

8.2.5.7. LPCD_RQ_地址 0F/06h
表 159 LPCD_RQ 寄存器

位	7-0
定义	LPCD_RQ
位权	r/w
复位值	0

表 160 LPCD_RQ 位描述

位	符号	描述
7-0	LPCD_RQ	Q 路 LPCD 检测结果

8.2.5.8. LFO_Trim_地址 0F/07h
表 161 LFO_Trim 寄存器

位	7-0
定义	LFO_Trim
位权	r/w
复位值	0

表 162 LFO_Trim 位描述

位	符号	描述
7-0	LFO_Trim	内部低频时钟 Trim 值

8.2.5.9. HF_TIME_CNT_H_地址 0F/08h
表 163 HF_TIME_CNT_H 寄存器

位	7-0
定义	HF_TIME_CNT_H
位权	r/w
复位值	0

表 164 HF_TIME_CNT_H 位描述

位	符号	描述
7-0	HF_TIME_CNT_H	LPCD RF ON 时间计数器高 8 位

8.2.5.10. HF_TIME_CNT_L_地址 0F/09h

表 165 HF_TIME_CNT_L 寄存器

位	7-0
定义	HF_TIME_CNT_L
位权	r/w
复位值	0

表 166 HF_TIME_CNT_L 位描述

位	符号	描述
7-0	HF_TIME_CNT_L	LPCD RF ON 时间计数器低 8 位

8.2.5.11. LF_TIME_CNT_H_地址 0F/0Ah

表 167 LF_TIME_CNT_H 寄存器

位	7-0
定义	LF_TIME_CNT_H
位权	r/w
复位值	0

表 168 LF_TIME_CNT_H 位描述

位	符号	描述
7-0	LF_TIME_CNT_H	LPCD RF OFF 时间计数器高 8 位

8.2.5.12. LF_TIME_CNT_L_地址 0F/0Bh

表 169 LF_TIME_CNT_L 寄存器

位	7-0
定义	LF_TIME_CNT_L
位权	r/w
复位值	0

表 170 LF_TIME_CNT_L 位描述

位	符号	描述
7-0	LF_TIME_CNT_L	LPCD RF OFF 时间计数器低 8 位

注：扩展寄存器的其他地址请保持预留值不变，否则可能引起不确定的结果。

9. 指令集

9.1. 概述

522 的运行由一个能执行一系列指令的内部状态机决定。通过把指令代码写入 CommandReg 寄存器来执行相应的指令。

9.2. 通用特性

- 除 Transceive 指令外，需要输入数据流或（数据字节流）的指令会立即处理 FIFO 缓冲器的数据。执行 Transceive 指令时，通过设置 BitFraming 寄存器的 StartSend 位来启动传送器。
- 需要预先设置参数的指令只有当从 FIFO 缓冲器中接收到正确数量的参数时才开始运行。
- 当指令启动时 FIFO 缓冲器不会立即清零，可以先把指令参数和数据写进 FIFO 缓冲器后再启动指令。
- 新写进 CommandReg 寄存器的指令将中断当前正在执行的指令。

9.3. 指令总览

表 153 指令总览

指令	指令代码	含义
Idle	0000	无动作；取消当前执行的指令
Config	0001	用于配置 MIFARE 和 NFCIP-1 通信
Generate RandomID	0010	产生一个 10 字节的随机 ID 数据
Transmit	0100	发送 FIFO 缓冲器的数据
NoCmdChange	0111	不中断正在执行的指令，用来修改 CommandReg 寄存器中不影响命令执行的一些位，例如 PowerDown 位
Receive	1000	启动接收器电路
Transceive	1100	发送 FIFO 缓冲器中的数据到天线并在发送后自动启动接收器
AutoColl	1101	处理 ISO/IEC 14443A 防冲突(仅卡工作模式)
SoftReset	1111	软复位

10. 电气参数

10.1. 极限参数

表 154 极限参数

参数	最小值	最大值	单位
$V_{AVDD}, V_{DVDD}, V_{PVDD}, V_{SVDD}$	-0.5	+4	V
V_{TVDD}	-0.5	+4	V
存储温度	-40	85	°C
ESD(HBM)	-	2000	V
ESD(MM)	-	200	V

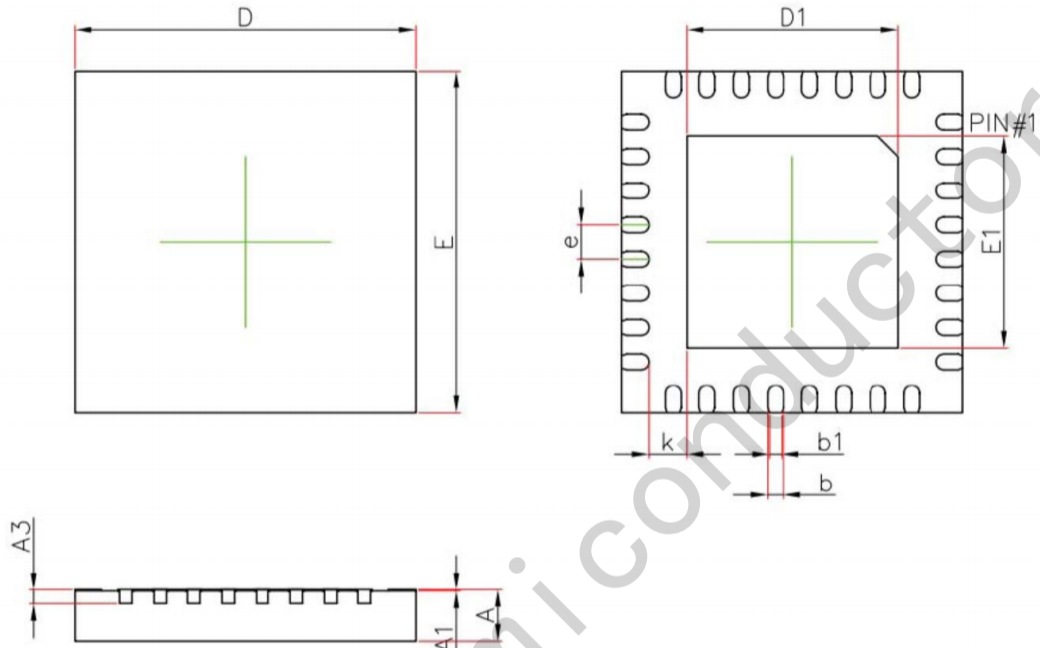
10.2. 主要参数指标

表 155 主要参数指标

符号	参数	条件	最小值	典型值	最大值	单位
V_{AVDD}	模拟电源	$V_{PVDD} \leq V_{AVDD} = V_{DVDD} \leq V_{TVDD}$	2.5	3.3	4	V
V_{DVDD}	数字电源	$V_{PVDD} \leq V_{AVDD} = V_{DVDD} \leq V_{TVDD}$	2.5	3.3	4	V
V_{TVDD}	TVDD 电源	$V_{PVDD} \leq V_{AVDD} = V_{DVDD} \leq V_{TVDD}$	2.5	3.3	4	V
V_{PVDD}	PVDD 电源	$V_{PVDD} \leq V_{AVDD} = V_{DVDD} \leq V_{TVDD}$	2.5	3.3	4	V
V_{SVDD}	SVDD 电源		2.5	-	4	V
T_{amb}	环境温度		-30	-	+85	°C
I_{pd}	掉电电流	$V_{AVDD}=V_{DVDD}=V_{TVDD}=V_{PVDD}=3.3V$				
		硬掉电: NRSTPD=0	-	-	5	uA
		软掉电: RF 检测器打开	-	-	10	uA
I_{DVDD}	数字电源电流	$V_{DVDD}=3.3V$	-	1	2	mA
I_{LPCD}	低功耗寻卡电流	400ms 自动寻卡间隔		10uA	20uA	uA
I_{AVDD}	模拟电源电流	$V_{AVDD}=3.3V; RcvOff=0$	-	2	3	mA
		接收器关闭 $V_{AVDD}=3.3V; RcvOff=1$	-	1	2	mA
I_{TVDD}	TVDD 电源电流	管脚 TVDD;连续波	-	70	120	mA

11. 封装信息

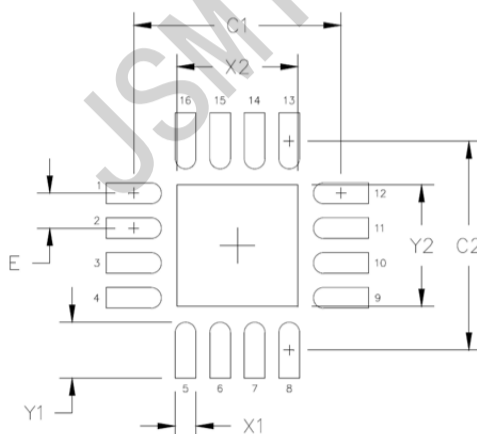
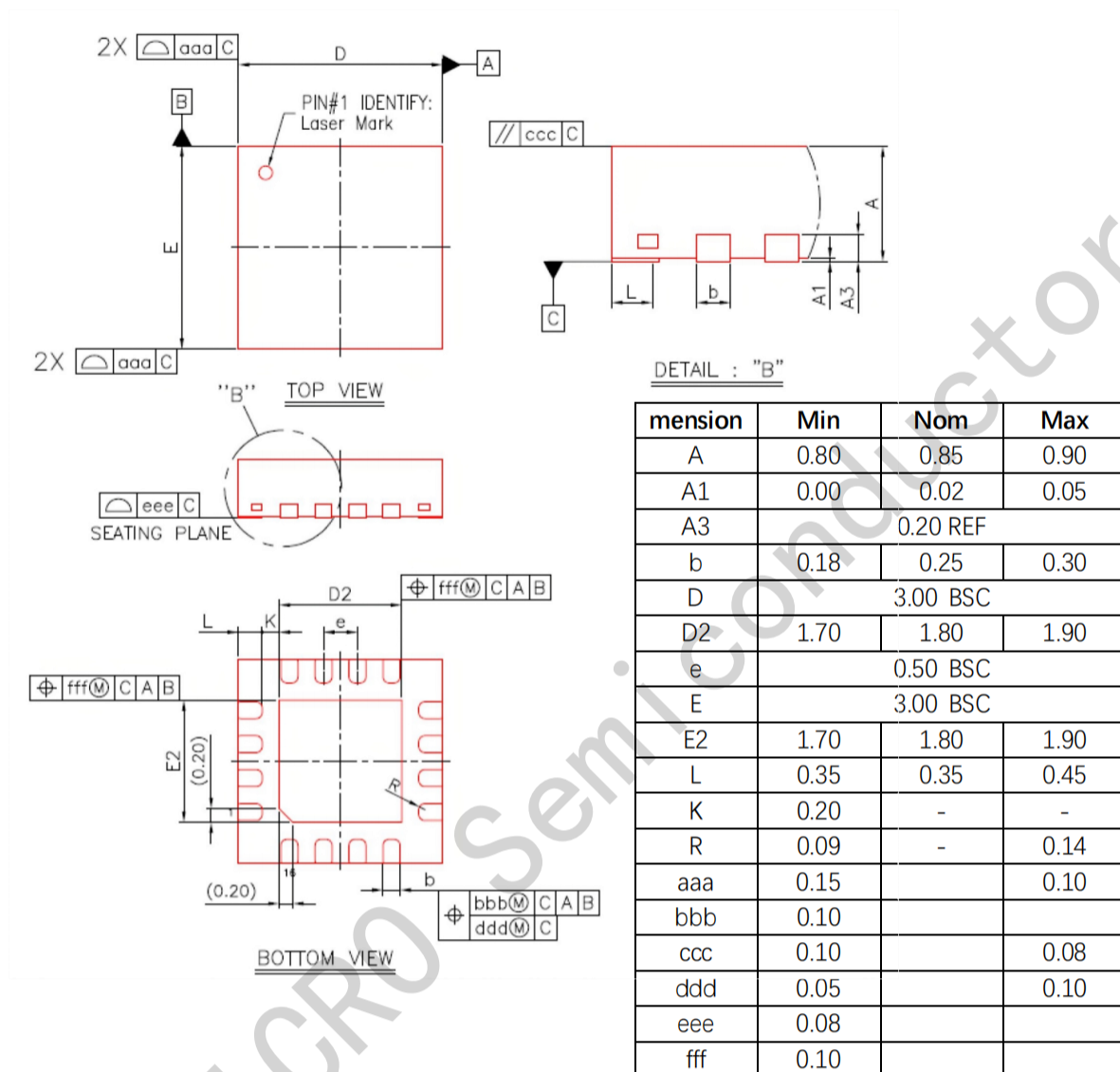
11.1. 32-Pin QFN 封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	0.700	0.800	0.028	0.031
A1	0.000	0.050	0.000	0.002
A3	0.203 REF.		0.008 REF.	
b	0.180	0.300	0.007	0.012
b1	0.130	0.230	0.005	0.009
D	4.900	5.100	0.193	0.201
D1	3.000	3.200	0.118	0.126
E	4.900	5.100	0.193	0.201
E1	3.000	3.200	0.118	0.126
e	0.500 BSC.		0.020 BSC.	
k	0.550 REF.		0.022 REF.	
L	0.324	0.476	0.013	0.019

NOTE: ALL DIMENSIONS REFER TO JEDEC STANDARD MO-220WMMD-4.

11.2. 16-Pin QFN 封装尺寸



Symbol	Millimeters
C1	3.00
C2	3.00
E	0.50
X1	0.30
X2	1.80
Y1	0.75
Y2	1.80

12. 包装信息

