

特性

模拟输入

- 16位、800 kSPS ADC
- 电压、电流和阻抗测量能力
- 内部和外部电流和电压通道
- 超低泄漏开关矩阵和输入多路复用器
- 输入缓冲器和可编程增益放大器

电压DACs

- 输出范围为0.2 V至2.4 V的双通道输出电压DAC

12位 V_{BIAS0} 输出到偏置恒电势器

- 6位 V_{ZERO} 输出到偏置TIA

- 超低功耗: 1 μ A

- 1个高速、12位DAC

- 传感器输出范围至: ± 607 mV

- 输出上具有2和0.05增益设置的可编程增益放大器

放大器、加速器和基准电压源

- 1个低功耗、低噪声恒电势器放大器, 适合电化学检测中的恒电势器偏置

- 1个低噪声、低功耗TIA, 适合测量传感器电流输出

- 50 pA至3 mA范围

- 用于传感器输出的可编程负载和增益电阻

模拟硬件加速器

- 数字波形发生器

- 接收滤波器

- 复数阻抗测量(DFT)引擎

- 1个高速TIA, 可以处理0.015 Hz至200 kHz的宽带宽输入信号

- 数字波形发生器, 用于生成正弦波和梯形波形

- 2.5 V和1.82 V内部基准电压源

降低系统级功耗

能够快速上电和断电的模拟电路

可编程AFE序列器, 最大程度地降低了主机控制器的工作负载

6 kB SRAM, 可对AFE序列进行预编程

超低功耗恒电势器通道: 上电且所有其他模块处于休眠模式时为6.5 μ A的电流消耗

智能传感器同步和数据采集

传感器测量的精确周期控制

受控于序列器的GPIOs

片内外设

SPI串行输入/输出

唤醒定时器

中断控制器

电源

电源电压: 2.8 V至3.6 V

1.82 V输入/输出兼容

上电复位

集成已上电的低功耗DAC和恒电势器放大器的休眠模式, 以保持传感器偏置

封装和温度范围

3.6 mm \times 4.2 mm、56引脚WLCSP

额定工作温度范围为-40°C 至+85°C

应用

电化学测量

电化学气体传感器

恒电势器/电流测量/伏安法/循环伏安法

生物阻抗应用

皮肤阻抗

人体阻抗

连续血糖监测

电池阻抗

简化功能框图

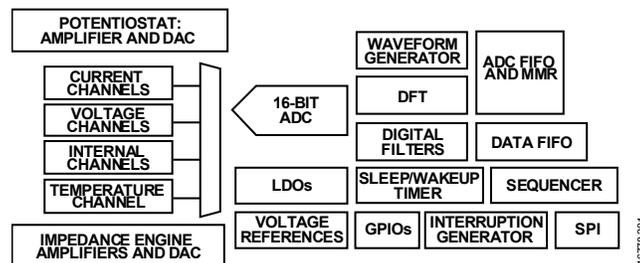


图1.

Rev. 0

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106 U.S.A.

Tel: 781.329.4700

©2019 Analog Devices, Inc. All rights reserved.

[Technical Support](#)

www.analog.com/cn

ADI 中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI 不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考 ADI 提供的最新英文版数据手册。

目录

特性.....	1	避免阻抗测量期间激励和测量频率之间的 不一致性误差	41
应用.....	1	高速DAC校准选项.....	42
简化功能框图.....	1	高速DAC电路寄存器	43
修订历史.....	3	高速TIA电路.....	46
功能框图.....	4	高速TIA配置	46
概述.....	5	高速TIA电路寄存器	48
技术规格.....	6	高性能ADC电路	50
ADC RMS噪声规格	15	ADC电路概述.....	50
SPI时序规格	15	ADC电路图	50
绝对最大额定值.....	17	ADC电路特性.....	51
热阻	17	ADC电路工作原理.....	51
ESD警告	17	ADC转换函数.....	51
引脚配置和功能描述.....	18	ADC低功耗电流输入通道.....	52
典型性能参数.....	20	选择ADC多路复用器的输入.....	52
参考测试电路.....	22	ADC后处理	52
工作原理.....	23	内部温度传感器通道	53
配置寄存器.....	23	Sinc2滤波器（50 Hz/60 Hz交流电源滤波器）	53
芯片标识.....	26	ADC校准.....	53
标识寄存器.....	26	ADC电路寄存器.....	54
低功耗DAC	27	ADC校准寄存器.....	59
低功耗DAC开关选项	27	ADC数字后处理寄存器（可选）	65
12位和6位输出之间的关系.....	29	ADC统计寄存器.....	66
低功耗DAC应用场景	29	可编程开关矩阵	68
低功耗DAC电路寄存器.....	30	开关描述	68
低功耗恒电势器.....	33	休眠模式下的推荐配置.....	68
低功耗TIA	34	控制所有开关的选项	68
低功耗TIA保护二极管.....	34	可编程开关寄存器.....	71
使用外部RTIA.....	34	精密基准电压源	81
各种工作模式的推荐开关设置.....	34	高功率和低功耗缓冲器控制寄存器—BUFSENCON	81
低功耗TIA电路寄存器.....	37	序列器	83
高速DAC电路.....	40	序列器特性.....	83
高速DAC输出信号生成.....	40	序列器概述.....	83
高速DAC核心的功耗模式	40	序列器命令.....	83
高速DAC滤波器选项	40	序列器操作.....	85
高速DAC输出衰减选项.....	41	序列器和FIFO寄存器.....	87
高速DAC激励放大器	41	波形发生器	92
将来自高速DAC的交流信号耦合到低功耗DAC设置的直 流电平.....	41	波形发生器特性	92
		波形发生器操作.....	92

波形发生器与低功耗DAC配合使用	92	数字输入/输出操作	113
波形发生器寄存器	93	GPIO寄存器	114
SPI接口	96	系统复位	117
概述	96	模拟芯片复位寄存器	117
SPI引脚	96	功耗模式	118
SPI工作原理	96	有效高功率模式(>80 kHz)	118
命令字节	96	有效低功耗模式(<80 kHz)	118
写入和读取寄存器	96	休眠模式	118
从数据FIFO读取数据	97	关断模式	118
睡眠和唤醒定时器	98	低功耗模式	118
睡眠和唤醒定时器特性	98	功耗模式寄存器	118
睡眠和唤醒定时器概述	98	时钟架构	121
配置一个确定的序列顺序	98	时钟特性	121
睡眠和唤醒定时器建议操作	98	时钟架构寄存器	121
睡眠和唤醒定时器寄存器	99	应用信息	125
中断	103	使用低带宽环路进行EDA生物阻抗测量	125
中断控制器中断	103	使用高带宽环路进行体阻抗分析(BIA)测量	126
配置中断	103	高精度恒电势器配置	127
自定义中断	103	使用AD5940、AD8232和AD8233进行生物阻抗和	
外部中断配置	103	心电图(ECG)测量	128
中断寄存器	104	智能水质/液体质量AFE	129
外部中断配置寄存器	109	外形尺寸	130
数字输入/输出	113	订购指南	130
数字输入/输出特性	113		

修订历史

2019年3月—修订版0：初始版

功能框图

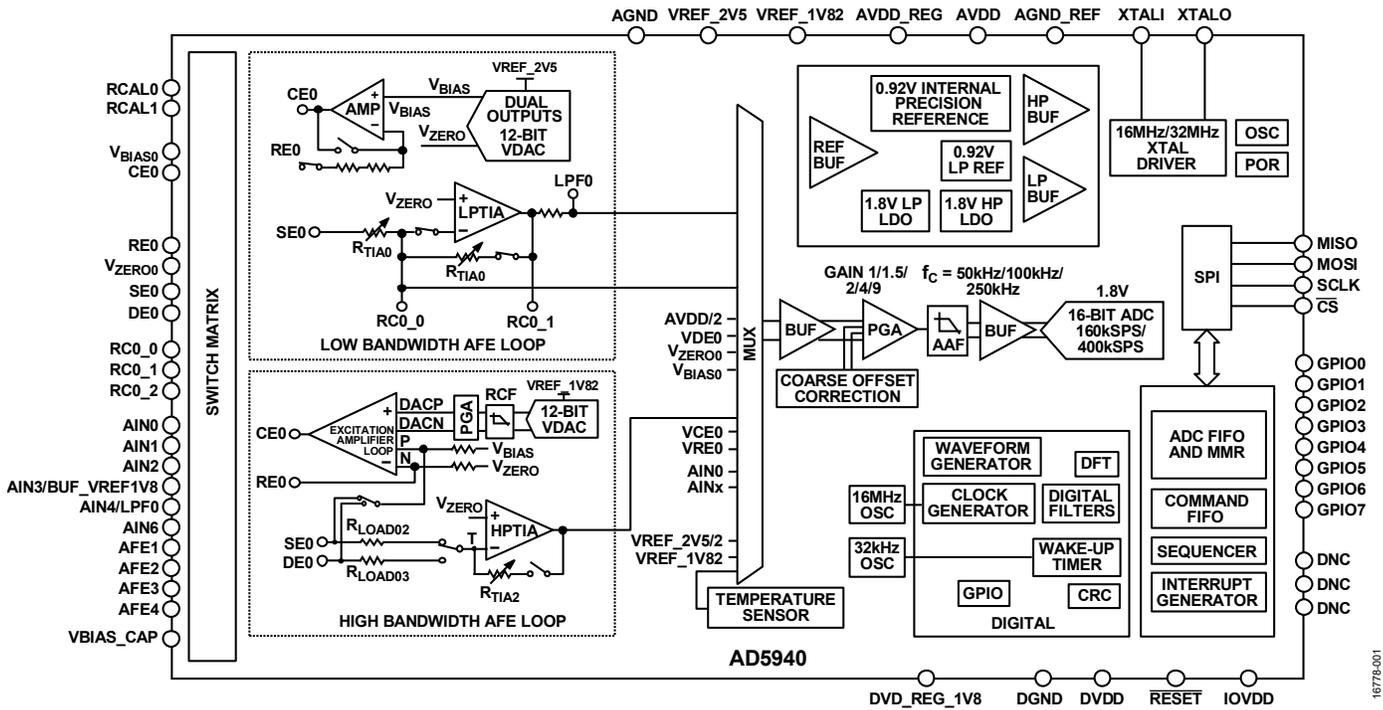


图2.

概述

AD5940是一款高精度、低功耗模拟前端(AFE)，专为需要高精度、电化学测量技术的便携式应用而设计，如电流、伏安或阻抗测量。AD5940设计用于皮肤阻抗和人体阻抗测量，并与完整生物电势或生物电位测量系统中的AD8233 AFE配合使用。AD5940针对电化学有毒气体检测而设计。

AD5940包括两个高精度激励环路和一个通用测量通道，可以对被测传感器进行广泛的测量。第一个激励环路包括一个超低功耗、双通道输出数模转换器(DAC)和一个低功耗、低噪声恒电势器。该DAC的一个输出可控制恒电势器的同相输入，另一个输出控制跨阻放大器(TIA)的同相输入。该低功耗激励环路能够生成DC至200 Hz的信号。

第二个激励环路包括一个12位DAC，称为高速DAC。该DAC能够生成最高200 kHz的高频激励信号。

AD5940测量通道具有16位、800 kSPS多通道逐次逼近寄存器(SAR)模数转换器(ADC)，带有输入缓冲器、内置抗混叠滤波器和可编程增益放大器(PGA)。ADC前端的输入多路复用器允许用户选择输入通道进行测量。这些输入通道包括多个外部电流输入、外部电压输入和内部通道。利用内部通道，可对内部电源电压、裸片温度和基准电压源进行诊断测量。

电流输入包括两个具有可编程增益的TIA和用于测量不同传感器类型的负载电阻。第一个TIA，称为低功耗TIA，可测量低带宽信号。第二个TIA，称为高速TIA，可测量高达200 kHz的高带宽信号。

超低泄漏、可编程开关矩阵将传感器连接到内部模拟激励和测量模块。此矩阵提供一个接口，可用于连接外部 R_{TIA} 和校准电阻。该矩阵还可用于将多个电子测量器件多路复用到相同的可穿戴设备电极。

提供1.82 V和2.5 V片内精密基准电压源。内部ADC和DAC电路采用此片内基准电压源，以确保1.82 V和2.5 V外设均具有低漂移性能。

AD5940测量模块可通过串行外设接口(SPI)接口直接寄存器写入控制，或者通过使用预编程序列器控制，该序列器提供AFE芯片的自主控制。6 kB的静态随机访问存储器(SRAM)划分为深度数据先进先出(FIFO)和命令FIFO。测量命令存储在命令FIFO中且测量结果存储在数据FIFO中。多个FIFO相关中断可用于指示FIFO何时写满。

提供多个通用输入/输出(GPIOs)并使用AF序列器进行控制，以便对多个外部传感器器件进行精确周期控制。

AD5940采用2.8 V至3.6 V电源供电，额定温度范围为 -40°C 至 $+85^{\circ}\text{C}$ 。AD5940提供56引脚、 $3.6\text{ mm} \times 4.2\text{ mm}$ WLCSP封装。

技术规格

AVDD = DVDD = 2.8 V至3.6 V；电源之间的最大差值 = 0.3 V；IOVDD = 1.8 V±10%和2.8 V至3.6 V；ADC基准电压、激励、DAC和放大器 = 1.82 V，内部基准电压源；低功耗DAC基准电压 = 2.5 V，内部基准电压源；除非另有说明，TA = -40°C至+85°C。

表1.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
ADC基本规格						除非另有说明，所测伪差分模式相对于ADC偏置电压（VBIAS_CAP引脚上的电压，1.11 V）而言。；除非另有说明，技术规格基于高速模式；ADC电压通道在生产中校准，PGA增益 = 1.5；除非另有说明，模拟域的AFE芯片时钟(ACLK) = 32 MHz或16 MHz
数据速率 ¹	f _{SAMPLE}			400	kSPS	高速模式；抽取系数 = 4
				200	kSPS	正常模式；抽取系数 = 4
分辨率 ¹		16			位	数据位数
积分非线性 ¹	INL					
正常模式		-4	±2.0	+4	LSB	PGA增益 = 1.5，1.82 V内部基准电压源，1 LSB = 1.82 V ÷ 2 ¹⁵ ÷ PGA增益
微分非线性 ¹	DNL					
正常模式		-5.6	±2.0	+4.7	LSB	PGA增益 = 9，1.82 V内部基准电压源
DC码分布 ²			±6		LSB	PGA增益 = 1.5，1.82 V内部基准电压源；1 LSB = 1.82 V ÷ 2 ¹⁵ ÷ PGA增益，无丢码
			±6		LSB	PGA增益 = 1.5，低功耗模式，ADC输入 = 0.9 V；ADC输出数据速率 = 200 kSPS；1 LSB = 1.82 V ÷ 2 ¹⁵
			±6		LSB	输入通道为低功耗TIA = 1 μA，R _{TIA} = 512 kΩ，R _{LOAD} = 10 Ω，ADC输出数据速率 = 200 kSPS
			±6		LSB	输入通道为高速TIA = 1 μA，R _{TIA} = 10 kΩ，R _{LOAD} = 100 Ω，ADC输出数据速率 = 200 kSPS
ADC端点误差						
偏置误差						
低功耗模式		-600	±200	+600	μV	PGA增益 = 1.5，低功耗模式，除AIN3外的所有通道
		-620	±200	+880	μV	PGA增益 = 1.5，仅限AIN3
高功率模式 ^{1,3}		-1.1	±0.5	+1.4	mV	PGA增益 = 1.5
漂移 ¹			±3		μV/°C	使用1.82 V内部基准电压源
偏置匹配			±2		LSB	与AIN3比较的匹配
满量程误差		-1000	±400	+800	μV	PGA增益 = 1.5，不包括内部通道和AIN3；负和正满量程；两个端点的误差
		-1000		1000	μV	PGA增益 = 1.5。仅限AIN3
高功率模式 ^{1,3}		-2.2	±0.9	+1.82	mV	PGA增益 = 1.5
内部通道			0.2 ¹	0.75 ¹	满量程的百分比	AVDD/2、DVDD/2、VBIAS_CAP、VREF_2V5、VREF_1V82、AVDD_REG
增益漂移 ¹		-3	±1	+3	μV/°C	满量程误差漂移减去偏置误差漂移
增益误差匹配			±3		LSB	通道间不匹配
PGA失配误差 ¹						ADC偏置和增益校准，增益值为1.5
PGA增益 = 1至1.5		-0.2	+0.1	+0.3	%	
PGA增益 = 1.5至2		-0.2	+0.1	+0.3	%	
PGA增益 = 2至4		-0.3	+0.2	+0.8	%	
PGA增益 = 4至9		-0.55	+0.2	+0.55	%	

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
ADC动态性能						$f_{IN} = 20$ kHz正弦波, $f_{SAMPLE} = 200$ kSPS; 使用AINx电压输入通道; PGA增益 = 1.5
信噪比	SNR		80		dB	包括失真和噪声成分 PGA增益 = 1、1.5和2
			76		dB	PGA增益 = 4
			70		dB	PGA增益 = 9
总谐波失真 ¹	THD		-84		dB	
峰值谐波或杂散噪声 ¹			-86		dB	
通道间串扰 ¹			-86		dB	相邻通道测量
噪声(RMS) ⁴		See Table 2			μ V rms	
			800		nV/ \sqrt Hz	斩波开启
			400		nV/ \sqrt Hz	斩波关闭
ADC INPUT						输入到ADC多路复用器
输入电压范围 ¹		0.2		2.1	V	施加于任何输入引脚上的电压
					V	VBIAS_CAP引脚与ADC多路复用器的模拟输入之间的伪差分电压
		-0.9		+0.9	V	增益 = 1
		-0.9		+0.9	V	增益 = 1.5
		-0.6		+0.6	V	增益 = 2
		-0.3		+0.3	V	增益 = 4
		-0.133		+0.133	V	增益 = 9
输入电流范围 ¹		0.00005		3000	μ A	低功耗TIA和高速TIA电流输入通道范围
共模范围 ¹		0.2	1.1	2.1	V	
漏电流		-1.5	\pm 0.5	+1.5	nA	AIN0、AIN1、AIN2、AIN3/BUF_VREF1V82、AIN4/LPF0、AIN6、CE0、RE0和SE0
			\pm 2			仅DE0引脚
输入电流 ¹		-8	\pm 2	+8	nA	AIN0、AIN1、AIN2、AIN3、AIN4、AIN6、CE0、RE0、SE0和DE0
输入电容			40		pF	在ADC采样期间
抗混叠滤波器3 dB频率范围						3种可编程设置
模式0			50		kHz	
模式1			100		kHz	
模式2			250		kHz	
ADC通道开关建立时间						切换ADC输入通道后需要的延迟时间; 不包括sinc3建立时间
抗混叠滤波器-3 dB截止频率						
250 kHz ¹		20			μ s	
100 kHz ¹		40			μ s	
50 kHz ¹		60			μ s	
基于离散傅里叶变换(DFT)的阻抗测量 ¹						对于1000 Ω (0.1%容差电阻) 阻抗(Z), 激励频率 = 0.1 Hz至200 kHz, 正弦幅度 = 10 mV rms, $R_{TIA} = 5$ k Ω ; $R_{CAL} = 200$ Ω ; 1%精度温度系数5 ppm/ $^{\circ}$ C; 单DFT测量; DFT使用8192个ADC样本; Hanning开启; 对于低功耗模式和阻抗测量 \leq 80 kHz, HSDACCON位[8:1] = 0x1B; 对于高功率模式和阻抗测量 \geq 80 kHz, HSDACCON位[8:1] = 0x7
使用高带宽环路						
精度						
幅度		-1.25	\pm 0.2	+1.25	%	20 kHz至200 kHz
			\pm 0.2		%	10 Hz至20 kHz
			\pm 1		%	1 Hz至<10 Hz
相位		-0.3	\pm 0.1	+0.3	度	

AD5940

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
三电阻星形单元						
精度						R1 = R2 = R3 = 2.2Ω (见图14); 0.1 Hz至200 kHz
幅度			±0.5		%	
相位			±0.5		度	
精度						连接R1 = R2 = R3 = 100Ω (见图14); 0.1 kHz至200 kHz
幅度			±0.2		%	
相位			±0.2		度	
使用高带宽环路, 50 kHz, 4线隔离						对于Z = 1 kΩ (0.1%容差电阻); 激励频率 = 50 kHz; 正弦幅度 = 0.6 V p-p; R _{TIA} = 1 kΩ; C _{TIA} = 32 pF; 隔离 电容1 (C _{ISO1}) = 15 nF; 隔离电容2 (C _{ISO2}) = 隔离电容3 (C _{ISO3}) = 隔离电容4 (C _{ISO4}) = 470 nF; 限流电阻(R _{LIMIT}) = 1 kΩ
精度						器件间可重复性, 三个器件, 50 kHz
幅度			0.26		%	百分比误差
相位			1		度	
使用低带宽环路						对于Z = 100 kΩ; 激励频率 = 100 Hz; 正弦幅度 = 1.1 V p-p; R _{TIA} = 100 kΩ; C _{TIA} = 100 nF; C _{ISO1} = 15 nF; C _{ISO2} = 470 nF; R _{LIMIT} = 1000 Ω
频率范围		1		300	Hz	
精度						器件间可重复性, 三个器件, 100 Hz
幅度			±0.3		%	百分比误差
精密						
幅度			6.53		Ω	标准差
高速环路						参见图14; 对阻抗谱、伏安法和脉冲测试有效
允许的外部负载 电容 ¹				100	pF	R2 + R3 ≤ 100 Ω; R1 ≤ 100 Ω
				50	pF	R2 + R3 ≤ 500 Ω; R1 ≤ 100 Ω
				40	pF	R2 + R3 ≤ 1600 Ω; R1 ≤ 800 Ω; 频率 ≥ 1 kHz
激励放大器带宽			3		MHz	
阻抗频率范围		0.015		200000	Hz	
低功耗TIA和恒电势器						
输入偏置电流 ¹						
TIA放大器, SE0引脚			80	200	pA	
PA			20	150	pA	
偏置电压 ¹			50	150	μV	
偏置电压漂移与温度的关系			1		μV/°C	
噪声						单位增益模式; 0.1 Hz至10 Hz范围内的V p-p
			1.6		μV	正常模式 (LPTIACON0位2 = 0)
			2		μV	半功率模式 (LPTIACON0位2 = 1)
恒电势器拉/灌电流 ¹		-750		+750	μA	正常模式 (LPTIACON0位[4:3] = 00); 来自CE0
		-3		+3	mA	高电流模式 (LPTIACON0位[4:3] = 01或11), 来自CE0
直流电源抑制比 (DC PSRR)			70		dB	RE0引脚; R _{TIA} = 256 kΩ; R _{LOAD} = 10 Ω
输入共模范围 ¹		300		AVDD - 600	mV	
输出电压范围 ¹		300		AVDD - 400	mV	正常模式 (LPTIACON0位[4:3] = 00); 灌/拉电流 = 750μA
		300		AVDD - 400	mV	高电流模式 (LPTIACON0位[4:3] = 01或11); 灌/拉电流 = 3 mA
过流限值保护			20		mA	放大器试图通过内部箝位将拉/灌电流限制在此值

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
过流限值允许的持续时间 ¹				5	s	用户必须将过流情况的持续时间限制在5秒以下，否则会有损坏放大器的风险
过流情况允许的频率 ¹				1	每小时	
短路保护			12		mA	放大器输出短接至地时
可编程电阻						
SE0输入上的低功耗TIA R_{LOAD} ¹						
0 Ω R_{LOAD} 精度		0.01	0.08	0.15	Ω	
10 Ω R_{LOAD} 精度		9.8	11.7	13.5	Ω	
30 Ω R_{LOAD} 精度		28	33.8	39	Ω	
50 Ω R_{LOAD} 精度		48	55	63	Ω	
100 Ω R_{LOAD} 精度		88	110	130	Ω	
温度范围内的漂移			± 200		ppm/ $^{\circ}C$	10 Ω 、30 Ω 、100 Ω 、1500 Ω 、3000 Ω 和3500 Ω
			± 400		ppm/ $^{\circ}C$	50 Ω
SE0输入上的低功耗TIA R_{TIA} ¹						
精度		-5		+15	%	用户可编程；包括1k Ω 、2k Ω 、3k Ω 、4k Ω 、6k Ω 、8k Ω 、10k Ω 、16k Ω 、20k Ω 、22k Ω 、30k Ω 、40k Ω 、64k Ω 、100k Ω 、128k Ω 、160k Ω 、192 k Ω 、256k Ω 和512k Ω
		115	120	130	Ω	200 Ω 设置， $R_{LOAD} = 100\Omega$
温度范围内的漂移			± 100		ppm/ $^{\circ}C$	上移或下移一个 R_{TIA} 值时的误差
失配误差 ¹		-0.6	+0.2	+0.6	%	512k Ω 至2k Ω 范围，不包括40k Ω
		-3.5	+0.5	+3.5	%	40k Ω （最高48k Ω ，最低32k Ω ）
			± 20		%	200 Ω
SE0输入上的高速TIA R_{TIA}						
精度			20		%	用户可编程；包括100 Ω 、200 Ω 、1k Ω 、5k Ω 、10k Ω 、20k Ω 、40k Ω 、80k Ω 和160k Ω
漂移			± 200		ppm/ $^{\circ}C$	
SE0输入上的高速TIA R_{LOAD} ¹						
精度		102	110	116	Ω	用户可编程；包括10 Ω 、30 Ω 、50 Ω 和100 Ω
漂移			± 160		ppm/ $^{\circ}C$	固定100 Ω 目标设置
DE0输入上的高速TIA R_{TIA} ¹						
精度		120	135	150	Ω	用户可编程；包括0.1k Ω 、0.2k Ω 、1.5k Ω 、10k Ω 、20k Ω 、40k Ω 、80k Ω 和160k Ω
		230	250	280	Ω	100 Ω 设置
			± 20		%	200 Ω 设置
温度范围内的漂移			± 350		ppm/ $^{\circ}C$	1k Ω 、5k Ω 、10k Ω 、20k Ω 、40k Ω 、80k Ω 和160k Ω
			± 200		ppm/ $^{\circ}C$	100 Ω 和200 Ω 设置
DE0上的高速TIA R_{TIA} 不匹配误差 ¹		-3.5	+1	+3.5	%	1k Ω 、5k Ω 、10k Ω 、20k Ω 、40k Ω 、80k Ω 和160k Ω
		-25	± 2	+5	%	上移或下移一个 R_{TIA} 值时引入的误差
DE0输入上的高速TIA R_{LOAD} ¹						
精度		0.001		0.15	Ω	DE0引脚上的负载电阻(R_{LOAD_DE0})
		5		11	Ω	0 Ω 设置
		26.5	32.6	37.6	Ω	10 Ω 设置
			± 15	25	%	30 Ω 设置
温度范围内的漂移			± 0.2		%/ $^{\circ}C$	50 Ω 和100 Ω 设置
			± 200		ppm/ $^{\circ}C$	10 Ω 设置
						不包括 $R_{LOAD} = 0\Omega$ 和10 Ω
高速TIA						
偏置电流			1		nA	
最大灌/拉电流 ¹		-3		+3	mA	确保 R_{TIA} 选择产生的输出电压小于 ± 900 mV，PGA增益 = 1

AD5940

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
输入共模范围 ¹		300		AVDD – 700	mV	
输出电压范围 ¹		200		AVDD – 400	mV	
过流限值保护 ¹			17		mA	放大器试图通过内部箝位将拉/灌电流限制在此值；用R _{LOAD} = 0Ω和R _{TIA} = 100Ω进行测试
过流限值允许的持续时间 ¹				5	sec	
过流情况允许的频率				1	每小时	
短路保护			12		mA	放大器输出短接至地时
低功耗片内基准电压源			2.5		V	VREF_2V5和AGND之间有0.47μF电容；使用低功耗电压DAC测量基准电压，输出放大器使能 T _A = 25°C
精度				±5	mV	
噪声 ¹			60		μV p-p	
基准电压源温度系数 ^{1,8}		-25	±10	+25	ppm/°C	
PSRR						
DC			70		dB	
AC ⁵			48		dB	AC 1 kHz；50 mV p-p纹波施加于AVDD电源
高功率片内基准电压源			1.82		V	VREF_1V82和AGND之间有0.47 μF电容；在使能ADC的情况下测量基准电压 T _A = 25 °C
精度				±5	mV	
基准电压源温度系数 ¹		-20	±5	+20	ppm/°C	
PSRR						
DC ⁶			85		dB	DC；AVDD电源变化引起的偏差
AC			60		dB	AC；1 kHz、50 mV p-p纹波施加于AVDD电源
ADC共模基准源			1.11		V	ADC上的偏置电容(VBIAS_CAP)和AGND之间有470 nF电容；在使能ADC的情况下测量基准电压 T _A = 25°C
精度				±5	mV	
基准电压源温度系数 ¹		-20		+20	ppm/°C	
直流电源抑制比	PSRR		80		dB	AVDD电源变化引起的直流偏差
交流电源抑制比	PSRR		60		dB	交流1 kHz、50 mV p-p纹波施加于AVDD电源
低功耗双输出DAC (V _{BIAS0} 和V _{ZERO0})						V _{BIAS0} 规格源自恒电势器在单位增益模式下于CEO测量的结果；V _{ZERO0} 规格源自V _{ZERO0} 的测量结果；双输出低功耗DAC 数据位数
分辨率 ¹						
12位模式		12			位	
6位模式		6			位	
相对精度 ¹	INL					
12位模式		-3.5	±1	+3	LSB	1 LSB = 2.2 V/(2 ¹² – 1)
6位模式		-3.5	±0.5	+2	LSB	1 LSB = 2.2 V/2 ⁶
微分非线性 ¹	DNL					
12位模式		-0.99		+2.5	LSB	保证单调性，1 LSB = 2.2 V/(2 ¹² – 1)
6位模式		-0.5		+0.5	LSB	保证单调性，1 LSB = 2.2 V/2 ⁶
偏置误差 ¹		-7	±3.9	+7	mV	V _{BIAS0} /V _{ZERO0} ，12位模式；2.5 V内部基准电压，DAC输出码 = 0x000；目标0x000码 = 200 mV
漂移		-2	±0.2	+2.6	mV	V _{BIAS0} 的差分偏置电压，以V _{ZERO0} 为基准
			±5		μV/°C	V _{BIAS0} 或V _{ZERO0} ，以AGND为基准

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
差分偏置 V_{BIAS0} 至 $V_{ZERO0} \approx 0V^1$				4	$\mu V/^\circ C$	V_{BIAS0} 的差分偏置电压，以 V_{ZERO0} 为基准； $-40^\circ C$ 至 $+60^\circ C$ 范围；LPDACDAT0 = 0x1A680
差分偏置 V_{BIAS0} 至 $V_{ZERO0} \approx \pm 600 mV^1$				10	$\mu V/^\circ C$	V_{BIAS0} 的差分偏置电压，以 V_{ZERO0} 为基准， $-40^\circ C$ 至 $+60^\circ C$ 范围；LPDACDAT0 = 0x1AAE0
增益误差 ¹			± 0.2	± 0.5	%	12位模式，DAC码 = 0xFFFF，目标电压为2.4V
漂移			10		ppm/ $^\circ C$	使用内部低功耗基准电压源
模拟输出 输出电压范围 ¹						LSB大小 = $2.2/(2^{12} - 1)$ ；低功耗恒电势器放大器和低功耗TIA的输入共模电压 = $AVDD - 600 mV$
12位输出		0.2		2.4	V	$AVDD \geq 2.8 V$
6位输出						LSB大小为 $2.2/2^6$ ；低功耗恒电势器放大器和低功耗TIA的输入共模电压 = $AVDD - 600 mV$
		0.2		2.366	V	$AVDD \geq 2.8 V$
		0.2		2.3	V	$AVDD < 2.8 V$
$AVDD$ 至 V_{BIAS0}/V_{ZERO0} 裕量电压 ¹		400			mV	$AVDD$ 和 V_{BIAS0}/V_{ZERO0} 输出电压之间的最小裕量，如果连接到低功耗TIA或低功耗恒电势器放大器，则增加到600 mV
输出阻抗 ¹			1.65		M Ω	
DAC交流特性						
输出建立时间			1.5		s	建立至 $\pm 2 LSB_{12}$ ，0.1 μF 负载，满量程的 $1/4$ 至 $3/4$
输出建立时间			500		μs	建立至 $\pm 2 LSB_{12}$ ；空载
毛刺能量			± 5		nV/s	LPDACDAT0寄存器中最多位数同时变化时的1 LSB变化； V_{BIAS0}/V_{ZERO0} 开路时切换到外部电容；CE0和RC0_x引脚上无电容
激励DAC/PGA/重构滤波器						使用HSDACDAT寄存器范围0x200到0xE00；额定增益 = 2（HSDACCON位12和位0 = 0）；增益 = 0.05（HSDACCON位12和位0 = 1）
DAC						
共模电压范围 ¹		0.2		$AVDD - 0.6$	V	由激励放大器的负节点设置
分辨率 ¹		12			位	1 LSB = $293 \mu V \times$ 可编程增益
微分非线性 ¹	DNL	-0.99		+1.25	LSB	增益 = 2
			± 7	± 20	LSB	增益 = 0.05
积分非线性 ¹	INL		± 2	± 3	LSB	增益 = 2
			± 8	± 20	LSB	增益 = 0.05
			± 0.6	± 3	LSB	增益 = 2
满量程误差 ^{1,7}						
正		600	630	650	mV	增益 = 2，DAC码 = 0xE00
			15.1		mV	增益 = 0.05，DAC码 = 0xE00
负		-660	-640	-620	mV	增益 = 2，DAC码 = 0x200
			-15.1		mV	增益 = 0.05，DAC码 = 0x200
增益误差漂移						
增益 = 2			11.5		$\mu V/^\circ C$	
增益 = 0.05			0.33		$\mu V/^\circ C$	
偏置误差（中间电平）						
			± 25		mV	在 R_{CAL} 上的激励环路的输出端测量；DAC码 = 0x800
			± 0.5		mV	增益 = 2
						增益 = 0.05

AD5940

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
偏置误差漂移 增益 = 2 增益 = 0.05 直流电源抑制比(DC PSRR) PGA, 可编程增益 重构滤波器 3 dB截止频率精度 允许的外部负载电容 <80 kHz (低功耗模式) >80 kHz (高功率模式) 过流限值保护 ¹ 过流限值允许的持续时间 ¹ 过流情况允许的频率 ¹ 短路保护			40 5 70		$\mu\text{V}/^\circ\text{C}$ $\mu\text{V}/^\circ\text{C}$ dB 增益	AVDD电源变化引起的直流偏差
		0.05		2		
			± 5		%	可编程为50 kHz、100 kHz和250 kHz
				100	pF	SE0、DE0、AINx和RCAL0/RCAL1引脚
				80	pF	
			15		mA	放大器试图通过内部箝位将拉/灌电流限制在此值
				5	s	
				1	每小时	
			10		mA	放大器输出短接至地时
开关矩阵 导通电阻 ¹	R_{ON}					ADC多路复用器之前的模拟前端上的开关 采用0V至AVDD的电压扫描进行特性测试; 在1.82V电压下进行生产测试
载流开关			40	80	Ω	Tx/TR1开关, T5和T7除外
			30	52	Ω	仅限T5和T7开关
			35	70	Ω	Dx/DR0开关
非载流开关			1	5	k Ω	Nx/Nxx和Px/Pxx开关
DC关断泄漏			370		pA	模拟输入引脚用于测试驱动至0.2V
DC导通泄漏 ¹			530	2000	pA	模拟输入引脚用于测试驱动至0.2V
温度传感器 分辨率 精度			0.3 ± 2		$^\circ\text{C}$ $^\circ\text{C}$	退出休眠模式后立即进行测量; 需要用户单点校准
上电复位 POR触发电平 上电 关断 ¹ POR迟滞 ¹ POR上电和关断触发电平之间的延迟 ¹ 外部复位 最小脉冲宽度 ¹	POR		1.59 1.799	1.62 1.801	1.72 V V	指DVDD引脚上的电压
				10	mV	
		110			ms	DVDD达到POR上电触发电平之后, DVDD在此期间必须保持在关断电平或更高电平
					μs	为了触发复位, 外部复位引脚上需要的最小脉冲宽度
唤醒定时器 最短持续时间 最长持续时间			31.25 32		μs s	
数字输入 输入漏电流 ¹ 逻辑1 GPIO 逻辑0 GPIO 输入电容 引脚电容 XTALI XTALO			1 1	± 5 ± 10	nA nA	电压输入高电平(V_{IH}) = IOVDD, 上拉电阻禁用 电压输入低电平(V_{IL}) = 0V, 上拉电阻禁用
			10		pF	
			10		pF	
			10		pF	

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
GPIO输入电压						
低	V_{INL}			$0.25 \times IOVDD$	V	
高	V_{INH}	$0.57 \times IOVDD$			V	
晶振输入电压						
低	V_{INL}		1.1		V	
高	V_{INH}		1.7		V	
逻辑输入						
GPIO输入电压 ¹						
低	V_{INL}			$0.25 \times IOVDD$	V	
高	V_{INH}	$0.57 \times IOVDD$			V	
上拉电流 ¹		30		130	μA	输入电压(V_{IN}) = 0V; DVDD = 3.6V
逻辑输出						
GPIO输出电压 ^{1,8}						
高	V_{OH}	$IOVDD - 0.4$			V	拉电流(I_{SOURCE}) = 2 mA
低	V_{OL}			0.35	V	灌电流(I_{SINK}) = 2 mA
下拉电流 ¹		30		100	μA	$V_{IN} = 3.3V$
GPIO短路电流			11.5		mA	
1.8V输入/输出的引脚电源范围 ¹		1.62	1.8	1.98	V	
输入电压						
低	V_{INL}		$0.3 \times$ 引脚 电源		V	
高	V_{INH}		$0.7 \times$ 引脚 电源		V	
输出电压						
低	V_{OL}		0.45		V	$I_{SINK} = 1.0 mA$
高	V_{OH}		引脚 电源 -		V	$I_{SOURCE} = 1.0 mA$
0.5						
振荡器						
系统内部振荡器			16或32		MHz	
精度						
16 MHz模式			± 0.5	± 3	%	
32 MHz模式			± 0.5	± 3	%	
外部晶振			16	32	MHz	可以选用来代替内部振荡器
泄漏			500	590	nA	XTALI/XTALO引脚
逻辑输入, 仅限XTALI						
输入低电压	V_{INL}		1.1		V	
输入高电压	V_{INH}		1.7		V	
XTALI输入电容			8		pF	
XTALO输出电容			8		pF	
32 kHz内部振荡器			32.768		kHz	用于看门狗定时器和唤醒定时器
精度			± 5	± 15	%	
外部中断						
脉冲宽度 ¹						
电平触发		7			ns	
边沿触发		1			ns	

AD5940

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
电源要求						
电源电压范围 (AVDD至AGND、DVDD至DGND和IOVDD至DGND)		2.8	3.3	3.6	V	
IOVDD ⁹		1.62	1.8	1.98	V	
AVDD电流			0.56	0.74	mA	空闲模式下的模拟外设
休眠模式			8.5		μA	仅低功耗DAC、PA、低功耗基准电压源、低功耗TIA和32 kHz振荡器有效
			6.5		μA	仅低功耗DAC、PA、低功耗基准电压源和32 kHz振荡器有效；PA和低功耗TIA处于半功率模式
			1.8		μA	最低功耗模式；仅唤醒定时器有效；所有模拟外设都关断
阻抗测量模式						
阻抗谱模式			9.1		mA	当交流阻抗引擎、ADC和序列器有效时
50 kHz阻抗测量			106		μA	50 kHz激励信号；DFT使能，DFT样本数 = 2048；1 Hz输出数据速率(ODR)
100 Hz阻抗测量			65		μA	低功耗环路产生100 Hz的正弦波，接收通道和DFT引擎以占空比运行，DFT样本数 = 16，4 Hz ODR
附加电源电流						
ADC			1.5		mA	ADC频率(f_{ADC}) = 200 kSPS，ADC时钟为16 MHz
			3.45		mA	f_{ADC} = 400 kSPS，ADC时钟为32 MHz
高速TIA			0.3		mA	低功耗模式
			0.9			高功率模式
高速DAC			2.2		mA	低功耗模式
			4.5		mA	高功率模式
DFT硬件加速器			550		μA	
低功耗基准电压源			1.65		μA	
V_{ZERO} 和 V_{BIAS0} 的低功耗DAC			2.3		μA	低功耗DAC上电，不包括负载电流
低功耗TIA和PA			2		μA	每个放大器，正常模式
			1		μA	每个放大器，半功率模式
启动时间						处理器时钟 = 16 MHz
AFE唤醒			30		ms	允许与SPI总线通信的唤醒时间
ADC唤醒 ¹			80		μs	退出休眠模式后启动ADC转换前所需的延迟时间

¹ 通过设计保证，未经生产测试。

² 如果使用sinc2滤波器选项来降低ADC输出速率，那么可以缩小码分布。

³ 生产过程中未针对高功率模式校准ADC偏置和增益。用户校准可以消除此误差。

⁴ 如果使用sinc2滤波器来降低ADC采样速率，那么可以降低噪声。

⁵ 详情参见图6。

⁶ 详情参见图8。

⁷ 高速DAC偏置校准可以消除此误差。详情参见“高速DAC校准选项”部分。

⁸ 利用盒子方法测定

⁹ IOVDD可选择由1.8 V电源轨供电。

ADC RMS噪声规格

表2列出了ADC的RMS噪声规格及不同的ADC数字滤波器设置。所有测量都使用内部1.82 V基准电压源。基于表2中不同PGA增益设置下的噪声结果，表3给出了RMS和峰峰值有效位数，其中峰峰值有效位数结果显示在括号中。

RMS位数通过下式计算：

$$\log_2 ((2 \times \text{Input Range}) / \text{RMS Noise})$$

其中：

*Input Range*为ADC的输入电压范围

*RMS Noise*为噪声的有效值。

峰峰值有效位数通过下式计算：

$$\log_2 ((2 \times \text{Input Range}) / (6.6 \times \text{RMS Noise}))$$

表2. ADC RMS噪声

更新速率(Hz)	Sinc3过采样率(OSR)	Sinc2 OSR	增益 = 1 rms 噪声(μV)	增益 = 1.5 rms 噪声(μV)	增益 = 2 rms 噪声(μV)	增益 = 4 rms 噪声(μV)	增益 = 9 rms 噪声(μV)
200,000	4	不适用	72.43	49.732	37.83	18.93	8.62
9090	4	22	29.29	19.59	10.4	6.687	4.42
900	5	178	24.0	17.11	12.832	6.416	1.018

表3. 基于RMS噪声的ADC有效位数

更新速率(Hz)	Sinc3 OSR	Sinc2 OSR	增益 = 1	增益 = 1.5	增益 = 2	增益 = 4	增益 = 9
200,000	4	不适用	14.6 (11.9 p-p)	15 (12.4 p-p)	14.95 (12.23 p-p)	14.95 (12.23 p-p)	14.9 (12.15 p-p)
9090	4	22	15 (13.18 p-p)	15 (13.8 p-p)	15 (14.09 p-p)	15 (13.73 p-p)	15 (13.15 p-p)
900	5	178	15 (13.47 p-p)	15 (13.96 p-p)	15 (13.8 p-p)	15 (13.79 p-p)	15 (15 p-p)

SPI时序规格

MOSI和MISO在SCLK的下降沿启动，并在SCLK的上升沿分别由主机和AD5940采样。IOVDD = 2.8 V – 3.6 V和1.8V±10%

表4.

参数	时间	单位	描述
t ₁	190	ns (最大值)	CS下降沿到MISO建立时间
t ₂	5	ns (最小值)	CS低电平到SCLK建立时间
t ₃	40	ns (最小值)	SCLK高电平时间
t ₄	40	ns (最小值)	SCLK低电平时间
t ₅	62.5	ns (最小值)	SCLK周期
t ₆	27	ns (最大值)	SCLK下降沿到MISO延迟时间
t ₇	5	ns (最小值)	MOSI到SCLK上升沿建立时间
t ₈	5	ns (最小值)	MOSI到SCLK上升沿保持时间
t ₉	19	ns (最小值)	SCLK下降沿到保持时间CS
t ₁₀	80	ns (最小值)	CS高电平时间
t _{WK}	22	μs (典型值)	AD5940唤醒时间 (图3中未显示)

SPI时序图

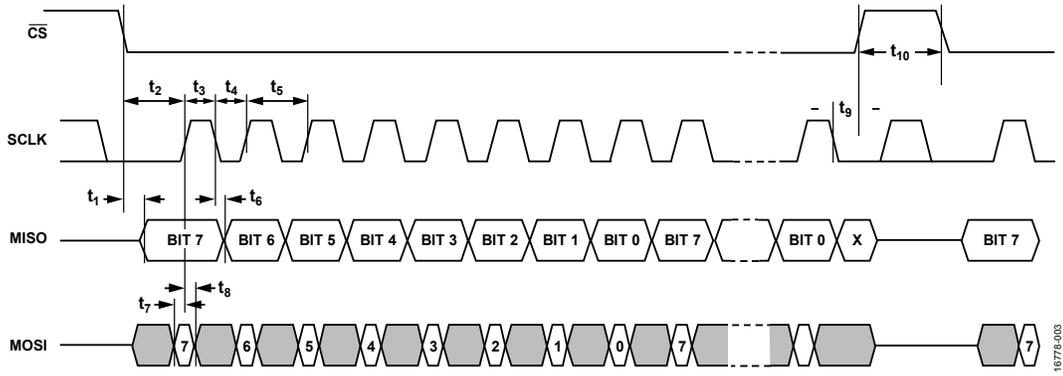


图3. SPI接口时序图

16778-003

绝对最大额定值

表5.

参数	额定值
AVDD至AGND	-0.3 V至+3.6 V
DVDD至DGND	-0.3 V至+3.6 V
IOVDD至DGND	-0.3 V至+3.6 V
模拟输入电压至AGND	-0.3 V至AVDD + 0.3V
数字输入电压至DGND	-0.3 V至DVDD + 0.3V
数字输出电压至DGND	-0.3 V至DVDD + 0.3V
AGND至DGND	-0.3 V至+0.3 V
GPIOx引脚总电流	
正	0 mA至30 mA
负	-30 mA至0 mA
存储温度范围	-65°C至+150°C
工作温度范围	-40°C至+85°C
回流温度曲线	
湿气敏感度等级3 (MSL3)	J-STD 020E (JEDEC)
结温	150°C
静电放电(ESD)	
人体模型(HBM)	2 kV
场感应元件充电模式(FICDM)	1 kV
机器模型(MM)	100 V

注意, 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值, 不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下, 器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。必须慎重对待PCB散热设计。

θ_{JA} 是自然对流下的结至环境热阻, 在1立方英尺的密封外罩中测量。

θ_{JC} 是指结至外壳热阻。

表6. 热阻¹

封装类型	θ_{JA}	θ_{JC}	单位
CB-56-3	33.0702	0.0642	°C/W

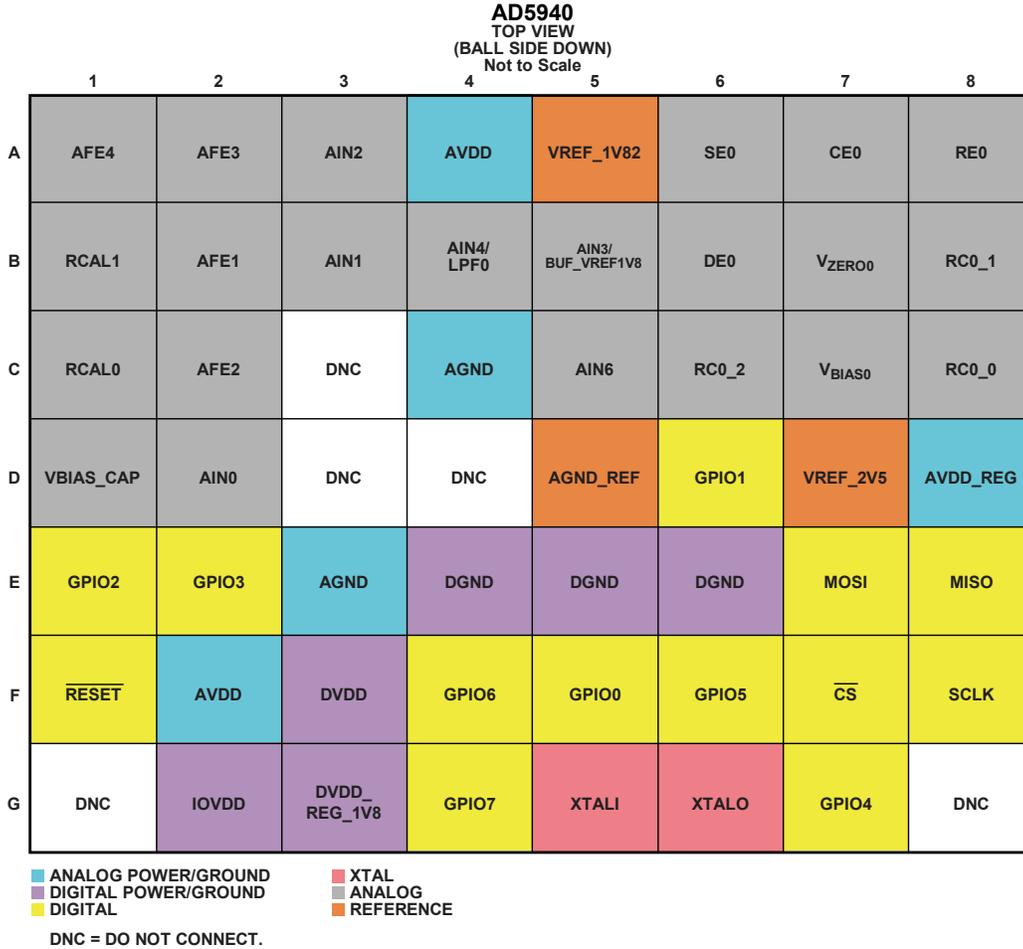
¹ 热阻仿真值基于JEDEC 2S2P热测试板。参见JEDEC JESD51。

ESD警告



ESD (静电放电) 敏感器件。带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

引脚配置和功能描述



16778-005

图4. 引脚配置

表7. 引脚功能描述

引脚编号	引脚名称	输入/输出电源	描述
A1	AFE4	模拟	非专用模拟前端引脚4。
A2	AFE3	模拟	非专用模拟前端引脚3。
A3	AIN2	模拟	非专用模拟输入引脚2。此引脚连接到开关矩阵。
A4	AVDD	电源	模拟电路电源。此引脚短接至引脚F2 (AVDD)。
A5	VREF_1V82	模拟	1.82 V基准电压解耦电容引脚。
A6	SE0	模拟	高带宽和低带宽环路的感应电极输入引脚。此引脚连接到开关矩阵。
A7	CE0	模拟	高带宽和低带宽环路的反电极输入引脚。此引脚连接到开关矩阵。
A8	RE0	模拟	高带宽和低带宽环路的参考电极输入引脚。此引脚连接到开关矩阵的正节点。
B1	RCAL1	模拟	校准电阻(R _{CAL})的B端。此引脚连接到开关矩阵。
B2	AFE1	模拟	非专用模拟前端引脚1。
B3	AIN1	模拟	非专用模拟输入引脚1。此引脚连接到开关矩阵。
B4	AIN4/LPF0	模拟	非专用模拟输入引脚4 (AIN4)。 低功耗TIA输出低通滤波器电容引脚(LPF0)。
B5	AIN3/BUF_VREF1V8	模拟	非专用模拟输入引脚3 (AIN3)。 1.82 V基准电压源缓冲输出(BUF_VREF1V8)。此引脚连接到开关矩阵。
B6	DE0	模拟	模拟输入引脚。此引脚连接到高速TIA的输入和输出。
B7	V_ZER00	模拟	低功耗双输出DAC零电压输出引脚。

引脚编号	引脚名称	输入/输出电源	描述
B8	RC0_1	模拟	低功耗TIA重构滤波器0反馈引脚1。此引脚连接到低功耗TIA的输出。
C1	RCALO	模拟	校准电阻的A端。此引脚连接到开关矩阵。
C2	AFE2	模拟	非专用模拟前端引脚2。
C3, D3	DNC	模拟	不连接。请勿连接该引脚。
C4	AGND	地	模拟地。此引脚短接至引脚E3 (AGND)。
C5	AIN6	模拟	非专用模拟输入引脚6。
C6	RC0_2	模拟	低功耗TIA重构滤波器0引脚2。此引脚可以保持开路 (可选)。
C7	VBIAS0	模拟	低功耗双输出DAC偏置电压输出引脚。
C8	RC0_0	模拟	低功耗TIA反馈引脚。此引脚连接到低功耗TIA的反馈端。
D1	VBIAS_CAP	模拟	V _{BIAS0} 解耦电容引脚。
D2	AIN0	模拟	非专用模拟输入引脚0。此引脚连接到开关矩阵。
D4, G1, G8	DNC	不适用	不连接。请勿连接该引脚。
D5	AGND_REF	地	模拟基准地。
D6	GPIO1	数字输入/输出	通用输入/输出引脚1。
D7	VREF_2V5	模拟	2.5 V模拟基准电压源解耦电容引脚。
D8	AVDD_REG	电源	模拟稳压器解耦电容引脚。
E1	GPIO2	数字输入/输出	通用输入/输出引脚2。
E2	GPIO3	数字输入/输出	通用输入/输出引脚3。
E3	AGND	地	模拟地。此引脚短接至引脚C4。
E4 to E6	DGND	地	数字地
E7	MOSI	数字输入	SPI主机输出、从机输入。
E8	MISO	数字输出	SPI主机输入、从机输出。
F1	RESET	数字输入	复位引脚，低电平有效。
F2	AVDD	电源	模拟3.3 V电路电源。
F3	DVDD	电源	数字电路电源。
F4	GPIO6	数字输入/输出	通用输入/输出引脚6。
F5	GPIO0	数字输入/输出	通用输入/输出引脚0。
F6	GPIO5	数字输入/输出	通用输入/输出引脚5。
F7	CS	数字输入/输出	SPI片选。
F8	SCLK	数字输入	SPI时钟。
G2	IOVDD	电源	数字输入/输出电源引脚。必须在使能IOVDD之前驱动DVDD (引脚F3)。
G3	DVDD_REG_1V8	模拟	1.8 V数字稳压器解耦电容引脚。
G4	GPIO7	数字输入/输出	通用输入/输出引脚7。
G5	XTALI	数字输入	16 MHz外部晶振输入引脚。
G6	XTALO	数字输出	16 MHz外部晶振输出引脚。
G7	GPIO4	数字输入/输出	通用输入/输出引脚4。

典型性能参数

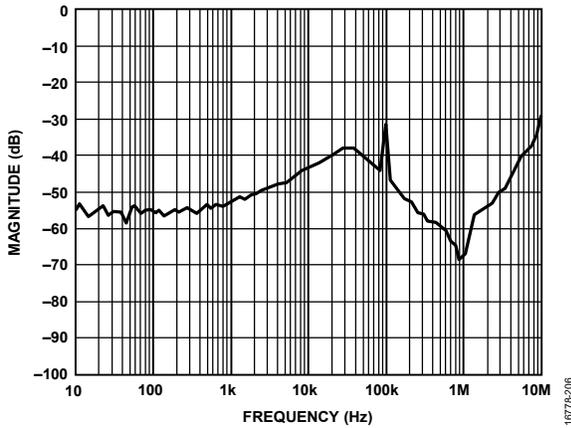


图5. 幅度与频率的关系, ADC 1.82 V基准电压源AC PSRR

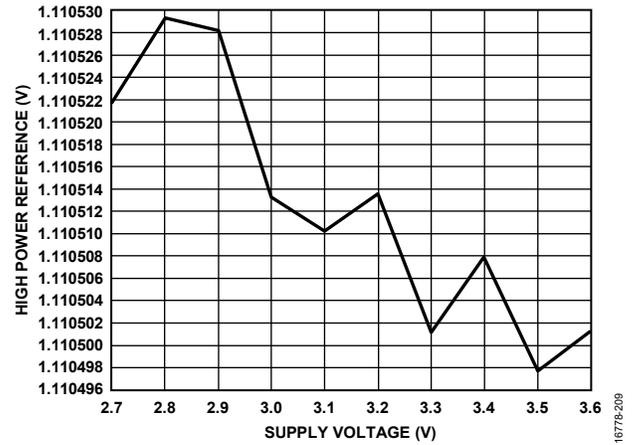


图8. 高功率基准电压源与电源电压的关系, 1.11 V基准电压源DC PSRR

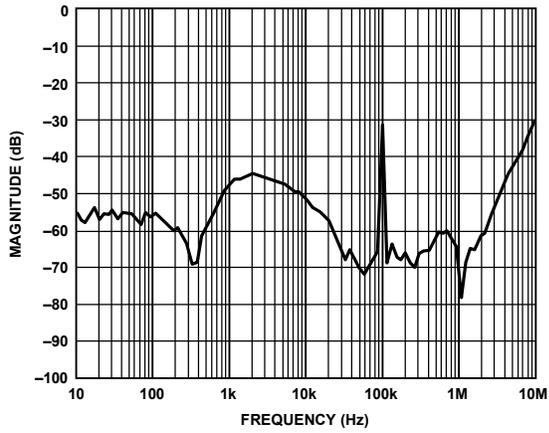


图6. 幅度与频率的关系, 低功耗2.5 V基准电压源 AC PSRR

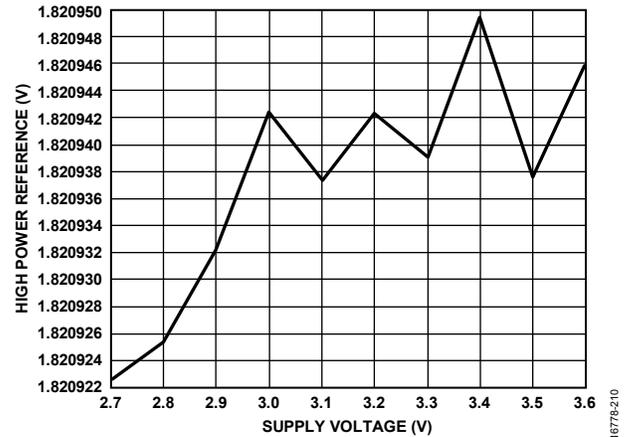


图9. 高功率基准电压源与电源电压的关系, ADC 1.82 V基准电压源DC PSRR

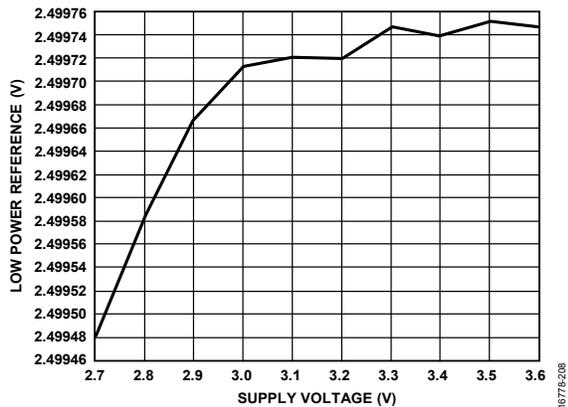


图7. 低功耗基准电压源(2.5 V)与电源电压的关系, DC PSRR

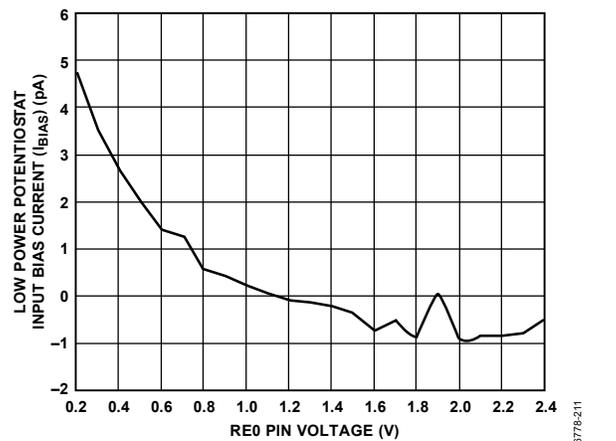


图10. 低功耗恒电势器输入偏置电流(I_{BIAS})与RE0引脚电压的关系

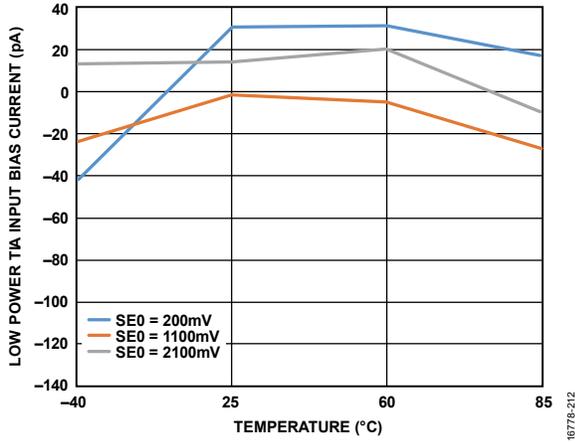


图11. 低功耗TIA输入偏置电流(I_{BIAS})与温度的关系

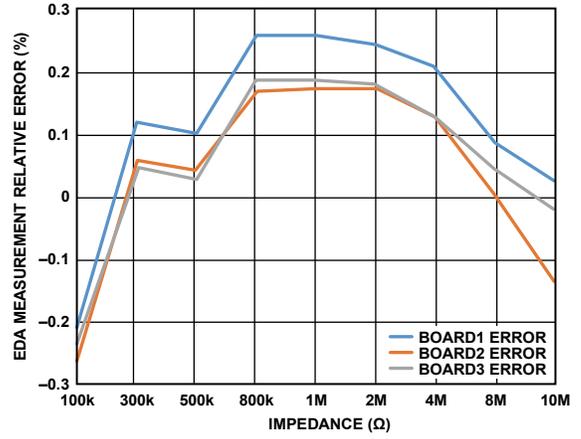


图13. 皮肤电活动(EDA)测量相对误差与阻抗的关系

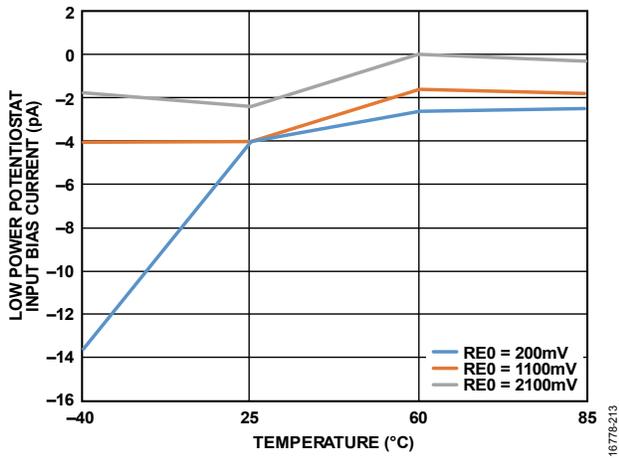


图12. 低功耗恒电势器输入偏置电流与温度的关系

参考测试电路

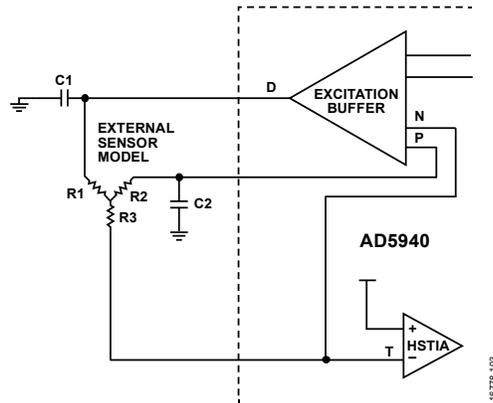


图14. 高速环路连接到传感器 (R1、R2和R3)，C1和C2表示接地电容

工作原理

AD5940的主要模块如下：

- 低功耗、双输出、电阻串DAC，用于设置传感器偏置电压和低频激励。支持计时安培分析法和伏安法电化学技术。
- 低功耗恒电势器，将偏置电压应用于传感器。
- 低功耗TIA，执行低带宽电流测量。
- 高速DAC和放大器，设计用于产生高达200 kHz的激励信号以进行阻抗测量。
- 高速TIA，支持更宽信号带宽的测量。
- 高性能ADC电路（参见“高性能ADC电路”部分）。
- 可编程开关矩阵。AD5940的输入开关允许对外部传感器的连接进行充分配置（参见“可编程开关矩阵”部分）。
- 可编程序列器（参见“序列器”部分）。
- SPI接口。
- 波形发生器，设计用于产生高达200 kHz的正弦和梯形波形（参见“波形发生器”部分）。
- 中断源，输出到GPIOx引脚以提醒主机控制器发生了中断事件（参见“中断”部分）。
- 数字输入/输出（参见“数字输入/输出”部分）。

配置寄存器

表8. 配置寄存器汇总

地址	名称	描述	复位	访问类型
0x00002000	AFECON	AFE配置寄存器	0x00080000	R/W
0x000022F0	PMBW	功耗模式配置寄存器	0x00088800	R/W

配置寄存器—AFECON

地址0x00002000，复位：0x00080000；名称：AFECON

表9. AFECON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:22]	保留		保留。	0x0	R
21	DACBUFEN	0 1	使能DC DAC缓冲器。此位使能缓冲器以支持DC DAC的高阻抗输出。 禁用DC DAC缓冲器。 使能DC DAC缓冲器。	0x0	R/W
20	DACREFEN	0 1	高速DAC基准电压源使能。 基准电压源禁用。清除为0即禁用高速DAC基准电压源。 基准电压源使能。设置为1即使能高速DAC基准电压源。	0x0	R/W
19	ALDOILIMITEN	0 1	模拟低压差(LDO)稳压器限流。此位使能AFE模拟LDO缓冲器限流功能。如果使能，当给AVDD_REG引脚上的电容充电时，此功能会限制从电池汲取的电流。 使能模拟LDO缓冲器限流。 禁用模拟LDO缓冲器限流。	0x1	R/W
[18:17]	保留		保留。	0x0	R
16	SINC2EN	0 1	ADC输出50 Hz/60 Hz滤波器使能。此位使能50 Hz/60 Hz电源抑制滤波器。 禁用电源抑制滤波器。禁用sinc2（50 Hz/60 Hz数字滤波器）。对于阻抗测量应禁用此位。 使能电源抑制滤波器。使能sinc2（50 Hz/60 Hz数字滤波器）。	0x0	R/W
15	DFTEN	0 1	DFT硬件加速器使能。此位使能DFT硬件加速模块。 禁用DFT硬件加速器。 使能DFT硬件加速器。	0x0	R/W

AD5940

位	位名称	设置	描述	复位	访问类型
14	WAVEGENEN	0 1	波形发生器使能。此位使能波形发生器。 禁用波形发生器。波形发生器包括正弦波和梯形波。 使能波形发生器。	0x0	R/W
13	TEMPCONVEN	0 1	ADC温度传感器转换使能。此位使能温度读取功能。如果此位设置为1，则启动温度读取。温度转换完成后，TEMPSENSDAT寄存器中的结果可用。 禁用温度读取。 使能温度读取。	0x0	R/W
12	TEMPSENSEN	0 1	ADC温度传感器通道使能。此位使能温度传感器。 禁用温度传感器。温度传感器关断。 使能温度传感器。温度传感器上电。除非TEMPCONVEN = 1，否则不执行温度读取。	0x0	R/W
11	TIAEN	0 1	高速TIA使能。此位使能高速TIA。 禁用高速TIA。 使能高速TIA。	0x0	R/W
10	INAMPEN	0 1	激励仪表放大器使能。此位使能仪表放大器。 禁用可编程仪表放大器。 使能可编程仪表放大器。	0x0	R/W
9	EXBUFEN	0 1	激励缓冲器使能。此位使能激励缓冲器以驱动被测电阻。 禁用激励缓冲器。 使能激励缓冲器。	0x0	R/W
8	ADCCONVEN	0 1	ADC转换开始使能。 ADC空闲。ADC已上电，但未进行转换。 使能ADC转换。	0x0	R/W
7	ADCEN	0 1	ADC电源使能。此位使能ADC。 禁用ADC。ADC关断。 使能ADC。ADC已上电。必须将ADCCONVEN位设置为1才能启动转换。	0x0	R/W
6	DACEN	0 1	高速DAC使能。此位使能高速DAC、对应的重构滤波器和衰减器。此位仅使能模拟模块，不包括DAC波形发生器。 禁用高速DAC。 使能高速DAC。	0x0	R/W
5	HSREFDIS	0 1	高速基准电压源禁用。此位是高功率基准电压源的关断信号。此位设置为1即关断基准电压源。 使能高功率基准电压源。 禁用高功率基准电压源。	0x0	R/W
[4:0]	保留		保留。	0x0	R

功耗模式配置寄存器—PMBW

地址0x000022F0，复位：0x00088800；名称：PMBW

功耗模式配置寄存器PMBW配置高速DAC和ADC电路的高功率和低功耗系统模式。

表10. PMBW寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:4]	保留		保留。	0x8880	R
[3:2]	SYSBW	00 01 10 11	系统带宽配置。高速DAC的重构滤波器和ADC的抗混叠滤波器带宽配置由单个寄存器配置。 无系统配置操作。重构滤波器和抗混叠滤波器根据波形发生器频率自动配置。波形发生器频率 = 50 kHz，重构滤波器和抗混叠滤波器截止频率 = 5 kHz。波形发生器频率 = 50 kHz至100 kHz，重构滤波器和抗混叠滤波器截止频率 = 100 kHz。波形发生器频率 = 100 kHz至200 kHz，重构滤波器和抗混叠滤波器截止频率 = 250 kHz。 截止频率设置为50 kHz，-3 dB带宽。 截止频率设置为100 kHz，-3 dB带宽。 截止频率设置为250 kHz，-3 dB带宽。	0x0	R/W
1	保留		保留。	0x0	R
0	SYSHS	0 1	将高速DAC和ADC设置为高功率模式。 低功耗模式。清除此位以进行<80 kHz的阻抗测量。 高速模式。设置此位以进行>80 kHz的阻抗测量。	0x0	R/W

芯片标识

AD5940含有一个芯片ID寄存器和一个硬件版本寄存器。

这些寄存器可由软件读取,允许用户确定当前所用芯片的版本。ADIID始终等于0x4144。CHIPID寄存器包含器件标识

符(位[15:4])和芯片版本号(位[3:0])。器件标识符随芯片版本而变化。

标识寄存器

表11. 标识寄存器汇总

地址	名称	描述	复位	访问类型
0x00000400	ADIID	ADI公司标识寄存器	0x4144	R
0x00000404	CHIPID	芯片标识寄存器	0x5502	R

ADI公司标识寄存器—ADIID

地址0x00000400, 复位: 0x4144; 名称: ADIID

表12. ADIID寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	ADIID		ADI公司标识符。始终等于0x4144。	0x4144	R

芯片标识寄存器—CHIPID

地址0x00000404, 复位: 0x5502; 名称: CHIPID

表13. CHIPID寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	器件ID		器件标识符	0x550	R
[3:0]	版本		芯片版本号	0x3	R

低功耗DAC

超低功耗DAC是双输出电阻串DAC，用于设置传感器的偏置电压。它有两种输出分辨率格式：12位分辨率(V_{BIAS0})和6位分辨率(V_{ZERO0})。

正常操作中，12位输出通过恒电势器电路设置参考电极和反电极引脚（RE0和CE0）上的电压。通过配置SW12开关，也可以将此电压发送到 V_{BIAS0} 引脚（参见图19）。外部滤波电容可以连接到 V_{BIAS0} 引脚。

6位输出设置低功耗TIA内部正节点LPTIA_P（其连接到ADC多路复用器）的电压。感应电极上的电压等于该引脚电压。此电压称为 V_{ZERO0} ，通过配置SW13开关可将其连接到 V_{ZERO0} 引脚（参见图19）。在诊断模式下，通过将LPDACCON0寄存器中的位5设置为1， V_{ZERO0} 输出也可以连接到高速TIA。

低功耗DAC的基准源是低功耗2.5 V基准电压源。

低功耗DAC由两个6位电阻串DAC组成。6位主电阻串DAC提供 V_{ZERO0} DAC输出，由多达63个电阻组成。每个电阻的值相同。

带有6位subDAC的6位主电阻串提供 V_{BIAS0} DAC输出。在12位模式下，MSB从主电阻串DAC中选择一个电阻。该电阻的上端用作6位subDAC的顶部，下端连接到6位subDAC电阻串的底部，如图16所示。

12位和6位DAC之间的电阻匹配意味着64个 LSB_{12} (V_{BIAS0})等于1个 LSB_6 (V_{ZERO0})。

输出电压范围不是轨到轨。相反，对于低功耗DAC的12位输出，其范围为0.2 V至2.4 V。因此，12位输出的LSB值(12-BIT_DAC_LSB)为：

$$12\text{-BIT_DAC_LSB} = \frac{2.2\text{ V}}{2^{12} - 1} = 537.2\ \mu\text{V}$$

6位输出范围为0.2 V至2.366 V。此范围不是0.2 V至2.4 V，原因是电阻串中的R1两端存在压降（参见图16）。6位输出(6-BIT_DAC_LSB)的LSB值为：

$$6\text{-BIT_DAC_LSB} = 12\text{-BIT_DAC_LSB} \times 64 = 34.38\ \text{mV}$$

要设置12位DAC的输出电压，须写入LPDACDAT0位[11:0]。

要设置6位DAC输出电压，须写入LPDACDAT0位[17:12]。

如果系统时钟为16 MHz，则LPDACDAT0需要10个时钟周期进行更新。如果系统时钟为32 kHz，则LPDACDAT0需要1个时钟周期进行更新。使用序列器时应考虑这些值。

以下代码演示了如何正确设置LPDACDAT0值：

```
SEQ_WR(REG_AFE_LPDACDAT0, 0x1234);
SEQ_WAIT(10); // Wait 10 clocks for LPDACDAT0
to update
SEQ_SLP();
```

也可以将“波形发生器”部分所述的波形发生器用作低功耗DAC的DAC代码源。将波形发生器与低功耗DAC配合使用时，须确保不违反低功耗DAC的建立时间要求。系统时钟源必须是32 kHz振荡器。此特性用于超低功耗、始终开启的低频测量，例如皮肤阻抗测量，其中激励信号约为100 Hz，系统功耗需要小于100 μ A。

低功耗DAC开关选项

有多个开关选项可供用户配置低功耗DAC的各种工作模式。这些开关有利于不同的应用场景，例如电化学阻抗谱。图15显示了可用的开关，标记为SW0至SW4。这些开关既可通过LPDACCON0寄存器中的位5自动控制，也可通过LPDACSW0寄存器单独控制。

当LPDACCON0的位5清0时，开关配置为正常模式。SW2开关和SW3开关闭合，SW0、SW1和SW4开关断开。当LPDACCON0的位5置1时，开关配置为诊断模式。SW0开关和SW4开关闭合，其余开关断开。此特性设计用于电化学应用场景，例如连续葡萄糖测量，其中在正常模式下，低功耗TIA测量感应电极。在诊断模式下，高速TIA测量感应电极。将 V_{ZERO0} 电压输出从低功耗TIA切换到高速TIA时，传感器的有效偏置 $V_{BIAS0} - V_{ZERO0}$ 不受影响。使用高速TIA有利于高带宽测量，例如阻抗、斜坡和循环伏安法。

使用LPDACSW0寄存器可单独控制各开关。LPDACSW0的位5必须设置为1。然后，每个开关可以通过LPDACSW0位[4:0]单独控制。

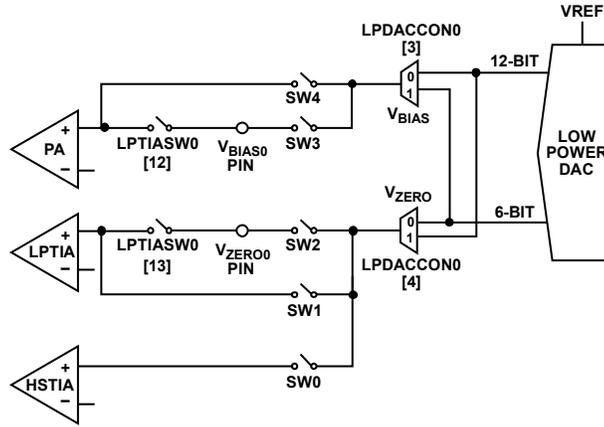


图15. 低功耗DAC开关

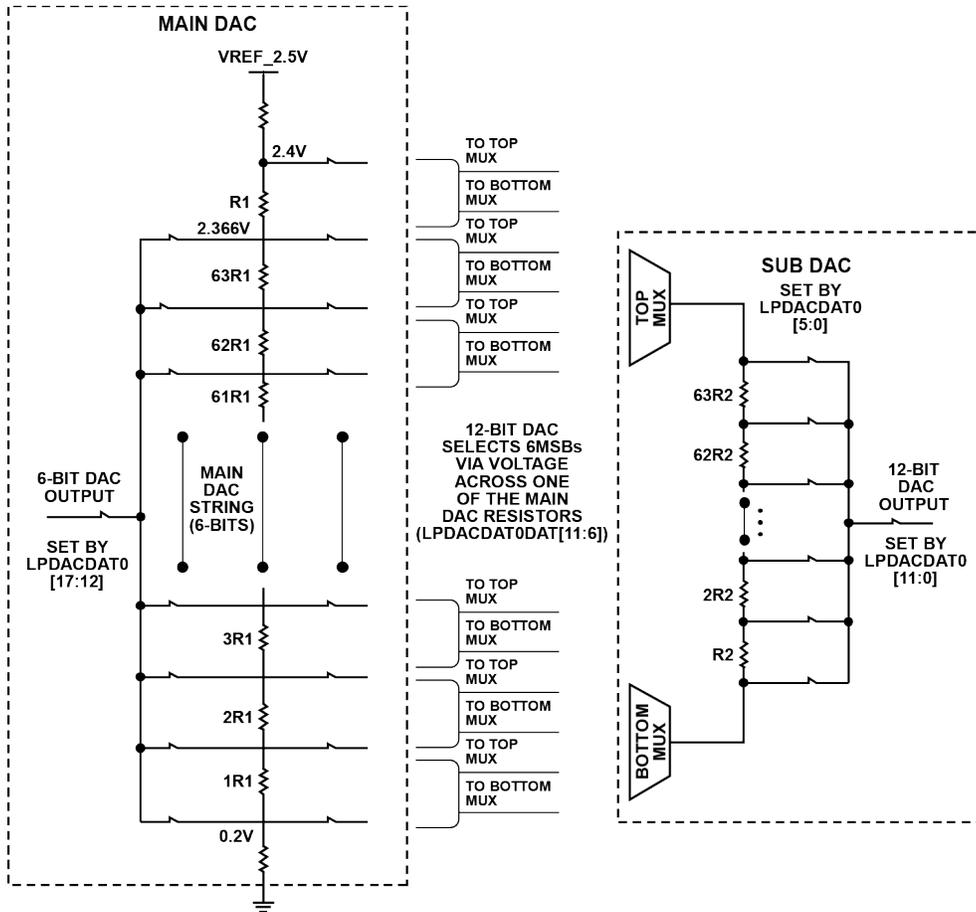


图16. 低功耗DAC电阻串

12位和6位输出之间的关系

12位和6位输出大多是独立的。但是，所选的12位值对6位输出确实有负载效应，必须在用户代码中进行补偿，特别是当12位输出电平大于6位输出时。

当12位输出小于6位输出时，

$$12\text{位DAC输出电压} = 0.2\text{ V} + (\text{LPDACDAT0位}[11:0] \times 12\text{-BIT_LSB_DAC})$$

$$6\text{位DAC输出电压} = 0.2\text{ V} + (\text{LPDACDAT0位}[17:12] \times 6\text{-BIT_LSB_DAC}) - 12\text{-BIT_LSB_DAC}$$

当12位输出 \geq 6位输出时，

$$12\text{位DAC输出电压} = 0.2\text{ V} + (\text{LPDACDAT0位}[11:0] \times 12\text{-BIT_LSB_DAC})$$

$$6\text{位DAC输出电压} = 0.2\text{ V} + (\text{LPDACDAT0位}[17:12] \times 6\text{-BIT_LSB_DAC})$$

因此，建议在用户代码中添加如下内容：

```
12BITCODE = LPDACDAT0 [11:0];
6BITCODE = LPDACDAT0 [17:12];
if (12BITCODE < (6BITCODE * 64))
LPDACDAT [11:0] = (12BITCODE - 1);
```

当LPDACDAT0位[11:0] = $64 \times$ LPDACDAT0位[17:12]时，此代码确保12位输出电压等于6位输出电压。

低功耗DAC应用场景

电化学电流测量

在电化学测量中，12位输出通过图17所示的恒电势器电路设置参考电极引脚上的电压。CE0引脚和RE0引脚上的电压称为 V_{BIAS0} 。6位输出设置LPTIA_P节点上的偏置电压；此输出设置感应电极引脚SE0上的电压。该电压称为 V_{ZERO0} 。传感器上的偏置电压实际上是12位输出和6位输出之间的差值。

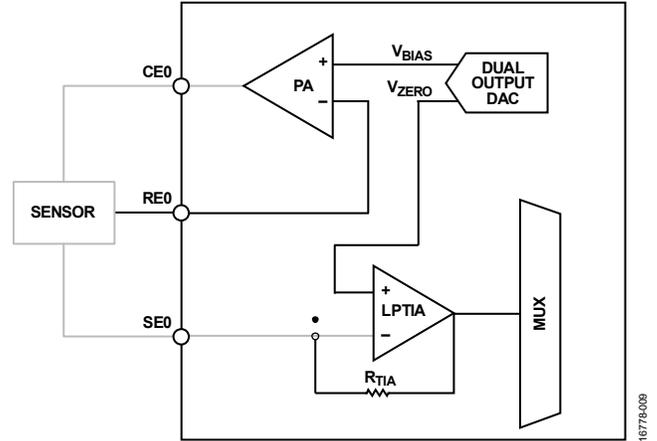


图17. 电化学标准配置

电化学阻抗谱分析

在许多电化学应用中，执行诊断测量具有重要价值。典型的诊断技术是在传感器上进行阻抗测量。对于某些类型的传感器，在阻抗测量期间必须保持传感器上的直流偏置。AD5940有助于保持此直流偏置。要执行这种测量，须设置LPDACCON0的位5 = 1。 V_{ZERO0} 电压设置为高速TIA的输入，高速DAC产生交流信号。交流信号的电平通过低功耗DAC的 V_{BIAS0} 电压输出设置，SE0上的电压由 V_{ZERO0} 电压维持。还必须通过设置AFECON位21来使能高速DAC直流缓冲器。

4线隔离式阻抗测量中的低功耗DAC

对于4线隔离式阻抗测量，例如体阻抗测量，通过高速DAC将高频正弦波形施加到传感器。使用低功耗DAC 6位输出电压 V_{ZERO} 和低功耗TIA在传感器上设置共模电压。该配置设置AIN2和AIN3之间的共模电压（参见图18）。要能使此共模电压设置，SWMUX位3必须设置为1。低功耗DAC的 V_{BIAS0} 电压输出还设置高速DAC激励缓冲器的共模电压。

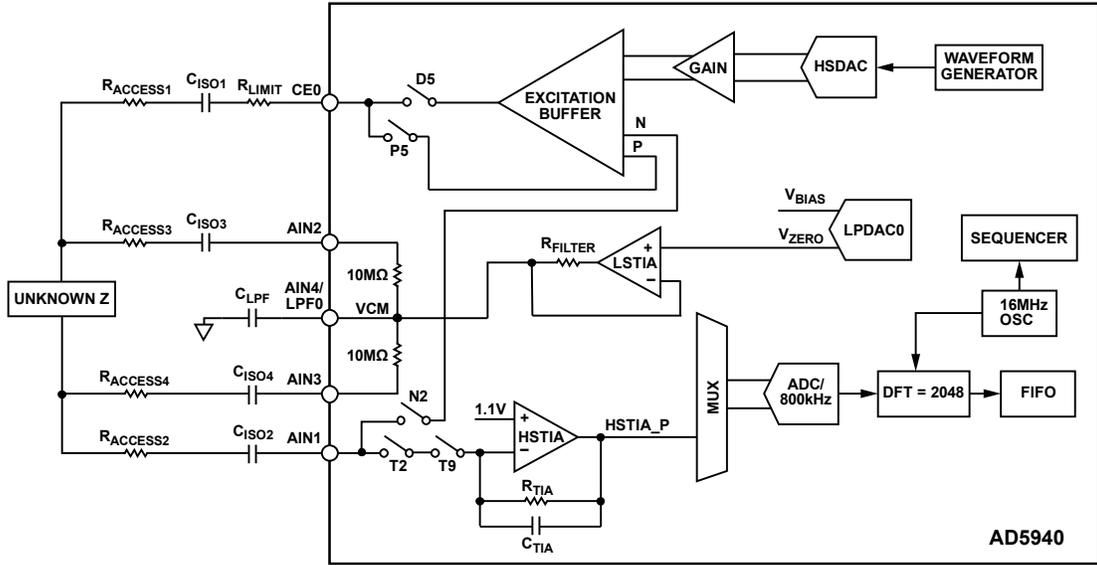


图18. 用于4线阻抗测量的低功耗DAC (HSTIA_P = 高速TIA的正输出)

低功耗DAC电路寄存器

表14. 低功耗TIA和低功耗DAC寄存器汇总

地址	名称	描述	复位	访问类型
0x00002128	LPDACCON0	低功耗DAC配置寄存器	0x00000002	R/W
0x00002124	LPDACSW0	低功耗DAC开关控制寄存器	0x00000000	R/W
0x00002050	LPREFBUFCON	低功耗基准电压源配置寄存器	0x00000000	R/W
0x0000235C	SWMUX	共模开关多路复用器选择寄存器	0x00000000	R/W
0x00002120	LPDACDAT0	低功耗DAC数据输出寄存器	0x00000000	R/W

LPDACCON0 寄存器—LPDACCON0

地址: 0x00002128, 复位: 0x00000002; 名称: LPDACCON0

表15. LPDACCON0寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:7]	保留		保留。	0x0	R
6	WAVETYPE		低功耗DAC数据源。此位决定DAC波形类型。 0 直接来自LPDACDAT0。 1 波形发生器。	0x0	R/W
5	DACMDE		低功耗DAC开关设置。此位是低功耗DAC输出开关的控制位。 0 低功耗DAC开关设置为正常模式(默认)。需要正常输出开关操作时, 应将此位清除为0。有关更多信息, 参见“低功耗DAC”部分。 1 低功耗DAC开关设置为诊断模式。需要诊断模式开关设置时, 应将此位设置为1。有关更多信息, 参见“低功耗DAC”部分。	0x0	R/W
4	VZEROMUX		V _{ZERO0} 电压复用器选择。此位选择连接到V _{ZERO0} 节点的DAC输出。确保将相同的值写入VBIASMUX位。 0 V _{ZERO0} , 6位(默认)。此位清0时, V _{ZERO0} 电压输出为6位。 1 V _{ZERO0} , 电压12位。此位置1时, V _{ZERO0} 电压输出为12位。	0x0	R/W
3	VBIASMUX		V _{BIAS0} 电压复用器选择。此位选择连接到V _{BIAS0} 节点的低功耗DAC输出。确保将相同的值写入VZEROMUX位。 0 输出, 12位(默认)。12位DAC连接到V _{BIAS0} 电压。 1 输出, 6位。6位DAC连接到V _{BIAS0} 电压。	0x0	R/W
2	REFSEL		低功耗DAC基准电压源选择。 0 选择低功耗2.5V基准电压源作为低功耗DAC基准电压源。 1 选择AVDD作为低功耗DAC基准电压源。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
1	PWDEN		低功耗DAC关断。此位关断低功耗DAC的控制位。 0 低功耗DAC上电。此位清0时，低功耗DAC上电。 1 低功耗DAC关断（默认）。关断低功耗DAC并断开低功耗DAC输出上的所有开关。	0x1	R/W
0	RSTEN		使能对低功耗DAC的写操作。允许写入LPDACDAT0寄存器。 0 禁用低功耗DAC写操作（默认）。如果此位清0，则LPDACDAT0始终为0。对LPDACDAT0的写操作被禁用。 1 使能低功耗DAC写操作。此位置1时，可以写入LPDACDAT0。	0x0	R/W

低功耗DAC开关控制寄存器—LPDACSW0

地址0x00002124，复位：0x00000000；名称：LPDACSW0

表16. LPDACSW0寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:6]	保留		保留。	0x0	R
5	LPMODEDIS		开关控制。此位控制连接到低功耗DAC输出的开关。 0 低功耗DAC开关由LPDACCON0的位5控制（默认）。此位清0时，通过LPDACCON0的位5控制连接到低功耗DAC输出的开关。 1 低功耗DAC开关覆盖。此位置1时，覆盖LPDACCON0的位5。连接到低功耗DAC输出的开关通过LPDACSW0位[4:0]控制。	0x0	R/W
4	SW4		低功耗DAC SW4开关控制。 0 断开 V_{BIAS0} DAC输出与低功耗放大器0的正输入的直接连接（默认）。 1 将 V_{BIAS0} DAC电压输出直接连接到低功耗放大器0的正输入。	0x0	R/W
3	SW3		低功耗DAC SW3开关控制。 0 断开 V_{BIAS0} DAC电压输出与低通滤波器/ V_{BIAS0} 引脚的连接。 1 将 V_{BIAS0} DAC电压输出连接到低通滤波器/ V_{BIAS0} 引脚（默认）。	0x1	R/W
2	SW2		低功耗DAC SW2开关控制。 0 断开 V_{ZERO0} DAC电压输出与低通滤波器/ V_{ZERO0} 引脚的连接。 1 将 V_{ZERO0} DAC电压输出连接到低通滤波器/ V_{ZERO0} 引脚（默认）。	0x1	R/W
1	SW1		低功耗DAC SW1开关控制。 0 断开 V_{ZERO0} DAC电压输出与低功耗TIA正输入的直接连接（默认）。 1 将 V_{ZERO0} DAC电压输出直接连接到低功耗TIA正输入。	0x0	R/W
0	SW0		低功耗DAC SW0开关控制。 0 断开 V_{ZERO0} DAC电压输出与高速TIA正输入的连接（默认）。 1 将 V_{ZERO0} DAC电压输出连接到高速TIA正输入。	0x0	R/W

低功耗DAC数据输出寄存器—LPDACDAT0

地址0x00002120，复位：0x00000000；名称：LPDACDAT0

表17. LPDACDAT0寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:18]	保留		保留。	0x0	R
[17:12]	DACIN6		低功耗DAC 6位输出数据寄存器(1 LSB = 34.375 mV)。0到0x3F之间的值设置6位输出电压。 0 将输出电压设置为0.2 V。 111111 将输出电压设置为2.366 V。	0x0	R/W

AD5940

位	位名称	设置	描述	复位	访问类型
[11:0]	DACIN12	0 0xFFF	低功耗DAC 12位输出数据寄存器(1 LSB =537μV)。0到0xFFF之间的值设置12位输出电压。 将输出电压设置为0.2 V。 将输出电压设置为2.4 V。	0x0	R/W

低功耗基准电压源控制寄存器—LPREFBUFCON

地址0x00002050，复位：0x00000000；名称：LPREFBUFCON

表18. LPREFBUFCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:2]	保留		保留。	0x0	R
1	LPBUF2P5DIS	0 1	低功耗输出带隙缓冲器。此位通常清0以使能低功耗基准电压源缓冲器。 0 使能低功耗2.5 V缓冲器。 1 关断低功耗2.5 V缓冲器。	0x0	R/W
0	LPREFDIS	0 1	低功耗带隙关断位。此位通常清0以使能低功耗基准电压源。 0 使能低功耗基准电压源。 1 关断低功耗基准电压源。	0x0	R/W

共模开关复用寄存器—SWMUX

地址0x0000235C，复位：0x00000000；名称：SWMUX

表19. SWMUX寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:4]	保留		保留。	0x0	R
3	CMMUX	0 1	AIN2引脚和AIN3引脚的共模电阻选择。 0 共模开关断开。 1 利用10 MΩ电阻使能共模开关，以设置AIN2和AIN3引脚上的共模电压。电压由低功耗TIA和AIN4/LPF0引脚驱动。	0x0	R/W
[2:0]	保留		保留。	0x0	R/W

低功耗恒电势器

AD5940具有低功耗恒电势器，其可设置和控制电化学传感器的偏置电压。通常，恒电势器的输出连接到CE0。同相输入连接到 V_{BIAS0} 电压，反相输入连接到RE0，如图17所示。对于电化学电池，恒电势器通过反电极(CE0)提供或吸收电流，以维持参考电极(RE0)上的偏置电压。

恒电势器的输出可以通过开关矩阵连接到各种封装引脚(详情参见“可编程开关矩阵”部分)。围绕恒电势器有多个可配置的开关选项，可提供多种配置选项(参见图19)。

恒电势器也可用于标准缓冲输出，以将 V_{BIAS0} 电压输出到CE0。为此，应闭合SW10开关以将反相输入连接到恒电势器的输出，如图19所示。

低功耗TIA

AD5940具有一个低功耗TIA通道,其将小输入电流放大为电压,以便由ADC测量。负载电阻和增益电阻是内置且可编程的。当PGA增益为1或1.5时,选择 R_{TIA} 值使ADC输入范围最大化(± 900 mV)。有关其他PGA设置对应的最大电压,请参阅“技术规格”部分。

所需增益电阻通过下式计算:

$$I_{MAX} = \frac{0.9 \text{ V}}{R_{TIA}}$$

其中:

I_{MAX} 为预期的满量程输入电流。

R_{TIA} 为所需的增益电阻。

围绕低功耗TIA电路有多个开关。LPTIASW0寄存器配置这些开关。图19显示了可用的开关。当LPTIACON0寄存器的TIAGAIN位(位[9:5])设置后,这些开关会自动闭合。当这些开关闭合时,AIN4/LPF0引脚上的一个带低通滤波器电阻(R_{LPF})和电容的驱动/检测电路用作电阻-电容(RC)延迟电路。LPTIA0_P_LPF0将低功耗TIA低滤波器的输出连接到ADC多路复用器。当使用低功耗TIA时,ADI公司建议将LPTIA0_P_LPF0复用选项选择为ADC输入。建议在RC0_0引脚和RC0_1引脚之间连接一个100 nF电容,以稳定低功耗TIA。

低功耗TIA保护二极管

背靠背保护二极管与 R_{TIA} 电阻并联。这些二极管通过闭合或断开SW0而连接或断开,SW0由LPTIASW0位0控制。当切换 R_{TIA} 增益设置以放大小电流时,这些二极管用于防止TIA饱和。这些二极管的漏电流规格取决于二极管两端的电压。如果二极管两端的差分电压大于200 mV,漏电流可能大于1 nA。如果电压大于500 mV,漏电流可能大于1 μ A。

低功耗TIA和PA的限流特性

除保护二极管外,低功耗TIA还内置限流特性。如果低功耗TIA的拉/灌电流大于表1中规定的过流限值保护,放大器就会将电流箝位在此限值。如果传感器在启动期间的拉/灌电流超过过流限值,放大器就会箝位输出电流。使用此特性的频率或时间不要超过表1中的规定。

低功耗TIA驱动/检测特性

LPTIACON0[9:5]位为低功耗TIA选择不同的增益电阻值,图19中将其标记为 R_{TIA} 。低功耗TIA的反馈路径上显示的驱动和检测连接用于避免开关上的电压($I \times R$)下降,这些开关为内部 R_{TIA} 选择不同的 R_{TIA} 设置。

使用外部 R_{TIA}

要使用外部 R_{TIA} 电阻,请执行以下步骤:

1. 在RC0_0引脚和RC0_1引脚之间连接一个外部 R_{TIA} 电阻。
2. 清除LPTIACON0位[9:5] = 0,断开内部 R_{TIA} 电阻与TIA输出端的连接。
3. 设置LPTIASW0位9 = 1,闭合SW9开关。当使用内部 R_{TIA} 电阻时,应断开SW9开关。
4. 将一个外部电容与外部 R_{TIA} 电阻并联,以使环路保持稳定。该外部电容的推荐值为100 nF。

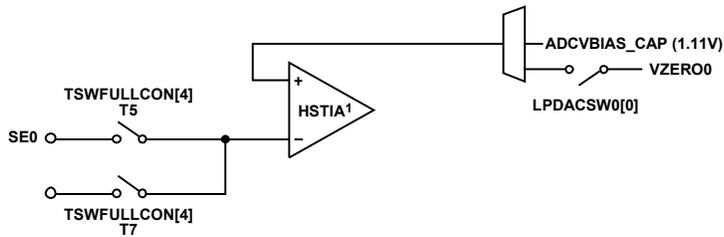
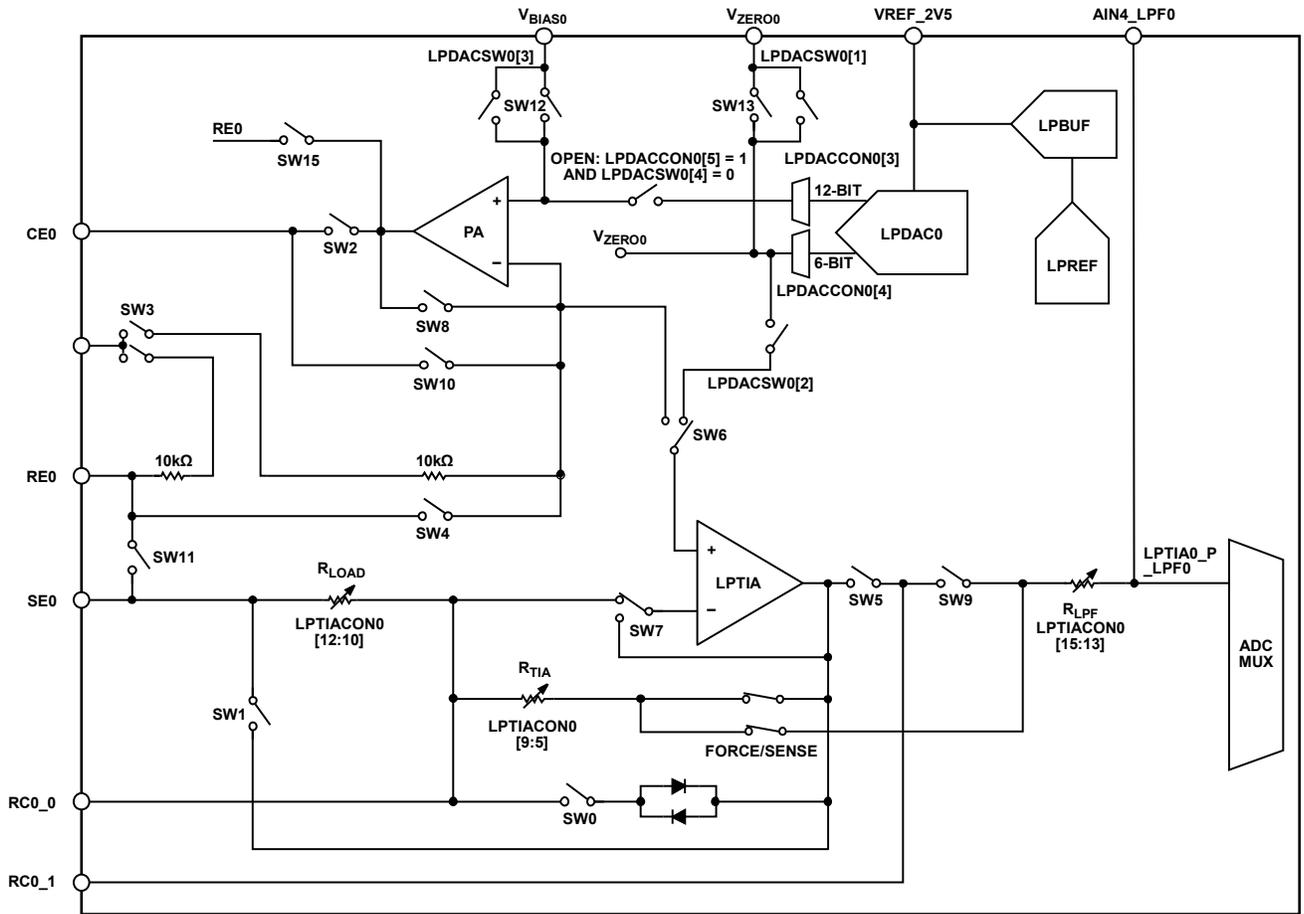
各种工作模式的推荐开关设置

对于各种测量类型,表20描述了低功耗恒电势器环路的推荐开关设置。对于所有测量类型,开关设置为1表示闭合开关,开关设置为0表示断开开关。LPTIASW0[13:0]控制SW13至SW0,如图19所示。

表20. 低功耗恒电势器环路的推荐开关设置

测量名称	LPDACCON0, 位5	LPDACSW0, 位[5:0]	LPTIASW0, 位[13:0]	描述
电流测量模式	0	0xXX ¹	0x302C或0b11 0000 0010 1100	正常直流电流测量。连接V _{BIAS0} 和V _{ZERO0} DAC的外部电容。
带二极管保护的电流 测量模式	0	0xXX ¹	0x302D或0b11 0000 0010 1101	正常直流电流测量，低功耗TIA背靠背二极管保护使能。连接V _{BIAS0} 和V _{ZERO0} 的外部电容。
短路开关使能的电流 测量模式	0	0xXX ¹	0x302E或0b11 0000 0010 1110	正常直流电流测量，短路开关保护使能。SW1闭合以将SE输入连接到低功耗TIA的输出。连接V _{BIAS0} 和V _{ZERO0} 的外部电容。如果外部传感器在上电后必须充电，并且有许多电流流入流出SE0引脚，则此设置很有用。
零偏置传感器的电流 测量模式	0	0xXX ¹	0x306C或0b11 0000 0110 1100	电流测量模式，SW6配置为将RE0和SE0电极上的传感器设置为V _{BIAS0} 电平。恒电势器反相输入和低功耗TIA同相输入短路。对于零偏置传感器，此模式可提供最佳噪声性能。
双引线传感器的电流 测量模式	0	0xXX ¹	0x342C或0b11 0100 0010 1100	电流测量模式，SW10闭合以在内部将CE0短接至RE0。
使用低功耗TIA的计时 电流法（低功耗脉冲 测试）	1	0x32	0x0014或0b00 0000 0001 0100	V _{BIAS0} 输出产生脉冲并发送到CE0电极。低功耗DAC上的电容断开连接。低功耗TIA测量SE0电流响应。
SE0上使用高速TIA的计 时电流法（全功率脉 冲测试）	1	0x31	0x0094或0b00 0000 1001 0100	V _{BIAS0} 输出产生脉冲并发送到CE0电极。V _{BIAS0} 和V _{ZERO0} 上的电容断开连接。高速TIA测量SE0电流响应。
使用高速TIA的伏安法 （全功率脉冲测试）	1	0x31	0x0094或0b00 0000 1001 0100	V _{BIAS0} 输出产生脉冲并发送到CE0电极。V _{BIAS0} 和V _{ZERO0} 上的电容断开连接。高速TIA测量SE0或DE0电流响应。高速TIA电阻和开关单独配置。
恒电势器和低功耗TIA 处于单位增益模式 （测试模式）	0	0xXX ¹	0x04A4或0b00 0100 1010 0100	恒电势器处于单位增益模式，输出到CE0引脚。低功耗TIA处于单位增益模式，输出至RC0_1引脚。此模式可用于检查V _{BIAS0} 或V _{ZERO0} DAC输出。

¹ 0xXX = 无关。



¹FOR DETAILS ON THE HSTIA, SEE THE HSTIA CIRCUITS CHAPTER OF THIS DOCUMENT.

图19. 低带宽环路开关

低功耗TIA电路寄存器

表21. 低功耗TIA和DAC寄存器汇总

地址	名称	描述	复位	访问类型
0x000020E4	LPTIASW0	低功耗TIA开关配置	0x00000000	R/W
0x000020EC	LPTIACON0	低功耗TIA控制位, 通道0	0x00000003	R/W

低功耗TIA开关配置寄存器—LPTIASW0

地址0x000020E4, 复位: 0x00000000; 名称: LPTIASW0

表22. LPTIASW0寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
15	RECAL		SW15开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
14	保留		保留。	0x0	R/W
13	SW13		SW13开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
12	SW12		SW12开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
11	SW11		SW11开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
10	SW10		SW10开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
9	SW9		SW9开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
8	SW8		SW8开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
7	SW7		SW7开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
6	SW6		SW6开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
5	SW5		SW5开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
4	SW4		SW4开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
3	SW3		SW3开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
2	SW2		SW2开关控制, 高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W

AD5940

位	位名称	设置	描述	复位	访问类型
1	SW1		SW1开关控制，高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W
0	SW0		SW0开关控制，高电平有效。 0 断开开关。 1 闭合开关。	0x0	R/W

低功耗TIA控制位，通道0寄存器—LPTIACON0

地址0x000020EC，复位：0x00000003；名称：LPTIACON0

表23. LPTIACON0寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:13]	TIARF		这些位设置低通滤波器电阻(R_{LPF})，并配置低功耗TIA输出低通滤波器截止频率。 0 断开TIA输出与低通滤波器引脚(LPF0)的连接，这对于需要ADC快速响应的诊断很有用。此设置将低功耗TIA输出与低通滤波器电容断开。 1 旁路电阻；0 Ω 选项。 10 20 k Ω . 11 100 k Ω . 100 200 k Ω . 101 400 k Ω . 110 600 k Ω . 111 1 M Ω ；实现最佳直流电流测量性能的推荐值。此设置是低通滤波器的最低截止频率设置。	0x0	R/W
[12:10]	TIARL		这些位设置 R_{LOAD} 。 0 0 Ω . 1 10 Ω . 10 30 Ω . 11 50 Ω . 100 100 Ω . 101 1.6k Ω ； R_{TIA} 必须 \geq 2k Ω . 110 3.1k Ω ； R_{TIA} 必须 \geq 4k Ω . 111 3.6k Ω ； R_{TIA} 必须 \geq 4k Ω .	0x0	R/W
[9:5]	TIAGAIN		这些位设置 R_{TIA} 。 0 断开 R_{TIA} 。 1 200 Ω 。 R_{TIA} 是 R_{LOAD} 和固定串联110 Ω 的组合。假设 $R_{LOAD} = 10\Omega$ 。由TIARL位设置。 $R_{TIA} = 100\Omega - R_{LOAD} + 110\Omega$ 。固定总 $R_{TIA} = 200\Omega$ 。 10 1 k Ω 。If $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 1 \text{ k}\Omega$. If $R_{LOAD} > 100 \Omega$, $R_{TIA} = 1 \text{ k}\Omega - (R_{LOAD} - 100 \Omega)$. 11 2 k Ω 。If $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 2 \text{ k}\Omega$. If $R_{LOAD} > 100 \Omega$, $R_{TIA} = 2 \text{ k}\Omega - (R_{LOAD} - 100 \Omega)$. 100 3 k Ω 。If $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 3 \text{ k}\Omega$. If $R_{LOAD} > 100 \Omega$, $R_{TIA} = 3 \text{ k}\Omega - (R_{LOAD} - 100 \Omega)$. 101 4 k Ω 。If $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 4 \text{ k}\Omega$. If $R_{LOAD} > 100 \Omega$, $R_{TIA} = 4 \text{ k}\Omega - (R_{LOAD} - 100 \Omega)$. 110 6 k Ω 。If $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 6 \text{ k}\Omega$. If $R_{LOAD} > 100 \Omega$, $R_{TIA} = 6 \text{ k}\Omega - (R_{LOAD} - 100 \Omega)$. 111 8 k Ω 。If $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 8 \text{ k}\Omega$. If $R_{LOAD} > 100 \Omega$, $R_{TIA} = 8 \text{ k}\Omega - (R_{LOAD} - 100 \Omega)$. 1000 10 k Ω 。If $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 10 \text{ k}\Omega$. If $R_{LOAD} > 100 \Omega$, $R_{TIA} = 10 \text{ k}\Omega - (R_{LOAD} - 100 \Omega)$.	0x0	R/W

位	位名称	设置	描述	复位	访问类型
		1001	12kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 12k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 12k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		1010	16kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 16k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 16k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		1011	20kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 20k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 20k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		1100	24kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 24k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 24k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		1101	30kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 30k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 30k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		1110	32kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 32k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 32k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		1111	40kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 40k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 40k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		10000	48kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 48k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 48k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		10001	64kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 64k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 64k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		10010	85kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 85k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 85k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		10011	96kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 96k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 96k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		10100	100kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 100k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 100k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		10101	120kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 120k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 120k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		10110	128kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 128k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 128k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		10111	160kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 160k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 160k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		11000	196kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 196k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 196k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		11001	256kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 256k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 256k\Omega - (R_{LOAD} - 100\Omega)$ 。		
		11010	512kΩ。如果 $R_{LOAD} \leq 100\Omega$ ，则 $R_{TIA} = (100\Omega - R_{LOAD}) + 512k\Omega$ 。如果 $R_{LOAD} > 100\Omega$ 。 $R_{TIA} = 512k\Omega - (R_{LOAD} - 100\Omega)$ 。		
[4:3]	IBOOST	00	电流增强控制。 正常模式。	0x0	R/W
		01	增加放大器输出级电流，以对外部电容负载快速充电。此设置适用于大电流传感器。		
		10	TIA和PA总静态电流加倍并提高放大器带宽。此设置对诊断测试很有用。		
		11	TIA和PA总静态电流加倍并增加输出级电流。此设置会提高放大器带宽和输出电流能力。		
2	HALFPWR	0	半功率模式选择。此控制位可降低传感器通道0的TIA和PA的工作功耗。 正常模式（默认）。	0x0	R/W
		1	PA和TIA电流减半。		
1	PAPDEN	0	PA关断。低功耗恒电势器关断控制位。 上电。	0x1	R/W
		1	关断。		
0	TIAPDEN	0	TIA关断。低功耗TIA关断控制位。 上电。	0x1	R/W
		1	关断。		

高速DAC电路

测量外部传感器的阻抗时，12位高速DAC会产生一个交流激励信号。通过写入数据寄存器或使用自动波形发生器模块直接控制DAC输出信号。高速DAC信号被馈送到激励放大器，其专门设计用于将该交流信号耦合到传感器的正常直流偏置电压之上。

高速DAC输出信号生成

设置高速DAC的输出电压有两种方法：

- 直接写入DAC码寄存器HSDACDAT。这是一个12位寄存器，其最高有效位(MSB)是符号位。写入0x800产生0 V输出，写入0x200产生负满量程，写入0xE00产生正满量程。
- 使用自动波形发生器。波形发生器可用来产生固定频率、固定幅度信号，包括正弦波、梯形波和方波信号。如果用户选择正弦波，则有用于调整输出信号的偏移和相位的选项可用。

高速DAC核心的功耗模式

高速DAC的基准电压源是内部1.82 V精密基准电压(VREF_1V82引脚)。根据功耗与输出速度的取舍关系，高速DAC有三种基本工作模式，低功耗模式、高功率模式和休眠模式。不工作时，高速DAC也可以进入休眠模式。

低功耗模式

当高速DAC输出信号频率小于80 kHz时，使用低功耗模式。

配置高速DAC为低功耗模式时，请执行以下步骤：

1. 清除PMBW寄存器（位0 = 0）。
2. 在此模式下，高速DAC和ADC的系统时钟为16 MHz。
3. 确保CLKSEL位[1:0] = 0，以选择16 MHz内部高频振荡器时钟源。确保系统时钟分频比为1（CLKCON0位[5:0] = 0或1）。
4. 如果选择内部高速振荡器作为系统时钟源，务必选择16 MHz选项。设置HSOSCCON位2 = 1。

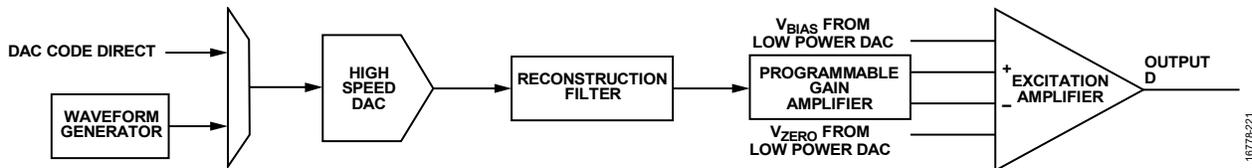


图20. 高速DAC模块

高功率模式

高功率模式可提高高速DAC放大器支持的带宽。当高速DAC频率大于80 kHz时，应使用高功率模式。要进入高功率模式，需要进行多次寄存器写操作。

配置高速DAC为高功率模式时，请执行以下步骤：

1. 设置PMBW寄存器位0 = 1。功耗增加，但输出信号带宽提高到最大200 kHz。在高功率模式下，DAC和ADC的系统时钟为32 MHz。
2. 确保CLKSEL位[1:0]选择32 MHz时钟源。例如，要选择内部高速振荡器，应设置CLKSEL位[1:0] (SYSCLKSEL) = 00。确保系统时钟分频比为1（CLKCON0位[5:0] = 0或1）。
3. 如果选择内部高速振荡器作为系统时钟源，务必选择32 MHz选项。清除HSOSCCON位2 = 0。

休眠模式

当AD5940进入休眠模式时，高速DAC电路的时钟关断以节省功耗。当处于活动模式且未使用高速DAC时，应禁用时钟以节省功耗。

高速DAC滤波器选项

高速DAC的输出级有一个可配置的重构滤波器。重构滤波器的配置取决于DAC的输出信号频率。

PMBW寄存器的位[3:2]配置重构滤波器的3dB截止频率。应确保该截止频率高于所需的DAC输出频率。

- 如果DAC更新频率 ≤ 50 kHz，设置PMBW位[3:2] = 01可获得最佳性能。
- 如果DAC更新频率 ≤ 100 kHz，设置PMBW位[3:2] = 10可获得最佳性能。
- 如果DAC更新频率最高为250 kHz，设置PMBW位[3:2] = 11可获得最佳性能。

高速DAC输出衰减选项

高速DAC输出端存在用于修改送至传感器的输出信号幅度的缩放选项。经过任何衰减或增益之前，12位DAC串的输出为 ± 300 mV。在DAC输出端，增益为1或0.2。在PGA端，增益选项为2或0.25。表28列出了可用的增益选项和相应的输出电压范围。

高速DAC激励放大器

图21显示了激励放大器的操作及其与开关矩阵的连接。激励放大器有四个输入：DACP、DACN、正(P)和负(N)。高速DAC是差分输出DAC，正输入和负输入直接馈送到激励放大器。这两个输出之间的电压差设置输出波形的峰峰值电压。P和N输入通过提供来自传感器的反馈路径来维持激励放大器的稳定性，并设置高速DAC输出的共模电压。在正常情况下，共模由连接到N输入的 V_{ZERO0} 输出设置。还可以选择对传感器施加直流偏置电压，并将交流信号耦合到该偏置电压上，如图22所示。

有一个选项可在传感器的反电极和感应电极之间提供偏置电压，如果需要的话。 V_{BIAS0} 设置反电极上的电压（高速DAC的共模电压）， V_{ZERO0} 设置感应电极上的电压。 V_{ZERO0} 必须连接到高速TIA的正端（HSTIACON位[1:0] = 01）。还必须通过设置AFECON位21来使能DAC的直流缓冲器。采用这种配置便可生成波形，如图22所示。传感器两端的偏置实际上是 V_{BIAS0} 和 V_{ZERO0} 之间的差值。

请注意，高速DAC信号链绝不能与低功耗TIA一起使用。否则，高速DAC可能变得不稳定，导致测量不正确。

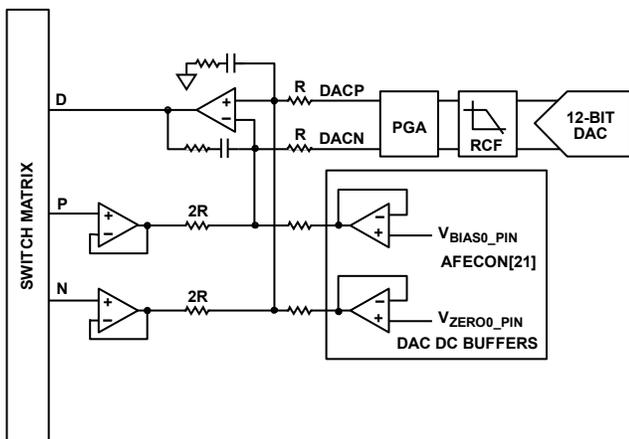


图21. 高速DAC激励放大器

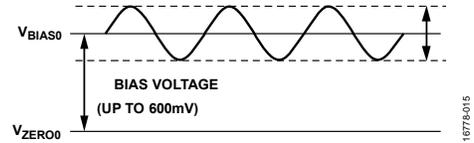


图22. 传感器激励信号

将来自高速DAC的交流信号耦合到低功耗DAC设置的直流电平

AD5940包含一个低功耗恒电势器通道，用于配置电化学传感器。正常操作中，传感器RE0和SE0电极之间的偏置电压由低功耗DAC输出 V_{BIAS0} 和 V_{ZERO0} 设置，其中 V_{BIAS0} 设置恒电势器的偏置和CE0引脚上的电压。 V_{ZERO0} 设置低功耗TIA和SE0引脚上的偏置电压。不使用高速DAC电路。但是，对于交流阻抗测量，激励放大器的输出必须连接到CE0引脚。恒电势器必须断开连接，以便整个信号来自激励放大器输出。高速TIA连接到SE0引脚，低功耗TIA断开连接。然后，传感器偏置必须通过高速TIA和激励放大器设置。

要设置传感器偏置，请执行以下步骤：

1. 低功耗DAC的 V_{ZERO0} 输出必须连接到高速TIA的同相输入（HSTIACON位[1:0] = 01），以设置SE0引脚或任何通过开关矩阵连接到高速TIA反相输入的引脚上的电压。
2. 必须使能DAC直流缓冲器（AFECON位21 = 1）。图21显示了直流缓冲器与激励放大器的连接。这些缓冲器使得低功耗DAC输出能将所需的偏置电压驱动到激励放大器和高速TIA。
3. 直流偏置就是 V_{BIAS0} 和 V_{ZERO0} 之间的差值。

在阻抗测量期间避免激励和测量频率之间的一致性误差

建议采用以下设置以避免阻抗测量期间激励和测量频率之间出现不一致性误差：

- Hanning窗口始终开启（DFTCON位0 = 1）。
- 在低功耗模式下，高速DAC更新速率为16 MHz/7（HSDACCON位[8:1] = 0x1B）。在高功率模式下，高速DAC更新速率为32 MHz/7（HSDACCON位[8:1] = 0x7）。
- 在低功耗模式下，ADC采样速率为800 kSPS（高频振荡器 = 16 MHz）。在高功率模式下，ADC采样速率为1.6 MSPS（高频振荡器 = 32 MHz）。

请注意，禁用Hanning窗口可能会导致性能下降。

高速DAC校准选项

ADI公司在生产测试期间未对高速DAC进行校准。本部分介绍针对所有增益设置以及高功率和低功耗模式校准高速DAC的步骤。

如果需要DAC来生成传感器的激励信号，则应校准高速DAC。如果激励信号存在偏置误差，并且需要测量电流或电压输出，则激励信号可能超过所选TIA、ADC输入缓冲器或PGA设置的裕量。

图24显示了高速DAC校准的电路图。RCAL0引脚和RCAL1引脚之间需要一个精密外部电阻 R_{CAL} 。要校准偏移， R_{CAL} 电阻上测得的差分电压必须为0 V。

使用所需的位设置(HSDACCON位12和位0)校准高速DAC。例如，如果使用HSDACCON位12 = 0且HSDACCON位0 = 0来校准DAC，而用户将HSDACCON位12更改为1，则会引入偏置误差。针对新的输出范围，必须重新校准DACOFFSET寄存器或DACOFFSETHS寄存器。

增益校准是可选的，用于调整峰峰值电压摆幅。另外，通过更改最大和/或最小DAC码也可以调整电压摆幅。

高速DAC转换函数如图23所示。图24显示了如何通过高速TIA的同相输入设置共模电压。该电压必须由低功耗DAC V_{ZERO} 输出或内部1.11 V ADC V_{BIAS0} 电压设置。

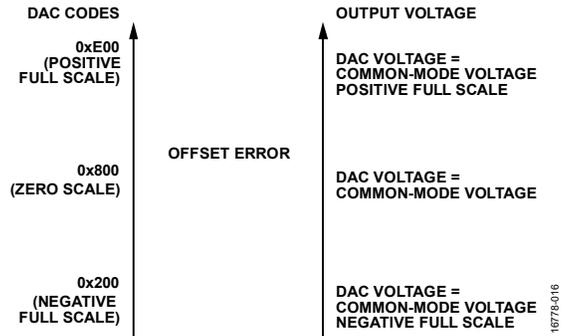


图23. 高速DAC转换函数

AD5940软件开发套件包括了一些功能示例，演示如何使用ADC测量RCAL电阻两端的差分电压，以及如何调整相应的校准寄存器，直到差分电压约等于0 V。AD5940软件开发套件可从AD5940产品页面下载。

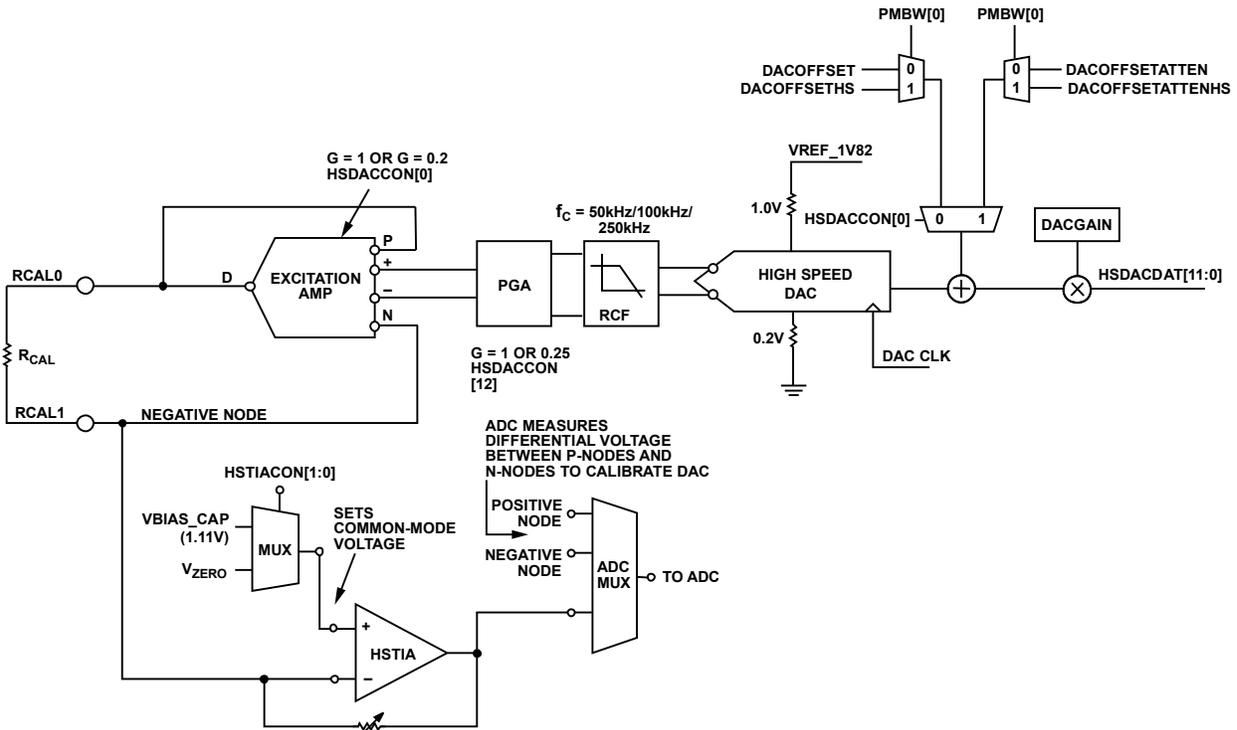


图24. 高速DAC校准

高速DAC电路寄存器

表24. 高速DAC控制寄存器汇总

地址	名称	描述	复位	访问类型
0x00002010	HSDACCON	高速DAC配置	0x0000001E	R/W
0x00002048	HSDACDAT	高速DAC码寄存器	0x00000800	R/W

高速DAC配置寄存器—HSDACCON

地址0x00002010，复位：0x0000001E；名称：HSDACCON

表25. HSDACCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:13]	保留		保留。	0x0	R
12	INAMPGNMDE	0 1	激励放大器增益控制。此位选择激励放大器的增益。 0 增益 = 2。 1 增益 = 0.25。	0x0	R/W
[11:9]	保留		保留。	0x0	R/W
[8:1]	速率		DAC更新速率。DAC更新速率= ACLK/HSDACCON位[8:1]。ACLK可以是16 MHz或32 MHz的高速振荡器，也可以是32 kHz的低功耗振荡器。	0xF	R/W
0	ATTENEN	0 1	PGA级增益衰减。使能DAC输出端的PGA衰减器。 0 禁用DAC衰减器。1倍增益模式。 1 使能DAC衰减器。0.2倍增益模式。	0x0	R/W

高速DAC码寄存器—HSDACDAT

地址0x00002048，复位：0x00000800；名称：HSDACDAT

表26. HSDACDAT寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	DACDAT		DAC码，直接写入DAC。最小码为0x200，最大码为0xE00。中间电平(0x800)对应于0 V输出电压。	0x800	R/W

表27. 高速DAC校准寄存器汇总

地址	名称	描述	复位	访问类型
0x00002230	CALDATLOCK	校准数据锁定寄存器	0xDE87A5A0	R/W
0x00002260	DACGAIN	DAC增益寄存器	0x00000800	R/W
0x00002264	DACOFFSETATTEN	使能衰减器（低功耗模式）的DAC偏移寄存器	0x00000000	R/W
0x00002268	DACOFFSET	禁用衰减器（低功耗模式）的DAC偏移寄存器	0x00000000	R/W
0x000022B8	DACOFFSETATTENHS	使能衰减器（高速模式）的DAC偏移寄存器	0x00000000	R/W
0x000022BC	DACOFFSETHS	禁用衰减器（高速模式）的DAC偏移寄存器	0x00000000	R/W

表28. 高速DAC校准寄存器分配

相关校准寄存器			HSDACCON寄存器位设置	典型输出范围(mV), 码0x200至码0xE00
低功耗模式	高速模式	低功耗模式和高速模式		
DACOFFSET	DACOFFSETHS	DACGAIN	位12 = 0且位0 = 0	±607
DACOFFSET	DACOFFSETHS	DACGAIN	位12 = 1且位0 = 0	±75
DACOFFSETATTEN	DACOFFSETATTENHS	DACGAIN	位12 = 1且位0 = 1	±15.14
DACOFFSETATTEN	DACOFFSETATTENHS	DACGAIN	位12 = 0且位0 = 1	±121.2

校准数据锁定寄存器—CALDATLOCK

地址0x00002230，复位：0xDE87A5A0；名称：CALDATLOCK

表29. CALDATLOCK寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:0]	说明	0xDE87A5AF	校准数据寄存器的密码。此密码可防止校准阶段后覆盖数据。 写入此值可解锁校准寄存器。	0xDE87A5A0	R/W

DAC增益寄存器—DACGAIN

地址0x00002260，复位：0x00000800；名称：DACGAIN

受CALDATLOCK保护。对HSDACCON位12和HSDACCON位0的所有设置都有效。

表30. DACGAIN位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value	0x000 0x800 0xFFF	高速DAC增益校正系数。无符号数。 发生最大负增益调整。 无增益调整。 发生最大正增益调整。	0x800	R/W

使能衰减器（低功耗模式）的DAC偏移寄存器—DACOFFSETATTEN

地址0x00002264，复位：0x00000000；名称：DACOFFSETATTEN

HSDACCON的LSB调整典型值为4.9 μ V。位12 = 1且HSDACCON位0 = 1。HSDACCON位12 = 1且HSDACCON位0 = 0时，LSB调整典型值为24.7 μ V。

表31. DACOFFSETATTEN位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value	0x7FF 0x001 0x000 0xFFF 0x800	DAC偏移校正系数。此值是以二进制补码格式表示的带符号数，精度为0.5 LSB。使能衰减器时使用。 $2^{10-0.5}$ 最大正调整，产生正满量程/2 - 0.5 LSB调整。 0.5。产生0.5 LSB调整。 0。无偏移调整。 -0.5。产生-0.5 LSB调整。 -2^{10} 最大负调整，产生负满量程/2调整。	0x0	R/W

禁用衰减器（低功耗模式）的DAC偏移寄存器—DACOFFSET

地址0x00002268，复位：0x00000000；名称：DACOFFSET

HSDACCON位12 = 0且HSDACCON位0 = 0时，LSB调整典型值为197.7 μ V。HSDACCON位12 = 0且HSDACCON位0 = 1时，LSB调整典型值为39.5 μ V。

表32. DACOFFSET寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value	0x7FF 0x001 0x000 0xFFF 0x800	DAC偏移校正系数。此值是以二进制补码格式表示的带符号数，精度为0.5 LSB。禁用衰减器时使用。 $2^{10-0.5}$ 最大正调整，产生正满量程/2 - 0.5 LSB调整。 0.5。产生0.5 LSB调整。 0。无偏移调整。 -0.5。产生-0.5 LSB调整。 -2^{10} 最大负调整，产生负满量程/2调整。	0x0	R/W

使能衰减器（高速模式）的DAC偏移寄存器—DACOFFSETATTENHS

地址0x000022B8，复位：0x00000000；名称：DACOFFSETATTENHS

受CALDATLOCK保护。HSDACCON位12 = 1且HSDACCON位0 = 1时，LSB调整典型值为4.9 μ V。HSDACCON位12 = 1且HSDACCON位0 = 0时，LSB调整典型值为24.7 μ V。

表33. DACOFFSETATTENHS寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value	0x7FF $2^{10-0.5}$ 最大正调整，产生正满量程/2 - 0.5 LSB调整。 0x001 0.5。产生0.5 LSB调整。 0x000 0。无偏移调整。 0xFFFF -0.5。产生-0.5 LSB调整。 0x800 -2^{10} 最大负调整，产生负满量程/2调整。	DAC偏移校正系数。此值是以二进制补码格式表示的带符号数，精度为0.5 LSB。使能衰减器时使用。	0x0	R/W

禁用衰减器（高速模式）的DAC偏移寄存器—DACOFFSETHS

地址0x000022BC，复位：0x00000000；名称：DACOFFSETHS

受CALDATLOCK保护。HSDACCON位12 = 0且HSDACCON位0 = 0时，LSB调整典型值为197.7 μ V。HSDACCON位12 = 0且HSDACCON位0 = 1时，LSB调整典型值为39.5 μ V。

表34. DACOFFSETHS位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value	0x7FF $2^{10-0.5}$ 最大正调整，产生正满量程/2 - 0.5 LSB调整。 0x001 0.5。产生0.5 LSB调整。 0x000 0。无偏移调整。 0xFFFF -0.5。产生-0.5 LSB调整。 0x800 -2^{10} 最大负调整，产生负满量程/2调整。	DAC偏移校正系数。此值是以二进制补码格式表示的带符号数，精度为0.5 LSB。禁用衰减器时使用。	0x0	R/W

高速TIA电路

高速TIA可测量高达200 kHz的宽带宽输入信号。

高速TIA的输出连接到主ADC多路复用器，此输出可编程为ADC输入通道。

该模块设计为配合高速DAC和激励放大器使用以进行阻抗测量。

高速TIA配置

默认情况下禁用高速TIA，设置AFECON[11] = 1可将其开启。高速TIA的可编程灵活性已内置于输入信号选择、增益电阻选择、输入负载电阻选择和共模电压源中。

输入信号选择

输入信号选项如下：

- SE0输入引脚。
- AIN0、AIN1、AIN2和AIN3/BUF_VREF1V8输入引脚。
- DE0输入引脚，具有自己的 R_{LOAD} / R_{TIA} 选项且可由用户编程。

增益电阻选择

增益电阻(R_{TIA})选项对于DE0输入为50 Ω 至160k Ω ，对于所有其他输入引脚为200 Ω 至160k Ω 。

负载电阻选择

负载电阻(R_{LOAD})选项如下：

- 对于SE0和AFE3， R_{LOAD02} 和 R_{LOAD04} 固定为100 Ω 。
- 对于DE0引脚， R_{LOAD} 是可编程的。用户可以选择0 Ω 、10 Ω 、30 Ω 、50 Ω 和100 Ω 的值。

共模电压选择

高速TIA放大器正输入端的高速TIA共模电压设置是可配置的。配置选项如下：

- 内部1.11 V基准电压源，与VBIAS_CAP引脚电压相同。
- 低功耗DAC输出(V_{ZERO0})。

图25显示了高速TIA与开关矩阵和外部引脚的连接。注意DE0引脚上有额外的负载和增益电阻 R_{LOAD_DE0} 和 R_{TIA_DE0} 。

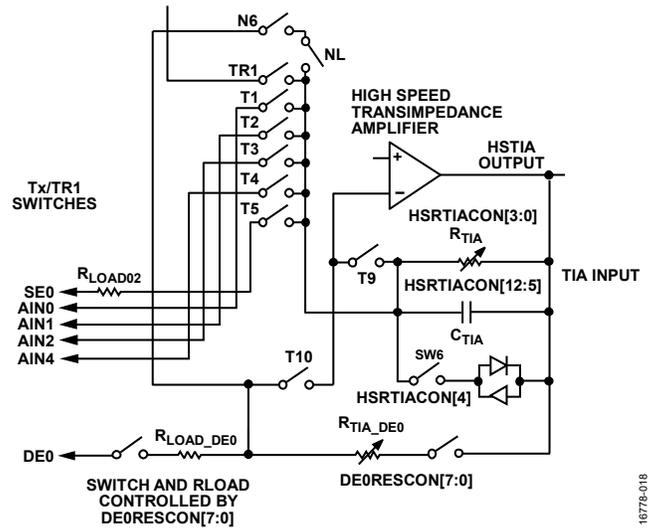


图25. 高速TIA开关

外部 R_{TIA} 选择

高速TIA允许选择外部增益电阻来取代内部 R_{TIA} 增益选项。为此，须将电阻的一端连接到DE0引脚，将另一端连接到AIN0、AIN1、AIN2或AIN3/BUF_VREF1V8。DE0引脚必须连接到高速TIA的输出。

要将DE0引脚用于外部 R_{TIA} 值，应设置以下寄存器值：

- DE0RESCON = 0x97。
- HSRTIACON位[3:0] = 0xF。

AIN0、AIN1、AIN2或AIN3/BUF_VREF1V8（电阻所连接的引脚）必须连接到高速TIA的反相输入（参见“可编程开关矩阵”部分）。当DE0RESCON = 0x97时， R_{LOAD_DE0} 和 R_{TIA_DE0} 电阻短路，这意味着外部 R_{TIA} 直接连接到高速TIA的输出。

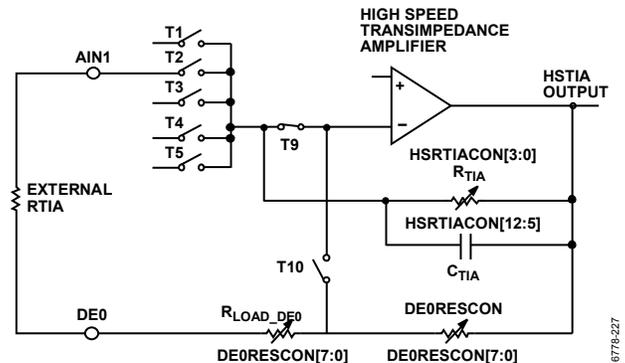


图26. 外部 R_{TIA} 连接到高速TIA

表35. DE0输入上的高速TIA电阻选项

DE0RESCON位[7:0]设置	R _{LOAD_DE0} 电阻值(Ω)	R _{TIA_DE0} 电阻值
0x00	0	50 Ω
0x18	0	100 Ω
0x38	0	200 Ω
0x58	0	1.1k Ω
0x60	0	5.1k Ω
0x68	0	10.1k Ω
0x70	0	20.1k Ω
0x78	0	40.1k Ω
0x80	0	80.1k Ω
0x88	0	160.1k Ω
0x9	10	50 Ω
0x21	10	100 Ω
0x39	10	190 Ω
0x59	10	1.09k Ω
0x61	10	5.09k Ω
0x69	10	10.09k Ω
0x71	10	20.09k Ω
0x79	10	40.09k Ω
0x81	10	80.09k Ω
0x89	10	160.09k Ω
0x12	30	50 Ω
0x2A	30	100 Ω
0x4A	30	210 Ω
0x5A	30	1.07k Ω
0x62	30	5.07k Ω
0x6A	30	10.07k Ω
0x72	30	20.07k Ω
0x7A	30	40.07k Ω
0x82	30	80.07k Ω
0x8A	30	160.07k Ω
0x1B	50	50 Ω
0x33	50	100 Ω
0x4B	50	190 Ω
0x5B	50	1.05k Ω
0x63	50	5.05k Ω
0x6B	50	10.05k Ω
0x73	50	20.05k Ω
0x7B	50	40.05k Ω
0x83	50	80.05k Ω
0x8B	50	160.05k Ω
0x34	100	50 Ω
0x3C	100	100 Ω
0x54	100	200 Ω
0x5C	100	1k Ω
0x64	100	5k Ω
0x6C	100	10k Ω
0x74	100	20k Ω
0x7C	100	40k Ω
0x84	100	80k Ω
0x8C	100	160k Ω

AD5940

高速TIA电路寄存器

表36. 高速TIA寄存器汇总

地址	名称	描述	复位	访问类型
0x000020F0	HSRTIACON	高速 R_{TIA} 配置	0x0000000F	R/W
0x000020F8	DE0RESCON	DE0高速TIA电阻配置	0x000000FF	R/W
0x000020FC	HSTIACON	高速TIA配置	0x00000000	R/W

高速 R_{TIA} 配置寄存器—HSRTIACON

地址0x000020F0，复位：0x0000000F；名称：HSRTIACON

此寄存器控制高速 R_{TIA} 、电流保护二极管和反馈电容

表37. HSRTIACON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:13]	保留		保留。	0x0	R
[12:5]	CTIACON		配置与 R_{TIA} 并联的电容。该电容用于稳定放大器环路。此位设置时，会增加与 R_{TIA} 电阻并联的电容。 0 1 pF。 1 2 pF。 10 4 pF。 100 8 pF。 1000 16 pF。 10000 2 pF。 100000 未使用。 1000000 未使用。	0x0	R/W
4	TIASW6CON		SW6开关控制。使用SW6开关选择是否将二极管与 R_{TIA} 并联使用。 0 SW6断开，二极管不与 R_{TIA} 并联。 1 SW6接通，二极管与 R_{TIA} 并联。	0x0	R/W
[3:0]	RTIACON		配置一般 R_{TIA} 值。要使用此 R_{TIA} 电阻，须闭合T9开关（SWCON位17）并断开T10开关（SWCON位17）。 0000 $R_{TIA} = 200\Omega$ 。 0001 $R_{TIA} = 1k\Omega$ 。 0010 $R_{TIA} = 5k\Omega$ 。 0011 $R_{TIA} = 10k\Omega$ 。 0100 $R_{TIA} = 20k\Omega$ 。 0101 $R_{TIA} = 40k\Omega$ 。 0110 $R_{TIA} = 80k\Omega$ 。 0111 $R_{TIA} = 160k\Omega$ 。 1000至1111 R_{TIA} 断开。	0xF	R/W

DE0高速TIA电阻配置寄存器—DE0RESCON

地址0x000020F8，复位：0x000000FF；名称：DE0RESCON

表38. DE0RESCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:8]	保留		保留。	0x0	R
[7:0]	DEORCON		R_{LOAD_DE0} 和 R_{TIA_DE0} 设置。要使用此 R_{LOAD_DE0} 和 R_{TIA_DE0} 设置，须断开T9开关，闭合T10开关，并设置 R_{TIA} 电阻值（参见表35）。	0xFF	R/W

高速TIA配置寄存器—HSTIACON

地址0x000020FC，复位：0x00000000，名称：HSTIACON

表39. HSTIACON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:2]	保留		保留。	0x0	R
[1:0]	VBIASSEL		选择高速TIA正输入。	0x0	R/W
		00	VBIAS_CAP引脚1.11 V电压源。		
		01	V _{ZERO0} 输出来自低功耗DAC。		
		10	保留。		
		11	保留。		

高性能ADC电路

ADC电路概述

AD5940是一款16位、800 kSPS、多通道SAR ADC。该ADC采用2.8 V至3.6 V电源供电。主机微控制器通过序列器或直接通过SPI接口与ADC连接。

超低泄漏开关矩阵用于连接传感器连接,并且还可用于将多个电子测量器件复用到相同的可穿戴设备电极。

ADC采用精密、低漂移、工厂校准的1.82 V基准电压源。也可以将外部基准电压源连接到VREF_1V8引脚。

通过SPI接口直接写入ADC控制寄存器,或通过序列器写入ADC控制寄存器,均可触发ADC转换。

ADC电路图

图27显示了ADC内核架构。图27不包括输入缓冲、增益级和输出后处理。

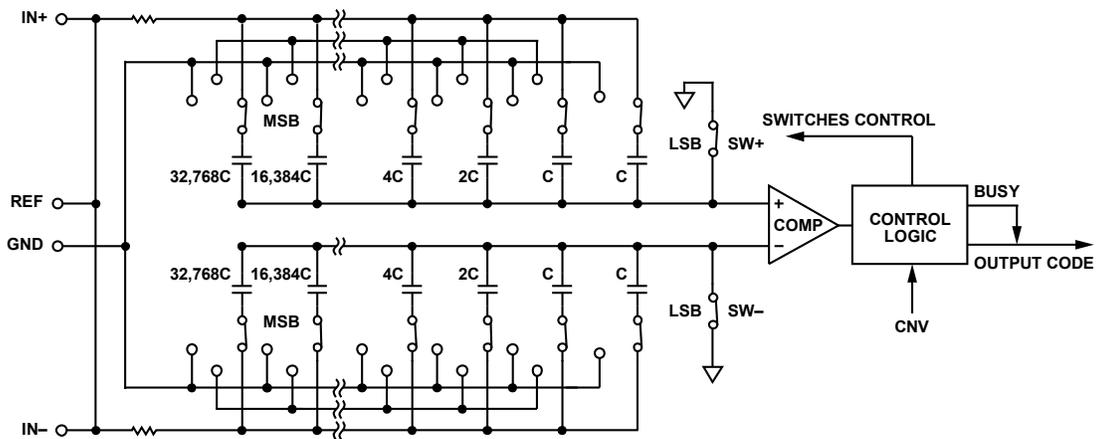


图27. ADC内核框图 (IN+, REF, GND和IN-为内部节点)

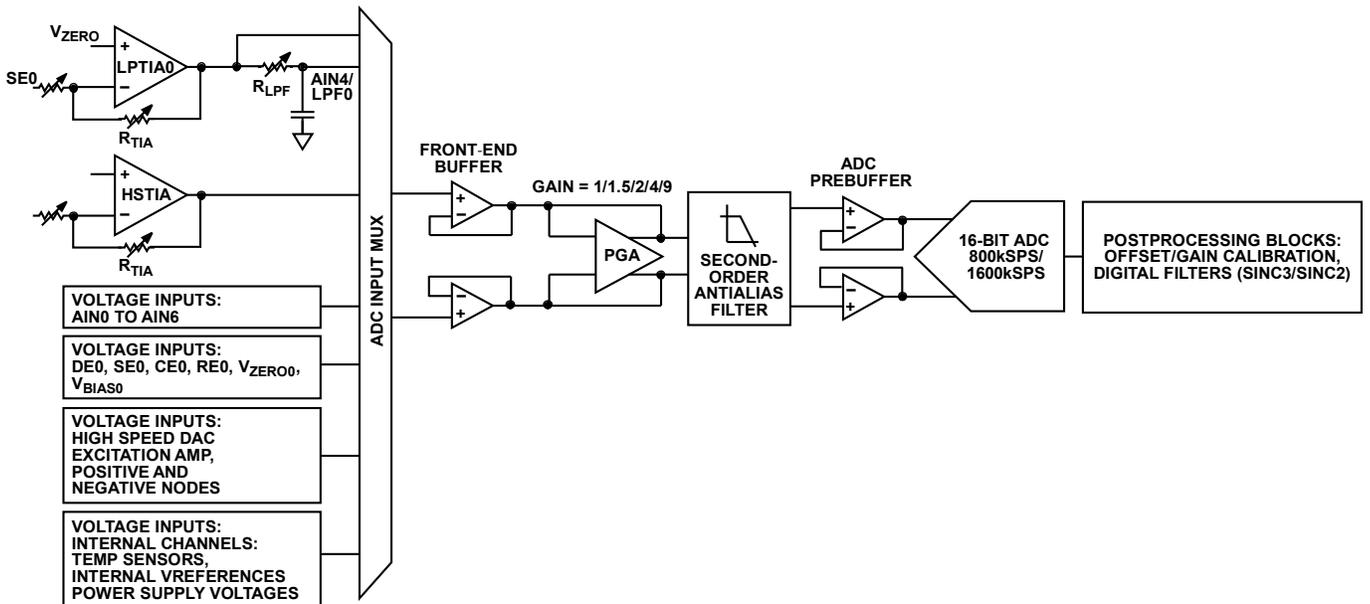


图28. ADC输入通道基本框图

ADC电路特性

位于高速多通道16位ADC前面的输入多路复用器支持测量多个外部和内部通道。这些通道包括如下内容：

- 两个低功耗电流测量通道。这些通道通过SE0引脚或DE0引脚测量所连接传感器的低电流输出。电流通道馈入可编程负载电阻。
- 一个低功耗TIA。低功耗TIA有自己的可编程增益电阻，可将非常小的电流转换为可由ADC测量的电压信号。低功耗电流通道可配置为在有或无低通滤波器的情况下进行采样。
- 一个高速电流输入通道，用于执行高达200 kHz的阻抗测量。高速电流通道具有专用高速TIA和可编程增益电阻。
- 多个外部电压输入。
 - 六个专用电压输入通道：AIN0、AIN1、AIN2、AIN3/BUF_VREF1V8、AIN4/LPF0和AIN6。
 - 传感器电极引脚SE0、DE0、RE0和CE0也可以作为ADC电压引脚进行测量。CE0引脚提供“除2”选项（VCE0/2）。
- 内部ADC通道。
 - AVDD、DVDD和AVDD_REG电源测量通道。
 - ADC、高速DAC和低功耗基准电压源。
 - 内部芯片温度传感器。
 - 两个低功耗DAC输出电压 V_{BIAS0} 和 V_{ZERO0} 。
- ADC结果后处理功能。
 - 数字滤波器（sinc2和sinc3）和50 Hz/60 Hz电源抑制。sinc2和sinc3滤波器具有可编程过采样率，允许用户权衡转换速度与噪声性能。
 - 离散傅里叶变换(DFT)，与阻抗测量一起使用，可自动计算幅度和相位值。
 - 可编程的ADC结果均值可分离sinc2和sinc3滤波器。
 - 可编程统计选项，用于自动计算均值和方差。
- 多种校准选项，支持电流、电压和温度通道的系统校准。

ADC输入级提供输入缓冲器，支持所有通道上的低输入电流泄漏规格。

为了支持一系列基于电流和电压的输入范围，ADC前端提供PGA和TIA。PGA支持1、1.5、2、4和9倍的增益。低功耗TIA支持200Ω至512kΩ的可编程增益电阻。用于阻抗测量的高速TIA支持200Ω至160kΩ的可编程增益电阻。

默认情况下，ADC的基准源是内部精密低漂移1.82 V基准电压源。可选择将外部基准电压源连接至VREF_1.82V引脚和AGND_REF引脚。

ADC支持均值和数字滤波选项。用户可以使用这些选项来权衡速度与精度。不采用数字滤波时，正常模式下的最高ADC更新速率为800 kHz，高速模式下为1.6 MHz。ADC滤波选项还包括50 Hz/60 Hz交流电源滤波器。使能此滤波器后，ADC更新速率典型值为900 Hz。

ADC支持多种后处理功能，包括用于阻抗测量的DFT引擎，目的是消除主机微控制器的处理要求。它还支持最小值、最大值和平均值检测。

ADC电路工作原理

SAR ADC基于电荷再分配型DAC。容性DAC包含两个相同的16位二进制加权电容阵列，分别连接到比较器的两个输入端。

正常操作时，ADC模块采用16 MHz时钟工作，采样速率为800 kSPS。后处理sinc3和sinc2滤波器会降低此输出采样率。建议使用sinc3过采样率4，相应的输出数据速率为200 kSPS。

对于高功率模式，必须选择32 MHz振荡器作为ADC时钟源。ADC最大更新速率为1.6 MSPS，此时功耗较高，仅80 kHz以上的阻抗测量才需要。

ADC转换函数

图29中的转换函数显示了y轴上的ADC输出码与ADC中差分电压的关系。

在图29中，ADC负输入通道为1.11 V电压源。

正输入通道为TIA或PGA和/或输入缓冲级之后到ADC的任何电压输入。

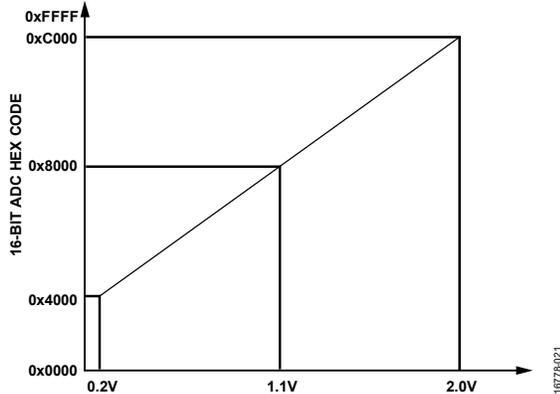


图29. 理想ADC转换函数，输出码与电压输入的关系

使用下式计算输入电压 V_{IN} ：

$$V_{IN} = \frac{1.835 \text{ V}}{PGA_G} \times \left(\frac{ADCDAT - 0x8000}{2^{15}} \right) + VBIAS_CAP$$

其中：

PGA_G 为PGA增益，可选择1、1.5、2、4或9。

$ADCDAT$ 为ADCDAT寄存器中的原始ADC码。

$VBIAS_CAP$ 为VBIAS_CAP引脚的电压，典型值为1.11 V。

ADC低功耗电流输入通道

图30显示了低功耗TIA输入电流通道。ADC测量低功耗TIA的输出电压。

正输入可以通过ADCCON位[5:0]选择。负输入通常选择1.11 V基准电压源。要实现此选择，须对VBIAS_CAP设置ADCCON位[12:8] = 01000。

可以选择可编程增益级来放大正电压输入。仪表放大器通过AFECON位10使能。增益设置通过ADCCON位[18:16]配置。增益级的输出经过一个抗混叠滤波器。抗混叠滤波器的截止频率由PMBW位[3:2]设置。设置截止频率以适应输入信号带宽。

ADC输出码使用偏移和增益校正系数进行校准。此数字调整系数自动产生。使用的偏移和增益校正寄存器取决于所选的ADC输入通道。

有关如何配置 R_{LOAD} 、 R_{TIA} 和 R_{FILTER} 电阻值的详细信息，参见“低功耗TIA”部分。低功耗TIA输出有一个低通滤波器，其由 R_{FILTER} 和连接到AIN4/LPF0引脚的外部电容组成。 R_{FILTER} 典型值为1 M Ω ，外部电容建议为1 μ F，从而提供低截止频率。

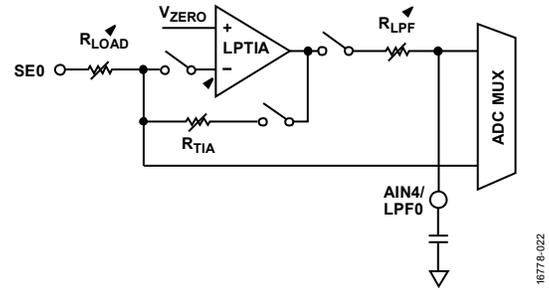


图30. ADC的低功耗TIA电流输入通道

选择ADC多路复用器的输入

为优化ADC操作，以下是基于测量类型的推荐多路复用器输入：

- 电压测量
 - 正多路复用器选择 = CE0、RE0、SE0、DE0和AIN x
 - 负多路复用器选择 = VBIAS_CAP引脚
- 低功耗TIA上的直流电流测量
 - 正多路复用器选择 = 低功耗TIA的低通滤波器
 - 负多路复用器选择 = LPTIA_N节点
- 低功耗TIA上的交流或更高带宽电流测量
 - 正多路复用器选择 = LPTIA_P节点
 - MUXSEL_N = LPTIA_N节点
- 高速TIA上的电流和阻抗测量
 - MUXSEL_P = 高速TIA输出
 - MUXSEL_N = 高速TIA负输入

ADC后处理

AD5940提供了多种数字滤波和均值选项，用以提高信噪比性能和整体测量精度。图31显示了后处理滤波器选项的概览。

处理滤波器选项包括如下内容：

- 数字滤波（sinc2或sinc3）和50 Hz或60 Hz电源抑制。
- DFT与阻抗测量一起使用以自动计算幅度和相位值。
- 可编程ADC结果均值。
- 可编程统计选项，用于自动计算均值和方差。

Sinc3滤波器

sinc3滤波器的输入是原始ADC码，速率为800 kHz（若选择16 MHz振荡器）或1.6 MHz（若选择32 MHz振荡器）。要使用sinc3滤波器，应确保ADCFILTERCON位6 = 0。滤波器抽取率可编程，选项为2、4或5。建议使用值为4的抽取率。

增益校正模块默认使能，不是用户可编程的。

内部温度传感器通道

AD5940内置温度传感器通道。

温度传感器输出一个与芯片温度成比例的线性电压。

为了提高精度，温度传感器可以通过TEMPSENS位[3:1]配置为斩波模式。如果选择斩波，应确保温度传感器通道上发生偶数次ADC转换。必须对这些结果进行平均。

温度传感器通道还有专用校准寄存器，ADC会自动使用该寄存器。

SINC2滤波器（50 Hz/60 Hz交流电源滤波器）

要使能50 Hz或60 Hz陷波滤波器来滤除交流电源噪声，须设置ADCFILTERCON位4 = 0且AFECON位16 = 1。其输入为

sinc2滤波器输出。输入速率取决于sinc3和sinc2设置。如果选择，sinc2滤波器输出可以通过SINC2DAT寄存器读取。表40列出了同时支持50 Hz或60 Hz交流电源抑制的数字滤波器设置。

ADC校准

AD5940有多种输入类型（例如电流、电压和温度），因此有多种偏移和增益校准选项。内置的自校准系统用于帮助用户校准不同的ADC输入通道，AD5940软件开发套件中包含该系统。

表40. 数字滤波器设置支持50 Hz/60 Hz交流电源同时抑制

ADCFILTERCON位 [13:8]值	功耗模式（PMBW位0）	Sinc3过采样设置	Sinc2过采样设置	最终ADC输出更新速率 (SPS)
010111	0（低功耗模式）	2	667	600
011011	0（低功耗模式）	2	1333	300
011011	1（高功率模式）	2	1333	600

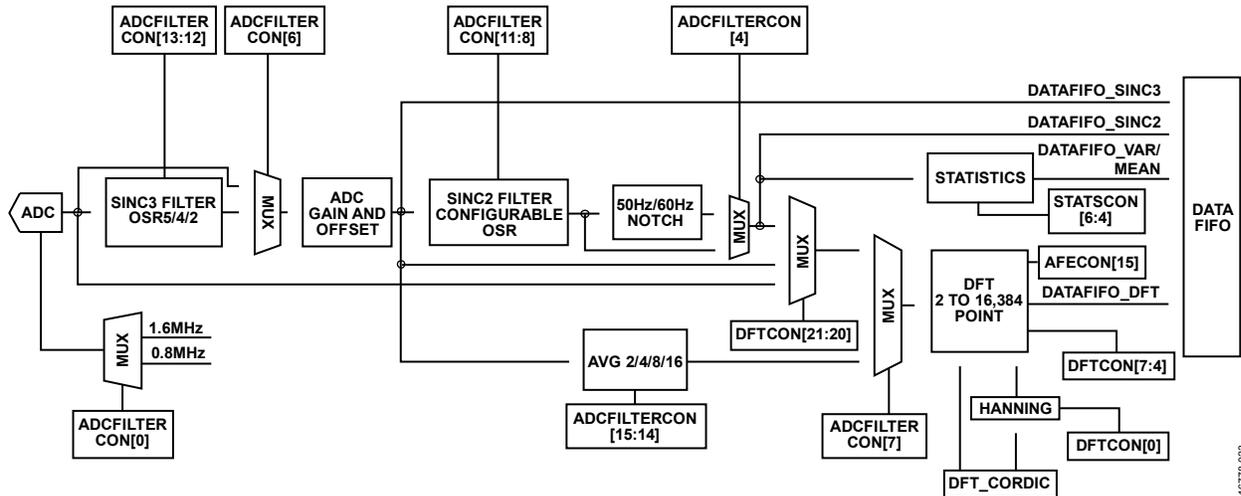


图31. 后处理滤波器选项

AD5940

ADC电路寄存器

表41. ADC控制寄存器汇总

地址	名称	描述	复位	访问类型
0x00002044	ADCFILTERCON	ADC输出滤波器配置寄存器	0x00000301	R/W
0x00002074	ADCDAT	ADC原始结果寄存器	0x00000000	R/W
0x00002078	DFTREAL	DFT结果实部器件寄存器	0x00000000	R/W
0x0000207C	DFTIMAG	DFT结果虚部器件寄存器	0x00000000	R/W
0x00002080	SINC2DAT	Sinc2滤波器结果寄存器	0x00000000	R/W
0x00002084	TEMPSENSDAT	温度传感器结果寄存器	0x00000000	R/W
0x000020D0	DFTCON	DFT配置寄存器	0x00000090	R/W
0x00002174	TEMPSENS	温度传感器配置寄存器	0x00000000	R/W
0x000021A8	ADCCON	ADC配置寄存器	0x00000000	R/W
0x000021F0	REPEATADCCNV	重复ADC转换控制寄存器	0x00000160	R/W
0x0000238C	ADCBUFCON	ADC缓冲器配置寄存器	0x005F3D00	R/W

ADC输出滤波器配置寄存器—ADCFILTERCON

地址0x00002044，复位：0x00000301；名称：ADCFILTERCON

表42. ADCFILTERCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:19]	保留		保留。	0x0	R
18	DFTCLKENB	0 使能。 1 禁用。	DFT时钟使能。	0x0	
17	DACWAVECLKENB	0 使能。 1 禁用。	DAC波时钟使能。	0x0	
16	SINC2CLKENB	0 使能。 1 禁用。	Sinc2滤波器时钟使能。	0x0	
[15:14]	AVRGNUM	0 均值功能使用2个ADC样本。 1 均值功能使用4个ADC样本。 10 均值功能使用8个ADC样本。 11 均值功能使用16个ADC样本。	这些位设置均值功能使用的样本数。均值输出直接馈送到DFT模块，DFT源自动更改以适应均值输出。AVRGEN位必须设置为1才能使用这些位。	0x0	R/W
[13:12]	SINC3OSR	0 过采样率为5。此设置用于160 kHz sinc3滤波器输出更新速率和ADC更新速率为800 kSPS（默认值）时。 1 过采样率为4。此设置用于400 kHz sinc3滤波器输出更新速率和ADC更新速率为1.6 MSPS时。高功率选项。 10 过采样率为2。此设置用于400 kHz sinc3滤波器输出更新速率和ADC更新速率为800 kSPS时。 11 过采样率为5。此设置用于160 kHz sinc3滤波器输出更新速率和ADC更新速率为800 kSPS时。	Sinc3滤波器过采样率。	0x0	R/W
[11:8]	SINC2OSR	0 此OSR设置使用22个样本。 1 此OSR设置使用44个样本。 10 此OSR设置使用89个样本。 11 此OSR设置使用178个样本。 100 此OSR设置使用267个样本。 101 此OSR设置使用533个样本。 110 此OSR设置使用640个样本。	Sinc2过采样率(OSR)。	0x3	R/W

位	位名称	设置	描述	复位	访问类型
		111 1000 1001 1010 1011	此OSR设置使用667个样本。 此OSR设置使用800个样本。 此OSR设置使用889个样本。 此OSR设置使用1067个样本。 此OSR设置使用1333个样本。		
7	AVRGEN	0 1	使能ADC均值功能。均值输出直接馈送到DFT模块；当此位置1时，DFT源自动更改以适应均值输出。 禁用均值。 使能均值馈送到DFT模块。	0x0	R/W
6	SINC3BYP	0 1	Sinc3滤波器旁路。此位旁路sinc3滤波器。 使能Sinc3滤波器。 旁路sinc3滤波器。原始800 kHz或1.6 MHz ADC输出数据直接馈送到增益偏移调整级。如果旁路sinc3滤波器，则200 kHz正弦波可以由DFT模块直接处理，而不会有幅度衰减。如果旁路sinc3滤波器且ADC原始数据速率为800 kHz，则增益偏移块输出用作DFT输入。	0x0	R/W
5	保留		保留	0x0	R
4	LPFBYPEN	0 1	50 Hz/60 Hz低通滤波器。 使能50 Hz/60 Hz陷波滤波器。ADC结果写入SINC2DAT寄存器。 旁路50 Hz陷波和60 Hz陷波滤波器。	0x0	R/W
[3:1]	保留		保留。	0x0	R
0	ADCSAMPLERATE	1 0	ADC数据速率。未滤波的ADC输出速率。 800 kHz。 1.6 MHz。如果ADC采样率 = 1.6 MHz，则ACLK模拟频率必须为32 MHz（参见时钟配置）。	0x0	R/W

ADC原始结果寄存器—ADCDAT

地址0x00002074，复位：0x00000000；名称：ADCDAT

ADCDAT寄存器是原始ADC输出或选择sinc3和/或sinc2滤波器选项时的ADC结果寄存器。

表43. ADCDAT寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	数据		ADC结果。此寄存器包含ADC转换结果。根据用户配置，此结果可以反映原始输出、sinc3或sinc2滤波器输出。此结果是一个16位无符号数。	0x0	R/W

DFT结果实部器件寄存器—DFTREAL

地址0x00002078，复位：0x00000000；名称：DFTREAL

表44. DFTREAL寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:18]	保留		保留。	0x0	R
[17:0]	数据		DFT实部。DFT硬件加速器返回一个复数。此寄存器返回该复数的18位实部，代表DFT结果的幅度部分。DFT结果以二进制补码格式表示。	0x0	R/W

AD5940

DFT结果虚部器件寄存器—DFTIMAG

地址0x0000207C，复位：0x00000000；名称：DFTIMAG

表45. DFTIMAG寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:18]	保留		保留。	0x0	R
[17:0]	数据		DFT虚部。DFT硬件加速器返回一个复数。此寄存器返回该复数的18位虚部，代表DFT结果的相位部分。DFT结果以二进制补码格式表示。	0x0	R/W

Sinc2滤波器结果寄存器—SINC2DAT

地址0x00002080，复位：0x00000000；名称：SINC2DAT

表46. SINC2DAT寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	数据		低通滤波器结果。Sinc2滤波器ADC输出结果。该数据从50 Hz/60 Hz抑制滤波器输出。当新数据可用时，INTCFLAG1或INTCFLAG2寄存器的位2设置为1。	0x0	R/W

温度传感器结果寄存器—TEMPSSENSDAT

地址0x00002084，复位：0x00000000；名称：TEMPSSENSDAT

表47. TEMPSSENSDAT寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	数据		ADC温度传感器通道结果。	0x0	R/W

DFT配置寄存器—DFTCON

地址0x000020D0，复位：0x00000090；名称：DFTCON

表48. DFTCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:22]	保留		保留。	0x0	R
[21:20]	DFTINSEL		DFT输入选择。AVRGEN位（ADCFILTERCON寄存器的位7）具有最高优先级；如果此位 = 1，则无论DFTINSEL设置如何，均值模块的输出都将用作DFT输入。 00 Sinc2滤波器输出。选择Sinc2滤波器的输出。 01 无论是否使用sinc3，都选择增益偏移输出。此设置选择ADC增益和偏移校正级的输出。如果旁路sinc3滤波器（ADCFILTERCON寄存器的SINC3BYP位 = 1），则通过增益/偏移校正的ADC原始数据是DFT输入。如果没有旁路sinc3（ADCFILTERCON寄存器的SINC3BYP位 = 0），则通过增益/偏移校正的sinc3输出是DFT输入。 10 ADC原始数据。选择直接来自ADC的输出；无偏移/增益校正。仅支持800 kHz的ADC采样率。 11 Sinc2滤波器输出。选择Sinc2滤波器的输出，与00相同。	0x0	R/W
[19:8]	保留		保留。	0x0	R
[7:4]	DFTNUM		使用的ADC样本数。DFT点数范围是4到16,384。 0 DFT点数为4。DFT使用4个ADC样本。 1 DFT点数为8。DFT使用8个ADC样本。 10 DFT点数为16。DFT使用16个ADC样本。 11 DFT点数为32。DFT使用32个ADC样本。 100 DFT点数为64。DFT使用64个ADC样本。 101 DFT点数为128。DFT使用128个ADC样本。 110 DFT点数为256。DFT使用256个ADC样本。 111 DFT点数为512。DFT使用512个ADC样本。 1000 DFT点数为1024。DFT使用1024个ADC样本。 1001 DFT点数为2048。DFT使用2048个ADC样本。	0x9	R/W

位	位名称	设置	描述	复位	访问类型
		1010 1011 1100	DFT点数为4096。DFT使用4096个ADC样本。 DFT点数为8192。DFT使用8192个ADC样本。 DFT点数为16,384。DFT使用16,384个ADC样本。		
[3:1]	保留		保留。	0x0	R
0	HANNINGEN	0 1	Hanning窗口使能。 禁用Hanning窗口。 使能Hanning窗口。	0x0	R/W

温度传感器配置寄存器—TEMPSENS

地址0x00002174，复位：0x00000000；名称：TEMPSENS

表49. TEMPSSENS寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:4]	保留		保留。	0x0	R
[3:2]	CHOPFRESEL	00 01 10 11	斩波模式频率设置。这些位设置斩波模式切换的频率。 斩波开关频率 = 6.25 kHz。 斩波开关频率 = 25 kHz。 斩波开关频率 = 100 kHz。 斩波开关频率 = 200 kHz。	0x0	R/W
1	CHOPCON	0 1	温度传感器斩波模式。温度传感器通道斩波控制信号。 禁用斩波。 使能斩波。如果使能斩波，则取2个连续样本并将结果平均，以获得最终的温度传感器通道读数。斩波可减小与此通道相关的偏置误差。	0x0	R/W
0	使能	0 1	未用。温度传感器使能。AFECON位12可覆盖此位。 禁用温度传感器。 使能温度传感器。温度传感器使能。AFECON位12可覆盖此位。	0x0	R/W

ADC配置寄存器—ADCCON

地址0x000021A8，复位：0x00000000；名称：ADCCON

表50. ADCCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:29]	保留		保留。	0x0	R
[18:16]	GNPGA	0 1 10 11 100 101	PGA增益设置。 增益 = 1。 增益 = 1.5。 增益 = 2。 增益 = 4。 增益 = 9。 增益 = 9。	0x0	R/W
15	GNOFSELPGA	0 1	内部偏移/增益消除。 禁用直流偏移消除。 使能直流偏移消除。使能PGA时，仅支持增益值4。	0x0	R/W
[14:13]	保留		保留。	0x0	R/W
[12:8]	MUXSELN	00000 00001 00010 00011 00100 00101 00110	选择ADC输入多路复用器的信号作为负输入。 输入悬空。 高速TIA负输入 低功耗TIA负输入 保留。 AIN0 AIN1 AIN2	0x0	R/W

AD5940

位	位名称	设置	描述	复位	访问类型
		00111	AIN3/BUF_VREF1V8。		
		01000	VBIAS_CAP。		
		01001	保留。		
		01010	保留。		
		01011	温度传感器负输出。TEMPSEN_N。		
		01100	AIN4/LPF0。		
		01101	保留。		
		01110	AIN6		
		01111	保留。		
		10000	$V_{ZERO0} - V_{ZERO}$ 引脚处的测量值。		
		10001	$V_{BIAS0} - V_{BIAS}$ 引脚处的测量值。		
		10010	保留。		
		10011	保留。		
		10100	激励放大器的负节点。		
		10101	保留。		
		10110	保留。		
[7:6]	保留		保留。	0x0	R
[5:0]	MUXSELP		选择ADC输入多路复用器的信号作为正输入。	0x0	R/W
		00000	输入悬空。		
		00001	高速TIA正信号。		
		00010	低功耗TIA正低通滤波器信号。		
		00011	保留。		
		00100	AIN0		
		00101	AIN1		
		00110	AIN2		
		00111	AIN3/BUF_VREF1V8。		
		01000	AVDD/2。		
		01001	DVDD/2。		
		01010	AVDD_REG/2。		
		01011	内部温度传感器。		
		01100	VBIAS_CAP。		
		01101	DE0 - 引脚处测量值		
		01110	SE0 - 引脚处测量值		
		01111	保留。		
		010000	VREF_2V5/2。		
		010001	保留。		
		010010	VREF_1V82		
		010011	温度传感器的负端(TEMPSENS_N)。		
		010100	AIN4/LPF0。		
		010101	保留。		
		010110	AIN6		
		010111	$V_{ZERO0} - V_{ZERO}$ 引脚处的测量值		
		011000	$V_{BIAS0} - V_{BIAS}$ 引脚处的测量值		
		011001	CE0 引脚上的电压, V_{CE0} 。		
		011010	RE0 引脚上的电压, V_{RE0} 。		
		011011	保留。		
		011100	保留。		
		011101	保留。		
		011110	保留。		
		011111	$V_{CE0}/2$ 。		
		100000	保留。		
		100001	低功耗TIA正输出, LPTIA_P。		
		100010	保留。		
		100011	AGND_REF。		
		100100	激励放大器的正节点。		

重复ADC转换控制寄存器—REPEATADCCNV

地址0x000021F0，复位：0x00000160；名称：REPEATADCCNV

表51. REPEATADCCNV寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:4]	NUM	1 0xFF	重复值。将0写入这些位会导致不可预测的操作。 1次转换。 256次转换。	0x16	R/W
[3:1]	保留		保留。	0x0	R
0	EN_P使能	0 1	使能重复ADC转换。 禁用重复ADC转换。 使能重复ADC转换。	0x0	R/W

ADC缓冲器配置寄存器—ADCBUFCON

地址0x0000238C，复位：0x005F3D00；名称：ADCBUFCON

高功率模式下的建议值为0x005F3D0F，低功耗模式下为0x005F3D04。

表52. ADCBUFCON位功能描述

位	位名称	设置	描述	复位	访问类型
[31:9]	保留		保留。	0x0	R
[8:4]	AMPDIS		将这些位设置为1可禁用运算放大器。将这些位设置为0可使能运算放大器。 位8控制偏移消除缓冲器。 位7控制ADC缓冲器。 位6控制PGA。 位5控制正前端缓冲器。 位4控制负前端缓冲器。	0x10	R/W
[3:0]	CHOPDIS		将这些位设置为1可禁用斩波。将这些位设置为0可使能斩波。测量<80 kHz的信号时，应清除这些位。测量>80 kHz的信号时，应设置这些位。 位3控制偏移消除缓冲器。 位2控制ADC缓冲器。 位1控制PGA。 位0控制前端缓冲器。	0x0	R/W

ADC校准寄存器**表53. ADC校准寄存器汇总**

地址	名称	描述	复位	访问类型
0x00002230	CALDATLOCK	ADC校准锁定寄存器	0x00000000	R/W
0x00002288	ADCOFFSETLPTIA	低功耗TIA通道的ADC偏移校准寄存器	0x00000000	R/W
0x0000228C	ADCGNLPTIA	低功耗TIA通道的ADC增益校准寄存器	0x00004000	R/W
0x00002234	ADCOFFSETHSTIA	高速TIA通道的ADC偏移校准寄存器	0x00000000	R/W
0x00002284	ADCGAINHSTIA	高速TIA通道的ADC增益校准寄存器	0x00004000	R/W
0x00002244	ADCOFFSETGN1	ADC偏移校准辅助通道 (PGA增益 = 1) 寄存器	0x00000000	R/W
0x00002240	ADCGAINGN1	ADC增益校准辅助输入通道 (PGA增益 = 1) 寄存器	0x00004000	R/W
0x000022CC	ADCOFFSETGN1P5	ADC偏移校准辅助输入通道 (PGA增益 = 1.5) 寄存器	0x00000000	R/W
0x00002270	ADCGAINGN1P5	ADC增益校准辅助输入通道 (PGA增益 = 1.5) 寄存器	0x00004000	R/W
0x000022C8	ADCOFFSETGN2	ADC偏移校准辅助输入通道 (PGA增益 = 2) 寄存器	0x00000000	R/W
0x00002274	ADCGAINGN2	ADC增益校准辅助输入通道 (PGA增益 = 2) 寄存器	0x00004000	R/W
0x000022D4	ADCOFFSETGN4	ADC偏移校准辅助输入通道 (PGA增益 = 4) 寄存器	0x00000000	R/W
0x00002278	ADCGAINGN4	ADC增益校准辅助输入通道 (PGA增益 = 4) 寄存器	0x00004000	R/W
0x000022D0	ADCOFFSETGN9	ADC偏移校准辅助输入通道 (PGA增益 = 9) 寄存器	0x00000000	R/W
0x00002298	ADCGAINGN9	ADC增益校准辅助输入通道 (PGA增益 = 9) 寄存器	0x00004000	R/W
0x0000223C	ADCOFFSETTEMPSENS	ADC偏移校准温度传感器通道寄存器	0x00000000	R/W
0x00002238	ADCGAINTEMPSENS	ADC增益校准温度传感器通道寄存器	0x00004000	R/W

AD5940

校准数据锁定寄存器—CALDATLOCK

地址0x00002230, 复位: 0x00000000; 名称: CALDATLOCK

表54. CALDATLOCK寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:0]	说明	0xDE87A5AF	校准数据寄存器的密码。这些位防止校准阶段后覆盖数据。 写入此值可解锁校准寄存器。	0x0	R/W

低功耗TIA通道的ADC偏移校准寄存器—ADCOFFSETLPTIA

地址0x00002288, 复位: 0x00000000; 名称: ADCOFFSETLPTIA

表55. ADCOFFSETLPTIA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 0x0001 0x0000 0x7FFF 0x4000	低功耗TIA的偏移校准。低功耗TIA通道的ADC偏移校正表示为二进制补码数。校准分辨率为ADCDAT LSB大小的0.25 LSB。 4095.75。最大正偏移校准值。 0.25。最小正偏移校准值。 0。无偏移调整。 -0.25。最小负偏移校准值。 -4096.0。最大负偏移校准值。	0x0	R/W

低功耗TIA通道的ADC增益校准寄存器—ADCGNLPTIA

地址0x0000228C, 复位: 0x00004000; 名称: ADCGNLPTIA

表56. ADCGNLPTIA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x7FFF 0x4001 0x4000 0x3FFF 0x2000 0x0001 0x0000	低功耗TIA的增益误差校准。 2.最大正增益调整。 1.000 061。最小正增益调整。 1.0。ADC结果乘以1。无增益调整（默认）。 0.999939。最小负增益调整。 0.5。ADC结果乘以0.5。 0.000061。最大负增益调整。 0。非法值; 导致ADC结果为0。	0x4000	R/W

高速TIA通道的ADC偏移校准寄存器—ADCOFFSETHSTIA

地址0x00002234, 复位: 0x00000000; 名称: ADCOFFSETHSTIA

表57. ADCOFFSETHSTIA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 0x0001 0x0000 0x7FFF 0x4000	高速TIA偏移校准。高速TIA测量模式的ADC偏移校正, 表示为二进制补码数。校准分辨率为ADCDAT LSB大小的0.25 LSB。 4095.75。最大正偏移校准值。 0.25。最小正偏移校准值。 0。无偏移校正。 -0.25。最小负偏移校正。 -4096.0。最大负偏移校正。	0x0	R/W

高速TIA通道的ADC增益校准寄存器—ADCGAINHSTIA

地址0x00002284，复位：0x00004000；名称：ADCGAINHSTIA

表58. ADCGAINHSTIA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x7FFF 0x4001 0x4000 0x3FFF 0x2000 0x0001 0x0000	高速TIA通道的增益误差校准。 2.最大正增益调整。 1.000061。最小正增益调整。 1.0。ADC结果乘以1。无增益调整（默认）。 0.999939。最小负增益调整。 0.5。ADC结果乘以0.5。 0.000061。最大负增益调整。 0。非法值；导致ADC结果为0。	0x4000	R/W

ADC偏移校准辅助通道 (PGA增益 = 1) 寄存器—ADCOFFSETGN1

地址0x00002244，复位：0x00000000；名称：ADCOFFSETGN1

表59. ADCOFFSETGN1寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 0x0001 0x0000 0x7FFF 0x4000	偏移校准增益 = 1。PGA增益 = 1的辅助通道的ADC偏移校正，表示为二进制补码数。校准分辨率为ADCDAT LSB大小的0.25 LSB。因此，校准分辨率为 $\pm V_{REF}/2^{18}$ 。如果 $V_{REF} = 1.82\text{ V}$ ，则校准分辨率为 $1.82/2^{17} = 13.885\mu\text{V}$ 。 4095.75。最大正偏移校准值。 0.25。最小正偏移校准值。 0。无偏移调整。 -0.25。最小负偏移校准值。 -4096。最大负偏移校准值。	0x0	R/W

ADC增益校准辅助输入通道 (PGA增益 = 1) 寄存器—ADCGAINGN1

地址0x00002240，复位：0x00004000；名称：ADCGAINGN1

ADCGAINGN1寄存器为ADC的电压输入通道提供增益校准，包括AINx通道。

表60. ADCGAINGN1寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x0000 0x2000 0x4000 0x4001 0x7FFF 0x0001 0x3FFF	PGA增益 = 1的增益校准。辅助输入通道的ADC增益校正。当PGA增益 = 1时，这些位用于除TIA和温度传感器通道之外的所有通道。该值存储为一个带符号数。位14是符号位，位[13:0]代表小数部分。 0。非法值；导致ADC结果为0x8000。 0.5。ADC结果乘以0.5。 1.0。ADC结果乘以1。无增益调整（默认）。 1.000061。最小正增益调整。 2.最大正增益调整。 0.000061。最大负增益调整。 0.999939。最小负增益调整。	0x4000	R/W

ADC 偏移校准辅助输入通道 (PGA 增益 = 1.5) 寄存器—ADCOFFSETGN1P5

地址0x000022CC, 复位: 0x00000000; 名称: ADCOFFSETGN1P5

ADCOFFSETGN1P5寄存器提供PGA增益 = 1.5时的ADC输入偏移校准。

表61. ADCOFFSETGN1P5寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 0x0001 0x0000 0x7FFF 0x4000	偏移校准增益 = 1.5。PGA增益 = 1.5时的ADC偏移校正。 4095.75。最大正偏移校准值。 0.25。最小正偏移校准值。 0。无偏移调整。 -0.25。最小负偏移校准值。 -4096。最大负偏移校准值。	0x0	R/W

ADC增益校准辅助输入通道 (PGA增益 = 1.5) 寄存器—ADCGAINGN1P5

地址0x00002270, 复位: 0x00004000; 名称: ADCGAINGN1P5

ADCGAINGN1P5寄存器为ADC的电压输入通道提供增益校准, 包括AINx通道。

表62. ADCGAINGN1P5寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x0000 0x2000 0x4000 0x4001 0x7FFF 0x0001 0x3FFF	PGA增益 = 1.5的增益校准。这些位为辅助输入通道提供ADC增益校正。当PGA增益 = 1.5时, 这些位用于除TIA和温度传感器通道之外的所有通道。该值存储为一个带符号数。位14是符号位, 位[13:0]代表小数部分。 0。非法值, 导致ADC结果为0。 0.5。ADC结果乘以0.5。 1.0。ADC结果乘以1。无增益调整 (默认值)。 1.000061。最小正增益调整。 2。最大正增益调整。 0.000061。最大负增益调整。 0.999939。最小负增益调整。	0x4000	R/W

ADC偏移校准辅助输入通道 (PGA增益 = 2) 寄存器—ADCOFFSETGN2

地址0x000022C8, 复位: 0x00000000; 名称: ADCOFFSETGN2

ADCOFFSETGN2寄存器提供PGA增益 = 2时的ADC输入偏移校准。

表63. ADCOFFSETGN2寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 0x0001 0x0000 0x7FFF 0x4000	偏移校准辅助通道 (PGA增益 = 2)。这些位为使用PGA增益 = 2的输入提供ADC偏移校正, 表示为二进制补码数。校准分辨率为ADCDAT LSB大小的0.25 LSB。因此, 校准分辨率为 $\pm V_{REF}/2^{18}$ 。如果 $V_{REF} = 1.82 \text{ V}$, 则校准分辨率为 $1.8/2^{17} = 13.73 \mu\text{V}$ 。 4095.75。最大正偏移校准值。 0.25。最小正偏移校准值。 0。无偏移调整。 -0.25。最小负偏移校准值。 -4096。最大负偏移校准值。	0x0	R/W

ADC增益校准辅助输入通道 (PGA增益 = 2) 寄存器—ADCGAINGN2

地址0x00002274，复位：0x00004000；名称：ADCGAINGN2

当PGA使能且增益 = 2时，ADCGAINGN2寄存器为ADC的电压输入通道提供增益校准，包括AINx通道。

表64. ADCGAINGN2寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x0000 0x2000 0x4000 0x4001 0x7FFF 0x0001 0x3FFF	PGA增益 = 2的增益校准。这些位为辅助输入通道提供ADC增益校正。当PGA增益 = 2时，这些位用于除TIA和温度传感器通道之外的所有通道。该值存储为一个带符号数。位14是符号位，位[13:0]代表小数部分。 0.非法值，导致ADC结果为0。 0.5。ADC结果乘以0.5。 1.0。ADC结果乘以1。无增益调整（默认值）。 1.000061。最小正增益调整。 2.最大正增益调整。 0.000061。最大负增益调整。 0.999939。最小负增益调整。	0x4000	R/W

ADC偏移校准辅助输入通道 (PGA增益 = 4) 寄存器—ADCOFFSETGN4

地址0x000022D4，复位：0x00000000；名称：ADCOFFSETGN4

ADCOFFSETGN4寄存器提供PGA增益 = 4时的ADC输入偏移校准。

表65. ADCOFFSETGN4寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 0x0001 0x0000 0x7FFF 0x4000	偏移校准增益 = 4。PGA增益 = 4时的ADC偏移校正。4095.75。最大正偏移校准值。0.25。最小正偏移校准值。 0。无偏移调整。 -0.25。最小负偏移校准值。 -4096。最大负偏移校准值。	0x0	R/W

ADC增益校准辅助输入通道 (PGA增益 = 4) 寄存器—ADCGAINGN4

地址0x00002278，复位：0x00004000；名称：ADCGAINGN4

当PGA使能且增益 = 4时，ADCGAINGN4寄存器为ADC的电压输入通道提供增益校准，包括AINx通道。

表66. ADCGAINGN4寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x0000 0x2000 0x4000 0x4001 0x7FFF 0x0001 0x3FFF	PGA增益 = 4的增益校准。这些位为辅助输入通道提供ADC增益校正。当PGA增益 = 4时，这些位用于除TIA和温度传感器通道之外的所有通道。该值存储为一个带符号数。位14是符号位，位[13:0]代表小数部分。 0.非法值，导致ADC结果为0。 0.5。ADC结果乘以0.5。 1.0。ADC结果乘以1。无增益调整（默认值）。 1.000061。最小正增益调整。 2.最大正增益调整。 0.000061。最大负增益调整。 0.999939。最小负增益调整。	0x4000	R/W

ADC偏移校准辅助输入通道 (PGA增益 = 9) 寄存器—ADCOFFSETGN9

地址0x000022D0, 复位: 0x00000000; 名称: ADCOFFSETGN9

ADCOFFSETGN9寄存器提供PGA增益 = 9时的ADC输入偏移校准。

表67. ADCOFFSETGN9寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 0x0001 0x0000 0x7FFF 0x4000	偏移校准增益 = 9。PGA增益 = 9时的ADC偏移校正。 4095.75。最大正偏移校准值。 0.25。最小正偏移校准值。 0。无偏移调整。 -0.25。最小负偏移校准值。 -4096。最大负偏移校准值。	0x0	R/W

ADC增益校准辅助输入通道 (PGA增益 = 9) 寄存器—ADCGAINGN9

地址0x00002298, 复位: 0x00004000; 名称: ADCGAINGN9

当PGA使能且增益 = 9时, ADCGAINGN9寄存器为ADC的电压输入通道提供增益校准, 包括AINx通道。

表68. ADCGAINGN9寄存器位功能说明

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x0000 0x2000 0x4000 0x4001 0x7FFF 0x0001 0x3FFF	PGA增益 = 9的增益校准。这些位为辅助输入通道提供ADC增益校正。当PGA增益 = 9时, 这些位用于除TIA和温度传感器通道之外的所有通道。该值存储为一个带符号数。位14是符号位, 位[13:0]代表小数部分。 0。非法值, 导致ADC结果为0。 0.5。ADC结果乘以0.5。 1.0。ADC结果乘以1。无增益调整 (默认值)。 1.000061。最小正增益调整。 2。最大正增益调整。 0.000061。最大负增益调整。 0.999939。最小负增益调整。	0x4000	R/W

ADC偏移校准温度传感器通道寄存器—ADCOFFSETTEMPSENS

地址0x0000223C, 复位: 0x00000000; 名称: ADCOFFSETTEMPSENS

表69. ADCOFFSETTEMPSENS位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 0x0001 0x0000 0x7FFF 0x4000	温度传感器的偏移校准。这些位为温度传感器通道提供ADC偏移校正, 表示为二进制补码数。校准分辨率为ADCDAT LSB大小的0.25 LSB。因此, 校准分辨率为 $\pm V_{REF}/2^{18}$ 。如果 $V_{REF} = 1.82\text{ V}$, 则校准分辨率为: $1.82/2^{17} = 13.73\ \mu\text{V}$ 。 4095.75。最大正偏移校准值。 0.25。最小正偏移校准值。 0。无偏移调整。 -0.25。最小负偏移校准值。 -4096。最大负偏移校准值。	0x0	R/W

ADC增益校准温度传感器通道寄存器—ADCGAINTEMPSENS

地址0x00002238，复位：0x00004000；名称：ADCGAINTEMPSENS

ADCGAINTEMPSENS寄存器提供测量内部温度传感器时使用的ADC增益校准值。

表70. ADCGAINTEMPSENS寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	GAINTEMPSENS	0x0000 0x2000 0x4000 0x4001 0x7FFF 0x0001 0x3FFF	温度传感器通道的增益校准。这些位为温度传感器通道提供ADC增益校正。该值存储为一个带符号数。位14是符号位，位[13:0]代表小数部分。 0. 非法值，导致ADC结果为0。 0.5。ADC结果乘以0.5。 1.0。ADC结果乘以1。无增益调整（默认值）。 1.000061。最小正增益调整。 2.最大正增益调整。 0.000061。最大负增益调整。 0.999939。最小负增益调整。	0x4000	R/W

ADC数字后处理寄存器（可选）**表71. ADC数字后处理寄存器汇总**

地址	名称	描述	复位	访问类型
0x000020A8	ADCMIN	ADC最小值检查寄存器	0x00000000	R/W
0x000020AC	ADCMINSM	ADC最小迟滞值寄存器	0x00000000	R/W
0x000020B0	ADCMAX	ADC最大值检查寄存器	0x00000000	R/W
0x000020B4	ADCMAXSMEN	ADC最大迟滞值寄存器	0x00000000	R/W
0x000020B8	ADCDELTA	ADC变化值检查寄存器	0x00000000	R/W

ADC最小值检查寄存器—ADCMIN

地址0x000020A8，复位：0x00000000；名称：ADCMIN

表72. ADCMIN寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	MINVAL		ADC最小值阈值。此值为ADCDAT低阈值。如果ADC测量值小于MINVAL位的值，则INTCFLAG0寄存器或INTCFLAG1寄存器的FLAG4位设置为1。	0x0	R/W

ADC最小迟滞值寄存器—ADCMINSM

地址0x000020AC，复位：0x00000000；名称：ADCMINSM

表73. ADCMINSM寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	MINCLRVAL		ADCMIN迟滞值。如果ADC测量值小于ADCMIN，则INTCFLAG0寄存器或INTCFLAG1寄存器的FLAG4位设置为1。FLAG4位置1状态持续到ADCDAT寄存器的值大于ADCMIN位[15:0] + ADCMINSM位[15:0]为止。	0x0	R/W

ADC最大值检查寄存器—ADCMAX

地址0x000020B0，复位：0x00000000；名称：ADCMAX

表74. ADCMAX寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	MAXVAL		ADC最大阈值。这些位构成可选的ADCDAT最大阈值。如果ADC测量值小于ADCMAX，则INTCFLAG0寄存器或INTCFLAG1寄存器的FLAG5位设置为1。	0x0	R/W

AD5940

ADC最大迟滞值寄存器—ADCMAXSMEN

地址0x000020B4，复位：0x00000000；名称：ADCMAXSMEN

表75. ADCMAXSMEN寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	MAXSWEN		ADCMAX迟滞值。如果ADC测量值大于ADCMAX寄存器的值，则INTCFLAG0寄存器或INTCFLAG1寄存器的FLAG5位设置为1。FLAG5位保持置1到ADCDAT寄存器的值小于ADCMAX位[15:0] - ADCMAXSMEN位[15:0]的值为止。	0x0	R/W

ADC变化值检查寄存器—ADCDELTA

地址0x000020B8，复位：0x00000000；名称：ADCDELTA

表76. ADCDELTA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	DELTAVAL		ADCDAT码差值限值选项。如果两个连续ADCDAT寄存器结果的差值大于ADCDELTA位[15:0]，则会通过INTCFLAG0寄存器或INTCFLAG1寄存器的FLAG6位设置错误标志。	0x0	R/W

ADC统计寄存器

表77. ADC统计寄存器汇总

地址	名称	描述	复位	访问类型
0x000021C0	STATSVAR	方差输出寄存器	0x00000000	R
0x000021C4	STATSCON	统计控制模块配置寄存器，包括均值、方差和异常值检测模块	0x00000000	R/W
0x000021C8	STATSMEAN	均值输出寄存器	0x00000000	R

方差输出寄存器—STATSVAR

地址0x000021C0，复位：0x00000000；名称：STATSVAR

表78. STATSVAR位功能描述

位	位名称	设置	描述	复位	访问类型
31	保留		保留。	0x0	R
[30:0]	方差		统计方差值。此值表示均值的差异。	0x0	R

统计控制寄存器—STATSCON

地址0x000021C4，复位：0x00000000；名称：STATSCON

表79. STATSCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:7]	STDDEV		标准差配置。	0x0	R/W
[6:4]	SAMPLENUM		样本大小。这些位设置用于每次统计计算的ADC样本数。 0 128个样本。 1 64个样本。 10 32个样本。 11 16个样本。 100 8个样本。	0x0	R/W
[3:1]	保留		保留。	0x0	R/W
0	STATSEN		统计使能。 0 禁用统计。 1 使能统计。	0x0	R/W

统计均值输出寄存器—STATSMEAN

地址0x000021C8，复位：0x00000000，名称：STATSMEAN

表80. STATSMEAN寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	平均值		均值输出。这些位构成由STATSCON位[6:4]设置的ADC样本数计算的平均值。	0x0	R

可编程开关矩阵

AD5940可灵活地将外部引脚连接到高速DAC激励放大器和高速TIA反相输入端。这种灵活性支持不同类型传感器的阻抗测量选项,并允许交流信号耦合到传感器的直流偏置电压。

配置开关时,应考虑低功耗放大器输出上的开关设置。

上电时,所有开关均断开,传感器处于断开状态。

图32显示了每个开关矩阵节点(数据输出、正、负和TIA节点)连接到AD5940内部电路的示意图。图33显示了矩阵上每个开关的详图。

开关描述

Dx/DR0开关

Dx/DR0开关选择连接到高速DAC的激励放大器输出的引脚。对于阻抗测量,该引脚为CE0。如果DR0开关闭合,激励放大器的输出可以通过RCAL0引脚连接到外部校准电阻(R_{CAL})。

Px/Pxx开关

Px/Pxx开关选择连接到高速DAC的激励放大器正节点的引脚。对于大多数应用,该引脚为RE0。如果PR0开关闭合,激励放大器的负输入可以通过RCAL0引脚连接到外部校准电阻。

Nx/Nxx开关

Nx/Nxx开关选择连接到高速DAC的激励放大器负节点的引脚。如果NR1开关闭合,高速TIA的反相输入可通过RCAL1引脚连接到外部校准电阻。

Tx/TR1开关

Tx/TR1开关选择连接到高速TIA反相输入的引脚。如果TR1开关闭合,高速TIA的反相输入可以通过RCAL1引脚连接到 R_{CAL} 。

AFEx开关

AFE1、AFE2和AFE3开关仅用作开关。这些开关不是ADC输入。在多测量系统中,这些开关提供一种切换传感器电极的方法,这在生物电系统应用中很有用。

休眠模式下的推荐配置

为了最大限度地减少连接到激励放大器正节点和负节点的开关上的泄漏,以及最大限度地减少高速TIA上的泄漏,建议通过闭合PL、PL2、NL和NL2开关将这些开关连接到内部1.82 V LDO产生的电压。

在休眠模式下,认为传感器只需要来自低功耗放大器的直流偏置电压。

控制所有开关的选项

图33显示了所有连接到高速DAC激励放大器和高速TIA反相输入的开关。

有两个选项可用于控制开关矩阵上的开关:

- 将Tx/TR1、Nx/Nxx、Px/Pxx和Dx/DR0开关作为一组在SWCON寄存器中加以控制。
- 使用xSWFULLCON寄存器对开关矩阵中的每个开关进行单独控制。

如果使用xSWFULLCON寄存器控制开关,请按以下顺序操作:

1. 写入xSWFULLCON寄存器中的特定位。
2. 设置SWCON寄存器中的SWSOURCESEL位。如果写入xSWFULLCON寄存器后未设置该位,则更改不会生效。

此外,可使用状态寄存器来回读每个开关的断开或闭合状态。

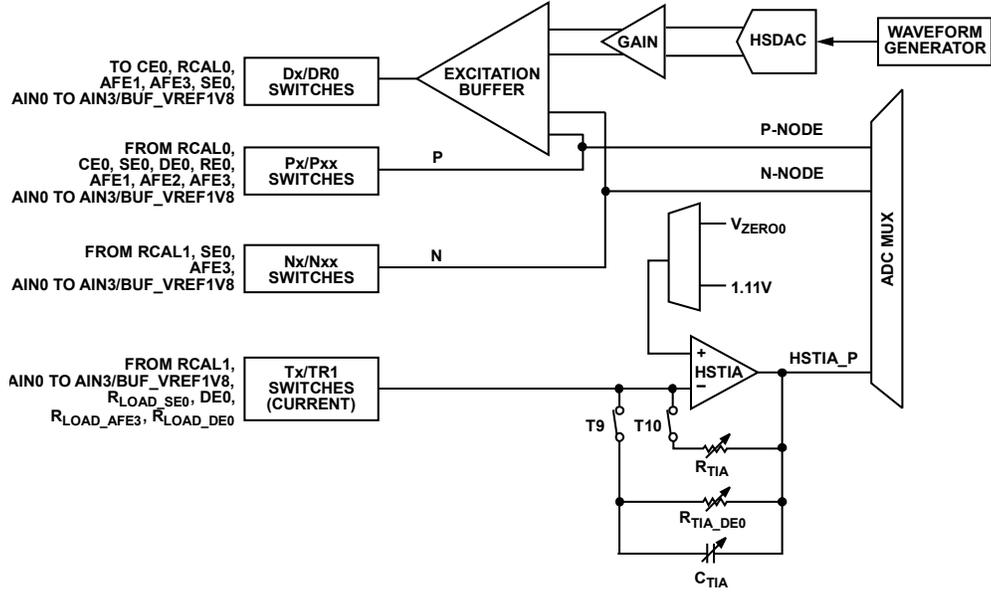


图32. 开关矩阵示意图

1677B-233

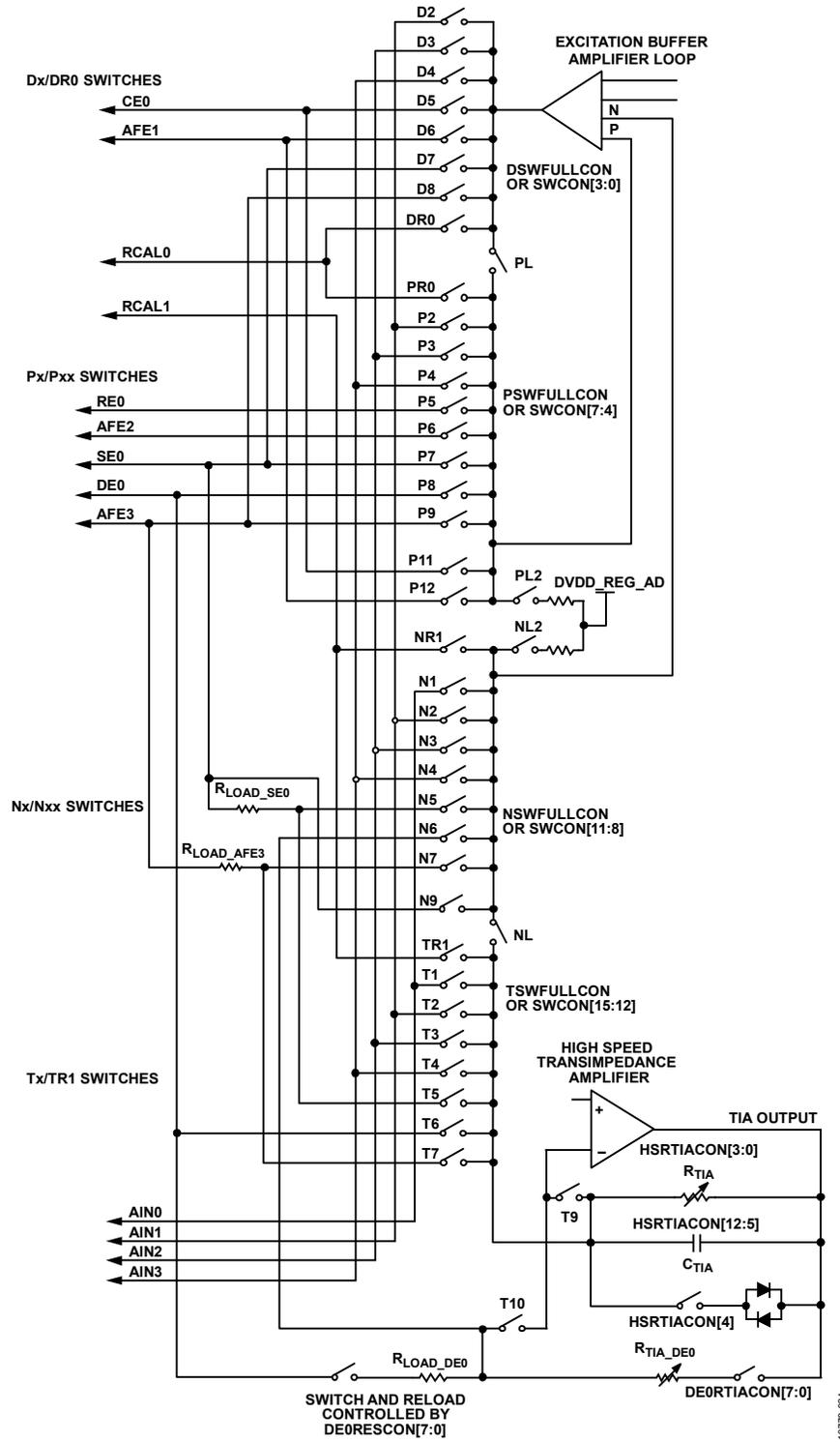


图33. 开关矩阵框图 - 开关连接到高速DAC和高速TIA

可编程开关寄存器

表81. 可编程开关矩阵寄存器汇总

位	位名称	设置	描述	复位
0x0000200C	SWCON	开关矩阵配置	0x0000FFFF	R/W
0x00002150	DSWFULLCON	开关矩阵全面配置(Dx/DR0)	0x00000000	R/W
0x00002154	NSWFULLCON	开关矩阵全面配置(Nx/Nxx)	0x00000000	R/W
0x00002158	PSWFULLCON	开关矩阵全面配置(Px/Pxx)	0x00000000	R/W
0x0000215C	TSWFULLCON	开关矩阵全面配置(Tx/TR1)	0x00000000	R/W
0x000021B0	DSWSTA	开关矩阵状态(Dx/DR0)	0x00000000	R
0x000021B4	PSWSTA	开关矩阵状态(Px/Pxx)	0x00000000	R
0x000021B8	NSWSTA	开关矩阵状态(Nx/Nxx)	0x00000000	R
0x000021BC	TSWSTA	开关矩阵状态(Tx/TR1)	0x00000000	R

开关矩阵配置寄存器—SWCON

地址:0x0000200C, 复位: 0x0000FFFF; 名称: SWCON

通过此寄存器可以配置开关矩阵。

表82. SWCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:19]	保留		保留。	0x0	R
18	T10CON		控制T10开关。 1 T10闭合。 0 T10断开。	0x0	R/W
17	T9CON		控制T9开关。 1 T9闭合。 0 T9断开。	0x0	R/W
16	SWSOURCESEL		开关控制选择。此位选择寄存器来控制可编程开关。 1 开关控制源。由DSWFULLCON、TSWFULLCON、PSWFULLCON和NSWFULLCON寄存器控制的开关。 0 Dx/DR0、Tx/TR1、Px/Pxx和Nx/Nxx开关作为一组加以控制。通过SWCON寄存器控制分组开关。	0x0	R/W
[15:12]	TMUXCON		控制Tx/TR1开关多路复用器。不包括对T9或T10开关的控制。 0000 所有开关断开。 0001 T1闭合, 其余开关断开。 0010 T2闭合, 其余开关断开。 0011 T3闭合, 其余开关断开。 0100 T4闭合, 其余开关断开。 0101 T5闭合, 其余开关断开。 0110 T6闭合, 其余开关断开。 0111 T7闭合, 其余开关断开。 1000 TR1闭合, 其余开关断开。 1001 所有开关闭合。 1010至1111 所有开关断开。	0xF	R/W

AD5940

位	位名称	设置	描述	复位	访问类型
[11:8]	NMUXCON	0000 0001 0010 0011 0100 0101 0110 0111 1000 1001 1010 1011至1110 1111	控制N开关多路复用器。 NL闭合，其余开关断开。 N1闭合，其余开关断开。 N2闭合，其余开关断开。 N3闭合，其余开关断开。 N4闭合，其余开关断开。 N5闭合，其余开关断开。 N6闭合，其余开关断开。 N7闭合，其余开关断开。 保留。 N9闭合，其余开关断开。 NR1闭合，其余开关断开。 NL2闭合，其余开关断开。 所有开关断开。	0xF	R/W
[7:4]	PMUXCON	0000 0001 0010 0011 0100 0101 0110 0111 1000 1001 1010 1011 1100 1101至1110 1111	控制Px/Pxx开关多路复用器。 PL闭合，其余开关断开。 PR0闭合，其余开关断开。 P2闭合，其余开关断开。 P3闭合，其余开关断开。 P4闭合，其余开关断开。 P5闭合，其余开关断开。 P6闭合，其余开关断开。 P7闭合，其余开关断开。 P8闭合，其余开关断开。 P9闭合，其余开关断开。 保留。 P11闭合，其余开关断开。 保留。 PL2闭合，其余开关断开。 所有开关断开。	0xF	R/W
[3:0]	DMUXCON	0000 0001 0010 0011 0100 0101 0110 0111 1000 1001 1010至1111	控制Dx/DR0开关多路复用器。 所有开关断开。 DR0闭合，其余开关断开。 D2闭合，其余开关断开。 D3闭合，其余开关断开。 D4闭合，其余开关断开。 D5闭合，其余开关断开。 D6闭合，其余开关断开。 D7闭合，其余开关断开。 D8闭合，其余开关断开。 所有开关闭合。 所有开关断开。	0xF	R/W

开关矩阵全面配置Dx/DR0寄存器—DSWFULLCON

地址0x00002150，复位：0x00000000；名称：DSWFULLCON

通过DSWFULLCON寄存器可以对Dx/DR0开关进行单独控制。位名称与图33中所示的开关名称相同。

表83. DSWFULLCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:8]	保留		保留。	0x0	R
7	D8	0 1	控制D8开关。此位将激励放大器的D节点连接到AFE3引脚。 开关断开。 开关闭合。	0x0	R/W
6	D7	0 1	控制D7开关。此位将激励放大器的D节点连接到SE0引脚。 开关断开。 开关闭合。	0x0	R/W
5	保留		保留。	0x0	R/W
4	D5	0 1	控制D5开关。此位将激励放大器的数据输出节点连接到CE0引脚。 开关断开。 开关闭合。	0x0	R/W
3	D4	0 1	控制D4开关。此位将激励放大器的数据输出节点连接到AIN3引脚。 开关断开。 开关闭合。	0x0	R/W
2	D3	0 1	控制D3开关。此位将激励放大器的数据输出节点连接到AIN2引脚。 开关断开。 开关闭合。	0x0	R/W
1	D2	0 1	控制D2开关。此位将激励放大器的数据输出节点连接到AIN1引脚。 开关断开。 开关闭合。	0x0	R/W
0	DR0	0 1	控制DR0开关。此位将激励放大器的数据输出节点连接到RCAL0引脚。 开关断开。 开关闭合。	0x0	R/W

开关矩阵全面配置Nx/Nxx寄存器—NSWFULLCON

地址0x00002154，复位：0x00000000；名称：NSWFULLCON

通过NSWFULLCON寄存器可以对Nx/Nxx开关进行单独控制。位名称与图33中所示的开关名称相同。

表84. NSWFULLCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
11	NL2	0 1	控制NL2开关。如果设置此位，则NL2闭合。如果未设置此位，则NL2断开。 开关断开。 开关闭合。	0x0	R/W
10	NL	0 1	控制NL开关。如果设置此位，则NL闭合。如果未设置此位，则NL断开。 此位将激励放大器的负节点短接到高速TIA的反相输入。 开关断开。 开关闭合。	0x0	R/W

AD5940

位	位名称	设置	描述	复位	访问类型
9	NR1		控制NR1开关。如果设置此位，则NR1闭合。如果未设置此位，则NR1断开。此位将激励放大器的负节点连接到RCAL1引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
8	N9		控制N9开关。如果设置此位，则N9闭合。如果未设置此位，则N9断开。此位将激励放大器的负节点直接连接到SEO引脚，旁路R _{LOAD_SE0} 电阻。 0 开关断开。 1 开关闭合。	0x0	R/W
7	保留		保留。		
6	N7	0 1	控制N7开关。如果设置此位，则N7闭合。如果未设置此位，则N7断开。此位将激励放大器的负节点通过R _{LOAD_AFE3} 电阻连接到AFE3引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
5	N6		控制N6开关。如果设置此位，则N6闭合。如果未设置此位，则N6断开。此位将激励放大器的负节点连接到SEO。 0 开关断开。 1 开关闭合。	0x0	R/W
4	N5		控制N5开关。如果设置此位，则N5闭合。如果未设置此位，则N5断开。此位将激励放大器的负节点通过R _{LOAD_SE0} 连接到SEO引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
3	N4		控制N4开关。如果设置此位，则N4闭合。如果未设置此位，则N4断开。此位将激励放大器的负节点连接到AIN3引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
2	N3		控制N3开关。如果设置此位，则N3闭合。如果未设置此位，则N3断开。此位将激励放大器的负节点连接到AIN2引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
1	N2		控制N2开关。如果设置此位，则N2闭合。如果未设置此位，则N2断开。此位将激励放大器的负节点连接到AIN1引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
0	N1		控制N1开关。如果设置此位，则N1闭合。如果未设置此位，则N1断开。此位将激励放大器的负节点连接到AIN0引脚。 0 开关断开。 1 开关闭合。	0x0	R/W

开关矩阵全面配置Px/Pxx寄存器—PSWFULLCON

地址0x00002158，复位：0x00000000；名称：PSWFULLCON

通过PSWFULLCON寄存器可以对Px/Pxx开关进行单独控制。位名称与图33中所示的开关名称相同。

表85. PSWFULLCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
14	PL2		PL2开关控制。 0 开关断开。 1 开关闭合。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
13	PL	0 1	PL开关控制。此位将激励放大器的数据输出和正节点短接在一起。 0 开关断开。 1 开关闭合。	0x0	R/W
[12:11]	保留		保留。	0x0	R/W
10	P11	0 1	控制P11开关。如果设置此位，则P11开关闭合。如果未设置此位，则P11开关断开。此位将激励放大器的正节点连接到CE0引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
9	保留		保留。	0x0	R/W
8	P9	0 1	控制P9开关。如果设置此位，则P9开关闭合。如果未设置此位，则P9开关断开。此位将激励放大器的正节点连接到AFE3引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
7	P8	0 1	控制P8开关。如果设置此位，则P8开关闭合。如果未设置此位，则P8开关断开。此位将激励放大器的正节点连接到DE0引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
6	P7	0 1	控制P7开关。如果设置此位，则P7开关闭合。如果未设置此位，则P7开关断开。此位将激励放大器的正节点连接到SE0引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
5	P6	0 1	控制P6开关。如果设置此位，则P6闭合。如果未设置此位，则P6断开。此位将激励放大器的正节点连接到AFE2引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
4	P5	0 1	控制P5开关。如果设置此位，则P5闭合。如果未设置此位，则P5开关断开。此位将激励放大器的正节点连接到RE0引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
3	P4	0 1	控制P4开关。如果设置此位，则P4闭合。如果未设置此位，则P4开关断开。此位将激励放大器的正节点连接到AIN3引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
2	P3	0 1	控制P3开关。如果设置此位，则P3闭合。如果未设置此位，则P3开关断开。此位将激励放大器的正节点连接到AIN2引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
1	P2	0 1	控制P2开关。如果设置此位，则P2闭合。如果未设置此位，则P2开关断开。此位将激励放大器的正节点连接到AIN1引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
0	PRO	0 1	PRO开关控制。此位将激励放大器的正节点连接到RCAL0引脚。 0 开关断开。 1 开关闭合。	0x0	R/W

开关矩阵全面配置Tx/TR1寄存器—TSWFULLCON

地址0x0000215C，复位：0x00000000，名称：TSWFULLCON

通过TSWFULLCON寄存器可以对Tx/TR1开关进行单独控制。位名称与图33中所示的开关名称相同。

表86. TSWFULLCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
11	TR1		控制TR1开关。如果设置此位，则TR1闭合。如果未设置此位，则TR1开关断开。此位将RCAL1引脚连接到高速TIA的反相输入。 0 开关断开。 1 开关闭合。	0x0	R/W
10	保留		保留。	0x0	R/W
9	T10		控制T10开关。如果设置此位，则T10闭合。如果未设置此位，则T10开关断开。此位将DE0引脚连接到高速TIA的反相输入。 0 开关断开。 1 开关闭合。	0x0	R/W
8	T9		控制T9开关。如果设置此位，则T9闭合。如果未设置此位，则T9开关断开。此开关与T10开关配合使用。 0 开关断开。断开时，高速TIA的反相输入可通过T10开关设为DE0。 1 开关闭合。确保T10已断开。高速TIA的反相输入由T1、T2、T3、T4、T5和T6决定。	0x0	R/W
7	保留		保留。	0x0	R/W
6	T7	0 1	控制T7开关。如果设置此位，则T7闭合。如果未设置此位，则T7开关断开。 0 开关断开。 1 开关闭合。	0x0	R/W
5	T6		控制T6开关。如果设置此位，则T6闭合。如果未设置此位，则T6开关断开。此位允许将RCALx路径连接到DE0输入，以校准R _{LOAD_DE0} 和R _{TIA_DE0} 电阻。 0 开关断开。 1 开关闭合。	0x0	R/W
4	T5		控制T5开关。如果设置此位，则T5闭合。如果未设置此位，则T5开关断开。此位将高速TIA的反相输入通过T9开关和R _{LOAD_SE0} 连接到SE0引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
3	T4		控制T4开关。如果设置此位，则T4闭合。如果未设置此位，则T4开关断开。此位将高速TIA的反相输入通过T9开关连接到AIN3引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
2	T3		控制T3开关。如果设置此位，则T3闭合。如果未设置此位，则T3开关断开。此位将高速TIA的反相输入通过T9开关连接到AIN2引脚。 0 开关断开。 1 开关闭合。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
1	T2	0 1	控制T2开关。如果设置此位，则T2闭合。如果未设置此位，则T2断开。 此位将高速TIA的反相输入通过T9开关连接到AIN1引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
0	T1	0 1	控制T1开关。如果设置此位，则T1闭合。如果未设置此位，则T1断开。 此位将高速TIA的反相输入通过T9开关连接到AIN0引脚。 0 开关断开。 1 开关闭合。	0x0	R/W

开关矩阵状态Dx/DR0寄存器—DSWSTA

地址0x000021B0，复位：0x00000000；名称：DSWSTA

DSWSTA寄存器指示Dx/DR0开关的状态。位名称与图33中所示的开关名称相同。

表87. DSWSTA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:7]	保留		保留。	0x0	R
6	D7STA	0 1	D7开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
5	D6STA	0 1	D6开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
4	D5STA	0 1	D5开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
3	D4STA	0 1	D4开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
2	D3STA	0 1	D3开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
1	D2STA	0 1	D2开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
0	DR0STA	0 1	DR0开关的状态。 0 开关断开。 1 开关闭合。	0x0	R

开关矩阵状态Px/Pxx寄存器—PSWSTA

地址0x000021B4，复位：0x00000000；名称：PSWSTA

PSWSTA寄存器指示Px/Pxx开关的状态。位名称与图33中所示的开关名称相同。

表88. PSWSTA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
14	PL2STA	0 1	PL2开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
13	PLSTA	0 1	PL开关控制。 0 开关断开。 1 开关闭合。	0x0	R

AD5940

位	位名称	设置	描述	复位	访问类型
12	P13STA		P13开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
11	保留		保留	0x0	R
10	P11STA		P11开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
9	P9STA	0 1	P9开关的状态。 开关断开。 开关闭合。	0x0	R
7	P8STA		P8开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
6	P7STA		P7开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
5	P6STA	0 1	P5开关的状态。 开关断开。 开关闭合。	0x0	R
4	P5STA		P5开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
3	P4STA		P4开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
2	P3STA		P3开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
1	P2STA		P2开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
0	PROSTA		PRO开关控制。 0 开关断开。 1 开关闭合。	0x0	R

开关矩阵状态Nx/Nxx寄存器—NSWSTA

地址0x000021B8，复位：0x00000000；名称：NSWSTA

NSWSTA寄存器指示Nx/Nxx开关的状态。位名称与图33中所示的开关名称相同。

表89. NSWSTA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
11	NL2STA		NL2开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
10	NLSTA		NL开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
9	NR1STA		NR1开关的状态。 0 开关断开。 1 开关闭合。	0x0	R

位	位名称	设置	描述	复位	访问类型
8	N9STA		N9开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
7	保留		保留	0x0	R
6	N7STA	0 1	N7开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
5	N6STA		N6开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
4	N5STA		N5开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
3	N4STA		N4开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
2	N3STA		N3开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
1	N2STA		N2开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
0	N1STA		N1开关的状态。 0 开关断开。 1 开关闭合。	0x0	R

开关矩阵状态Tx/TR1寄存器—TSWSTA

地址0x000021BC，复位：0x00000000；名称：TSWSTA

TSWSTA寄存器指示Tx/TR1开关的状态。位名称与图33中所示的开关名称相同。

表90. TSWSTA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
11	TR1STA	0 1	TR1开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
10	保留		保留	0x0	R
9	T10STA	0 1	T10开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
8	T9STA	0 1	T9开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
7	保留		保留。	0x0	R
6	T7STA	0 1	T7开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
5	T6STA	0 1	T6开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
4	T5STA	0 1	T5开关的状态。 0 开关断开。 1 开关闭合。	0x0	R

AD5940

位	位名称	设置	描述	复位	访问类型
3	T4STA		T4开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
2	T3STA		T3开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
1	T2STA		T2开关的状态。 0 开关断开。 1 开关闭合。	0x0	R
0	T1STA		T1开关的状态。 0 开关断开。 1 开关闭合。	0x0	R

精密基准电压源

本部分介绍AD5940提供的集成基准电压源选项。AD5940可为ADC和DAC生成精确的基准电压。1.82 V基准电压源用于ADC和DAC，2.5 V基准电压源用于恒电势器。2.5 V基准电压源必须通过VREF_2V5引脚解耦，1.82 V基准电压源必须通过VREF_1V82引脚解耦。

图34显示了可用的基准电压选项以及控制这些选项的寄存器和位。

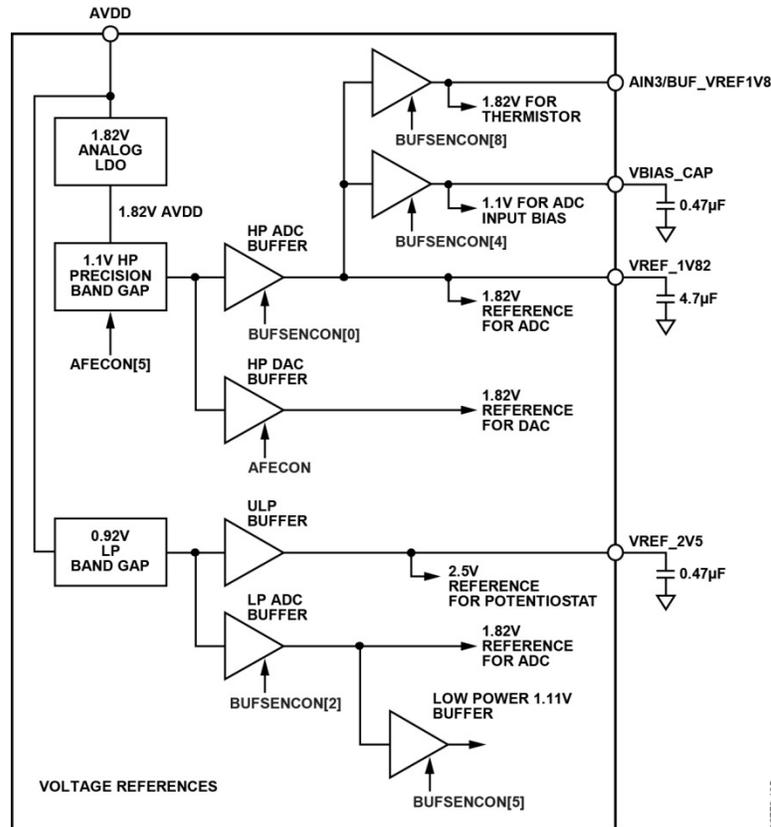


图34. 精密基准电压源

高功率和低功耗缓冲器控制寄存器—BUFSENCON

地址0x00002180，复位：0x00000037；名称：BUFSENCON

表91. BUFSENCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:9]	保留		保留。	0x0	R
8	V1P8THERMSTEN	0 1	缓冲基准电压输出。缓冲输出至AIN3/BUF_VREF1V82引脚。 禁用1.82 V缓冲基准电压输出。 使能1.82 V缓冲基准电压输出。	0x0	R/W
7	保留		保留。	0x0	R
6	V1P1LPADCCHGDIS	0 1	控制解耦电容放电开关。此开关将用于ADC共模电压的1.11 V内部基准电压源连接到内部放电电路。此位断开时，器件正常工作以维持外部1.11 V解耦电容上的基准电压。 断开开关（推荐值）。开关断开以维持1.11 V基准电压源的外部解耦电容上的电荷。 闭合开关。开关闭合时，1.11 V基准电压源连接到放电电路。	0x0	R/W

AD5940

位	位名称	设置	描述	复位	访问类型
5	V1P1LPADCEN	0 1	ADC 1.11 V低功耗共模缓冲器（可选）。使用高速或低功耗基准电压缓冲器。 禁用ADC的1.11 V低功耗基准电压缓冲器。 使能ADC的1.11 V低功耗基准电压缓冲器。	0x1	R/W
4	V1P1HSADCEN	0 1	使能1.11 V高速共模缓冲器。此位控制ADC输入级的1.11 V共模电压源的缓冲器。 禁用1.11 V高速共模缓冲器。 使能1.11 V高速共模缓冲器（正常ADC操作的建议值）。	0x1	R/W
3	V1P8HSADCCHGDIS	0 1	控制解耦电容放电开关。此开关将1.82 V内部ADC基准电压源连接到内部放电电路。此位断开时，器件正常工作以维持外部解耦电容上的基准电压。 断开开关。如果断开，则基准电压源的外部解耦电容上的电压保持不变（推荐值）。 闭合开关。开关闭合时，基准电压源连接到放电电路。	0x0	R/W
2	V1P8LPADCEN	0 1	ADC 1.82 V低功耗基准电压缓冲器。 禁用低功耗1.82 V基准电压缓冲器。 使能低功耗1.82 V基准电压缓冲器（推荐值）。当退出关断状态时，此设置可加快建立时间。	0x1	R/W
1	V1P8HSADCILIMITEN	0 1	高速ADC输入限流。此位保护ADC输入缓冲器。 禁用缓冲器限流。 使能缓冲器限流（推荐值）。	0x1	R/W
0	V1P8HSADCEN	0 1	高速1.82 V基准电压缓冲器。使能基准电压缓冲器以进行正常ADC转换。 禁用1.82 V高速ADC基准电压缓冲器。 使能1.82 V高速ADC基准电压缓冲器。	0x1	R/W

序列器

序列器特性

AD5940序列器特性如下：

- 可编程，适合循环精确应用。
- 四个独立的命令序列。
- 6 kBSRAM用于存储序列。
- FIFO用于存储测量结果。
- 通过唤醒定时器、SPI命令或GPIO切换进行控制。
- 来自用户可屏蔽源的各种中断。

序列器概述

序列器的作用是让外部微控制器无需负责低级AFE操作，并提供对模拟DSP模块的循环精确控制。序列器能够处理时序关键操作而不受系统负载的影响。

在AD5940中，硬件支持四个序列。这些序列可以存储在SRAM中，以便在不同测量程序之间轻松切换。序列器一次只能执行一个序列。但是，用户可以配置序列器执行的序列及其执行顺序。

序列器从命令存储器存储的序列中读取命令，并根据命令等待一定的时间或将某个值写入存储器映射寄存器(MMR)。执行按顺序进行，无分支。序列器无法读取MMR值或来自模拟或DSP模块的信号。

要使能序列器，须将SEQCON寄存器中的SEQEN位置1。将0写入此位会禁用序列器。

序列器命令的执行速率是在SEQCON寄存器的SEQWRTMR位中提供。当序列器执行写命令时，序列器执行MMR写操作，然后等待SEQWRTMR时钟周期，再获取序列中的下一个命令。效果与写命令后跟随一个等待命令相同。此设置的主要目的是减小生成任意波形时的代码大小。在等待或超时命令之后，SEQWRTMR位没有任何作用。

除了单个写命令后面跟着一个等待命令之外，还可以连续执行多个写命令，然后执行等待命令。无论有多少寄存器写操作（后面跟随一个精确执行的延迟时间），序列器都能快速设置任何配置。

将SEQCON寄存器的SEQHALT位置1也能暂停序列器。此选项适用于所有功能，包括FIFO操作、内部定时器和波形生成。当序列器暂停时，允许读取MMR。此模式用于软件开发期间进行调试。

序列器执行的命令数量可以从SEQCNT寄存器中读取。每次从命令存储器读取命令并执行时，计数器递增1。对SEQCNT寄存器执行写操作会复位计数器。

序列器会计算其执行的所有命令的循环冗余校验(CRC)。使用的算法是CRC-8，使用 $x^8 + x^2 + x + 1$ 多项式。CRC-8算法对32位输入数据（序列器指令）进行处理。每个32位输入在一个时钟周期内处理，结果立即可供主机控制器读取。CRC值可以从SEQCRC寄存器读取。该寄存器的复位机制与命令计数相同，即通过写入SEQCNT寄存器。SEQCRC复位为种子值0x01。SEQCRC是一个只读寄存器。

序列器命令

序列器可以执行两类命令：写命令和定时器命令，后者包括等待命令和超时命令。

写命令

使用写指令将数据写入寄存器。寄存器地址必须位于0x00000000和0x000021FC之间。图35显示了指令格式。MSB等于1，表示写命令。

在图35中，ADDR为写地址，数据为要写入MMR的数据。所有写指令都是在一个周期内完成。

地址字段为7位宽，允许访问AFE寄存器块中从地址0x0到地址0x1FC的寄存器。所有MMR访问都只能是32位。禁止字节和半字访问。所有访问都默认为只写。地址字段和MMR地址之间存在直接映射关系。图35中的ADDR对应于16位MMR地址的位[8:2]。

例如，当直接通过SPI接口写入WGCON寄存器时，使用的地址为0x2014。要使用序列器写入同一寄存器，地址字段必须为0b0000101（外部控制器使用的地址的位[8:2]）。

数据字段为24位宽，仅允许写入MMR位[23:0]。无法通过序列器写入MMR的全部32位。但是，任何MMR都不使用位[31:24]。因此，序列器可以写入所有已分配的MMR位。

定时器命令

序列器中有两个定时器命令, 每个命令都有一个单独的硬件计数器。

等待命令用于在序列器执行中引入等待状态。在编程设置的计数器达到0之后, 从命令存储器读取下一个命令即可恢复执行。

超时命令启动一个独立于序列器流程运行的计数器。当定时器到期时, 会产生两个中断之一: 序列超时错误中断INTSEL17或序列超时已完成中断INTSEL16。两个中断都是在INTCSELx寄存器中配置。序列超时已完成中断在超时周期结束时置位。在超时周期结束时, 如果序列器未到达执行

终点, 则会置位序列超时错误中断。这些中断通过写入INTCCLR寄存器中的相应位来清除。主机控制器可以随时通过SEQTIMEOUT寄存器读取计数器的当前值。

由于序列器执行由于序列器写命令而停止时, 超时计数器不会复位。但是, 如果主机控制器将0写入SEQCON寄存器的SEQEN位, 则序列器会复位。此复位适用于主机必须中止序列的情况。

两个定时器命令的时间单位均为一个ACLK周期。对于16 MHz的时钟频率, 定时器分辨率为62.5 ns, 最大超时为67.1 秒。即使SEQCON寄存器的SEQWRTMR位非零, 这些值也是如此。

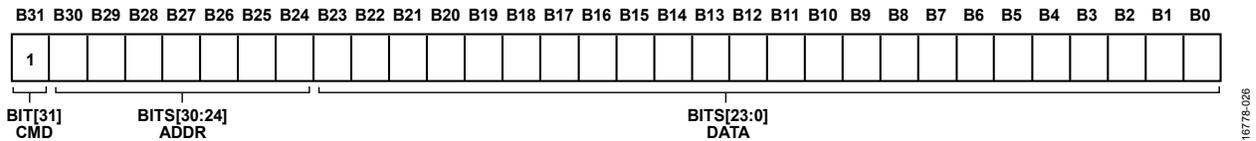


图35. 序列器写命令

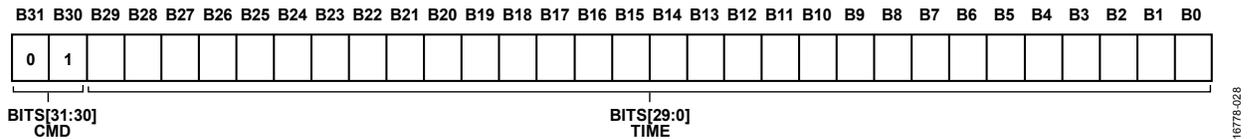


图36. 序列器定时器命令

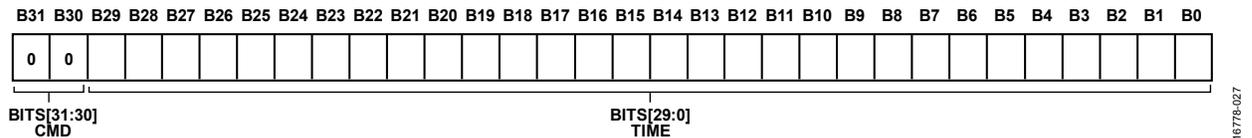


图37. 序列器等待命令

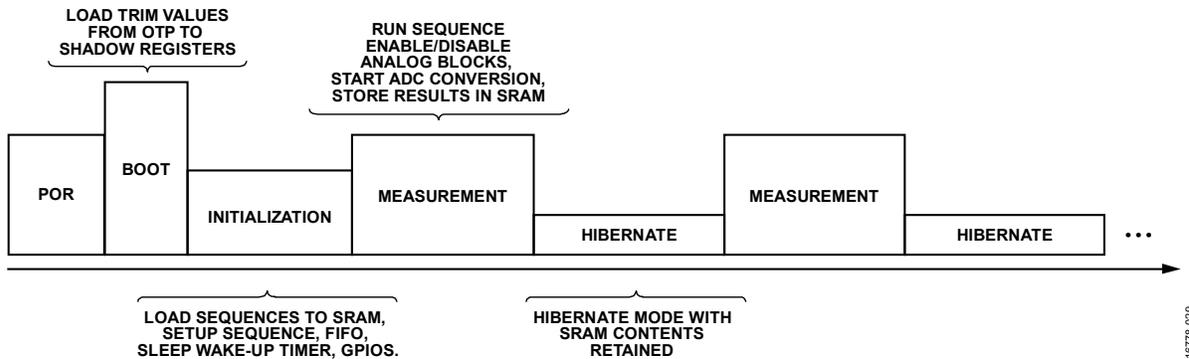


图38. 运行序列

序列器操作

图38显示了设置序列器进行测量所需的典型步骤。器件启动后，必须配置序列器、命令存储器和数据FIFO。这种配置需要如下步骤：

1. 配置命令存储器。
2. 将序列加载到SRAM中。
3. 设置序列0 (SEQ0)至序列3 (SEQ3)信息序列。
4. 配置数据FIFO。
5. 配置睡眠唤醒定时器。
6. 配置GPIO引脚复用器。
7. 配置中断。
8. 配置睡眠和唤醒方法。

命令存储器

命令存储器存储序列命令，并提供外部微控制器和序列器之间的关联。通过CMDDATACON位[2:0]进行选择，命令存储器可配置为使用2 kB、4 kB或6 kB SRAM存储器大小。

命令存储器可以使用的大量存储空间有助于创建较大、较复杂的序列。

通过读取SEQxINFO位[26:16]确定序列中的命令数。

命令存储器是单向的。主机微控制器通过写入CMDFIFOWADDR寄存器来指定命令的目标地址，并将命令内容写入CMDFIFOWRITE寄存器。序列器从存储器中读取命令以执行。

有多个中断与命令FIFO相关，包括FIFO阈值中断、FIFO空中断和FIFO满中断。更多信息请参阅“中断”部分。

加载序列

通过写入两个寄存器将序列命令写入SRAM。SRAM中的命令地址写入CMDFIFOWADDR寄存器。命令内容写入CMDFIFOWRITE寄存器。将所有命令写入SRAM后，通过写入SEQxINFO寄存器设置SEQ0至SEQ3信息序列。

从SEQ0到SEQ3的每个信息序列都需要一个SRAM中的起始地址和该序列的总命令数。命令数写入SEQxINFO位[26:16]。起始地址写入SEQxINFO位[10:0]。确保四个序列之间没有重叠。没有硬件机制来警告用户序列存在重叠。

有多个中断源与序列器相关，包括：

- 序列超时错误。
- 序列器超时命令已完成。
- 序列结束中断。要使该中断置位，必须在序列器命令结束时将SEQCON位0清零。

更多信息请参阅“中断”部分。

数据FIFO

数据FIFO为模拟和DSP模块的输出提供了一个缓冲器，输出经过缓冲后由外部控制器读取。

数据FIFO可以使用的存储器是在CMDDATACON寄存器的DATA_MEM_SEL位中进行选择。可用选项有2 kB、4 kB和6 kB。数据FIFO和命令存储器共享同一6 kB SRAM。因此，应确保命令存储器和数据FIFO之间没有重叠。

数据FIFO可通过CMDDATACON位[11:9]配置为FIFO模式或流模式。在流模式下，当FIFO已满时，旧数据会被丢弃以为新数据腾出空间。在FIFO模式下，当FIFO已满时，新数据会被丢弃。在FIFO模式下，切勿让FIFO溢出，否则会丢失所有新数据。

数据FIFO始终是单向的。AFE模块中的可选择源写入数据，外部微控制器从DATAFIFORD读取数据。

在DATAFIFOSRCSEL (FIFOCON位[15:13])中选择数据FIFO的数据源。可用选项如下：ADC数据、DFT结果、sinc2滤波器结果、统计模块均值结果和统计模块方差结果。

有多个中断标志与数据FIFO相关，包括空、满、上溢、下溢和阈值。

用户可以使用INTCFLAGx寄存器读取这些中断（更多信息参阅“中断”部分）。每个标志有一个相关联的可屏蔽中断。

上溢和下溢标志仅在一个时钟周期内有效。

将1写入FIFOCON位11可启用数据FIFO。数据FIFO阈值通过写入DATAFIFOTHRES寄存器来设置。在任何时候，主机微控制器都可以通过读取FIFOCNTSTA位[26:16]来读取数据FIFO中的字数。

当数据FIFO为空时，从其中读取数据会返回0x00000000。此外，INTCFLAGx寄存器中的下溢标志FLAG27会置位。

数据FIFO字格式

数据FIFO字的格式如图39所示。数据FIFO中的每个字都是32位。七个MSB是功能安全应用需要的纠错码(ECC)。数据FIFO字的位[24:23]构成序列ID，指示结果来自SEQ0到SEQ3中的哪个序列。

数据FIFO字的位[22:16]包含通道ID，指示数据的来源（参见表92）。

数据FIFO字的16个LSB是实际数据（参见图39）。

当数据源为DFT结果时，数据是18位宽，并且采用二进制补码格式。格式如图40所示。通道ID为5位宽，5'b11111表示DFT结果。

序列器与睡眠和唤醒定时器

有关详细信息，请参阅“睡眠和唤醒定时器”部分。

配置GPIOx引脚复用器

8个GPIOx引脚中的每一个引脚都可以配置为触发一个序列。首先，必须在GP0EN寄存器中将GPIOx引脚配置为输入。然后，必须通过GP0CON寄存器的PINxCFG位配置引脚。寄存器EI0CON和EI1CON配置如何检测GPIO事件，即电平

触发或边沿触发。检测到GPIO事件后将运行相应的序列。请参考AD5940软件开发套件中的AD5940_SEQGpioTrigCfg函数。序列器也可以在运行时访问GPIO。此访问会同步外部器件，例如ADXL362或AD8233。要执行此同步，必须在GP0CON寄存器中将相应的GPIOx功能设置为同步，并在GP0EN寄存器中将数据方向设置为输出。然后，序列器可以写入SYNCEXTDEVICE寄存器以切换相应的GPIOx引脚，这在序列器编程时是一个有用的调试功能。

序列器冲突

如果序列之间发生冲突，例如当SEQ0运行时SEQ1请求到达，则会忽略SEQ1而让SEQ0完成。同时会产生中断，指示SEQ1序列被忽略。

回读寄存器不会导致资源冲突。当序列器使能时，允许主机控制器写入MMR。这可能会有一些冲突。如果发生冲突，则序列器享有优先级。如果序列器和主机控制器同时写入，主机控制器会被忽略。针对这种冲突没有错误报告。当序列器运行时，用户不得写入寄存器。但也有例外，用户可以自由写入而不会发生任何冲突。SEQCON寄存器允许结束序列执行（SEQEN位）和暂停序列（SEQHALT位）。

表92. 通道ID描述

数据FIFO字的位[22:16]	描述
11111 xx	DFT结果
11110xx	来自统计模块的均值
11101xx	来自统计模块的方差
1xxxxxx	Sinc2滤波器结果，xxxxxx为ADC多路复用器正设置(ADCCON [5:0])
0xxxxxx	Sinc3滤波器结果，xxxxxx为ADC多路复用器正设置(ADCCON [5:0])

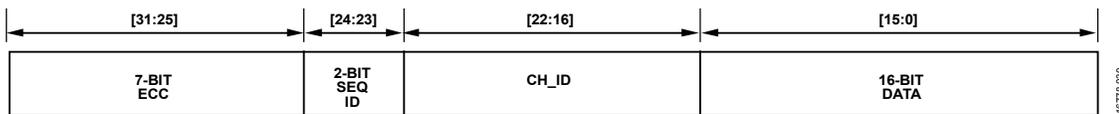


图39. 数据FIFO字格式

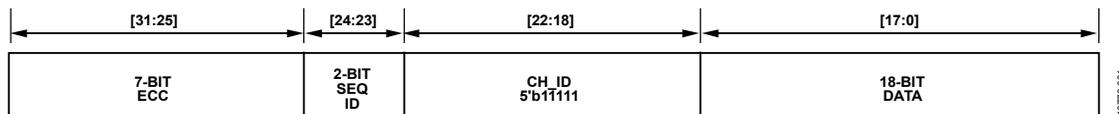


图40. 数据FIFO DFT字格式

序列器和FIFO寄存器

表93. 序列器和FIFO寄存器汇总

地址	名称	描述	复位	访问类型
0x00002004	SEQCON	序列器配置寄存器	0x00000002	R/W
0x00002008	FIFOCON	FIFO配置寄存器	0x00001010	R/W
0x00002060	SEQCRC	序列器CRC值寄存器	0x00000001	R
0x00002064	SEQCNT	序列器命令计数寄存器	0x00000000	R/W
0x00002068	SEQTIMEOUT	序列器超时计数器寄存器	0x00000000	R
0x0000206C	DATAFIFORD	数据FIFO读寄存器	0x00000000	R
0x00002070	CMDFIFOWRITE	命令FIFO写寄存器	0x00000000	W
0x00002118	SEQSLPLOCK	序列器睡眠控制锁定寄存器	0x00000000	R/W
0x0000211C	SEQTRGSLP	序列器触发睡眠寄存器	0x00000000	R/W
0x000021CC	SEQ0INFO	序列0信息寄存器	0x00000000	R/W
0x000021D0	SEQ2INFO	序列2信息寄存器	0x00000000	R/W
0x000021D4	CMDFIFOWADDR	命令FIFO写地址寄存器	0x00000000	R/W
0x000021D8	CMDDATACON	命令数据控制寄存器	0x00000410	R/W
0x000021E0	DATAFIFOTHRES	数据FIFO阈值寄存器	0x00000000	R/W
0x000021E4	SEQ3INFO	序列3信息寄存器	0x00000000	R/W
0x000021E8	SEQ1INFO	序列1信息寄存器	0x00000000	R/W
0x00002200	FIFOCNTSTA	命令和数据FIFO内部数据计数寄存器	0x00000000	R
0x00002054	SYNCEXTDEVICE	同步外部器件寄存器	0x00000000	R/W
0x00000430	TRIGSEQ	触发序列寄存器	0x0000	R/WS

序列器配置寄存器—SEQCON

地址0x00002004，复位：0x00000002；名称：SEQCON

表94. SEQCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:8]	SEQWRMTR		序列器写命令的定时器。这些位充当时钟分频器，影响写命令，但不影响等待命令。当生成任意波形时，此分频器可以减小代码大小。定时器的时钟源为ACLK。	0x0	R/W
[7:5]	保留		保留。	0x0	R
4	SEQHALT	0 正常执行。 1 执行暂停。	暂停序列调试功能。此位提供了一种暂停AFE接口（包括序列器、DSP硬件加速器、FIFO等）的方法。	0x0	R/W
[3:2]	保留		保留	0x0	R
1	SEQHALTFIFOEMPTY	1 如果命令FIFO为空且序列器尝试读取（下溢状况），则序列器停止。 0 即使FIFO为空，序列器也会继续尝试读取。	如果为空，则暂停序列器。在命令FIFO为空的情况下尝试读取时（下溢状况），此位控制序列器是否停止。	0x1	R/W
0	SEQEN	0 序列器禁用（默认）。 1 序列器使能。	使能序列器。如果此位设置为1，则序列器从命令FIFO读取并执行命令。	0x0	R/W

FIFO配置寄存器—FIFOCON

地址0x00002008，复位：0x00001010；名称：FIFOCON

表95. FIFOCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:13]	DATAFIFOSRCSEL	000、001、110或111 010 011 100 101	选择数据FIFO的来源。 ADC数据。ADC数据为增益/偏移校准通过sinc3滤波器的输出。 DFT数据。实部为18位，虚部为18位。最低两位是小数，因为ADC是16位。 Sinc2滤波器输出。数据为16位。 方差。方差为30位数据，使用两个地址。 均值结果。均值为16位数据。	0x0	R/W
12	保留		保留。	0x1	R/W
11	DATAFIFOEN	0 1	数据FIFO使能。 FIFO复位。不能进行数据传输。此设置将读指针和写指针设置为默认值（空FIFO）。状态指示FIFO为空。 正常工作。FIFO未复位。	0x0	R/W
[10:0]	保留		保留。	0x0	R/W

序列器CRC值寄存器—SEQCRC

地址0x00002060，复位：0x00000001；名称：SEQCRC

SEQCRC寄存器提供从序列器执行的所有命令计算得到的校验和值。

表96. SEQCRC寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:8]	保留		保留。	0x0	R
[7:0]	CRC		序列器命令CRC值。使用的算法为CRC-8。	0x1	R

序列器命令计数器寄存器—SEQCNT

地址0x00002064，复位：0x00000000；名称：SEQCNT

SEQCNT寄存器提供命令计数，每次序列器执行一个命令时，命令计数递增1。此寄存器不受密钥保护。

表97. SEQCNT寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	Count		序列器命令计数。每次序列器执行一个命令时，此计数递增1。将1写入该寄存器时复位为0。将1写入该寄存器也会清除SEQCRC寄存器。	0x0	R/W1

序列器超时计数器寄存器—SEQTIMEOUT

地址0x00002068，复位：0x00000000；名称：SEQTIMEOUT

表98. SEQTIMEOUT寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:30]	保留		保留。	0x0	R
[29:0]	Timeout		序列器超时计数器的当前值。	0x0	R

数据FIFO读寄存器—DATAFIFORD

地址：0x0000206C；复位：0x00000000；名称：DATAFIFORD

表99. DATAFIFORD寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	DATAFIFOOUT		数据FIFO读取。如果数据FIFO为空，读取该寄存器将返回0x00000000。	0x0	R

命令FIFO写寄存器—CMDFIFOWRITE

地址0x00002070，复位：0x00000000；名称：CMDFIFOWRITE

表100. CMDFIFOWRITE寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:0]	CMDFIFOIN		命令FIFO写入。如果在命令FIFO为满时写入其中，则忽略写操作，所有当前命令不受影响。	0x0	W

序列器睡眠控制锁定寄存器—SEQSLPLOCK

地址0x00002118，复位：0x00000000；名称：SEQSLPLOCK

SEQSLPLOCK寄存器保护SEQTRGSLP寄存器。

表101. SEQSLPLOCK寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	SEQ_SLP_PW	0x0000 0xA47E5	SEQTRGSLP寄存器的密码。这些位防止序列器意外触发睡眠状态。写入0xA47E5以外的任何值就会锁定SEQTRGSLP寄存器。将此值写入该寄存器可解锁SEQTRGSLP寄存器。	0x0	R/W

序列器触发睡眠寄存器—SEQTRGSLP

地址0x0000211C，复位：0x00000000；名称：SEQTRGSLP

SEQTRGSLP寄存器受SEQSLPLOCK寄存器保护。

表102. SEQTRGSLP寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:1]	保留		保留。	0x0	R
0	TRGSLP		序列器触发睡眠。首先写入SEQSLPLOCK寄存器。将此命令放在序列的末尾。如果在序列结束时进入睡眠状态，应将此命令设置为1。	0x0	R/W

序列0信息寄存器—SEQ0INFO

地址0x000021CC，复位：0x00000000；名称：SEQ0INFO

表103. SEQ0INFO寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	SEQ0INSTNUM		SEQ0指令数。	0x0	R/W
[15:11]	保留		保留。	0x0	R
[10:0]	SEQ0STARTADDR		SEQ0起始地址。	0x0	R/W

AD5940

序列2信息寄存器—SEQ2INFO

地址0x000021D0，复位：0x00000000；名称：SEQ2INFO

表104. SEQ2INFO寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	SEQ2INSTNUM		SEQ2指令数。	0x0	R/W
[15:11]	保留		保留。	0x0	R
[10:0]	SEQ2STARTADDR		SEQ2起始地址。	0x0	R/W

命令FIFO写地址寄存器—CMDFIFOWADDR

地址0x000021D4，复位：0x00000000；名称：CMDFIFOWADDR

表105. CMDFIFOWADDR寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:11]	保留		保留。	0x0	R
[10:0]	WADDR		写地址。这些位是SRAM中用于存储命令的地址。	0x0	R/W

命令数据控制寄存器—CMDDATACON

地址0x000021D8，复位：0x00000410；名称：CMDDATACON

表106. CMDDATACON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:9]	DATAEMMDE		数据FIFO模式选择。 10 FIFO模式。 11 流模式。	0x2	R/W
[8:6]	DATA_MEM_SEL		数据FIFO大小选择。 000 保留。 001 2 kB SRAM。 010 4 kB SRAM。 011 6 kB SRAM。	0x0	R/W
[5:3]	CMDMEMMDE		命令FIFO模式。 01 存储器模式。 10 保留。 11 保留。	0x2	R/W
[2:0]	CMD_MEM_SEL		命令存储器选择。 0x0 保留。 0x1 2 kB SRAM。 0x2 4 kB SRAM。 0x3 6 kB SRAM。	0x0	R/W

数据FIFO阈值寄存器—DATAFIFOTHRES

地址0x000021E0，复位：0x00000000；名称：DATAFIFOTHRES

表107. DATAFIFOTHRES寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	HIGHTHRES		高阈值。	0x0	R/W
[15:0]	保留		保留。	0x0	R

序列3 信息寄存器—SEQ3INFO

地址0x000021E4，复位：0x00000000；名称：SEQ3INFO

表108. SEQ3INFO寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	INSTNUM		SEQ3指令数。	0x0	R/W
[15:11]	保留		保留。	0x0	R
[10:0]	STARTADDR		SEQ3起始地址。	0x0	R/W

序列1 信息寄存器—SEQ1INFO

地址0x000021E8，复位：0x00000000；名称：SEQ1INFO

表109. SEQ1INFO寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	SEQ1INSTNUM		SEQ1指令数。	0x0	R/W
[15:11]	保留		保留。	0x0	R
[10:0]	SEQ1STARTADDR		SEQ1起始地址。	0x0	R/W

命令和数据 FIFO 内部数据计数寄存器—FIFOCNTSTA

地址0x00002200，复位：0x00000000；名称：FIFOCNTSTA

表110. FIFOCNTSTA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	DATAFIFOCNTSTA[10:0]		数据FIFO中的当前字数	0x0	R
[15:0]	保留		保留	0x0	R

同步外部器件寄存器—SYNCEXTDEVICE

地址0x00002054，复位：0x00000000；名称：SYNCEXTDEVICE

表111. SYNCEXTDEVICE寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:8]	保留		保留。	0x0	R
[7:0]	同步		GPIOx的输出数据。有关如何控制GPIOx的信息，参见GPIOCON寄存器。将1写入相应的位时，对应的GPIOx设置为高电平。写入0时，对应的GPIOx设置为0。	0x0	R/W

触发序列寄存器—TRIGSEQ

地址0x00000430，复位：0x0000；名称：TRIGSEQ

表112. TRIGSEQ寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
3	TRIG3		触发序列3。	0x0	R/W
2	TRIG2		触发序列2。	0x0	R/W
1	TRIG1		触发序列1。	0x0	R/W
0	TRIG0		触发序列0。	0x0	R/WS

波形发生器

AD5940采用数字波形发生器来生成正弦波、梯形波和方波。本部分介绍如何使用波形发生器。

波形发生器特性

波形发生器能够生成正弦波、梯形波和方波，可与高速DAC或低功耗DAC配合使用。

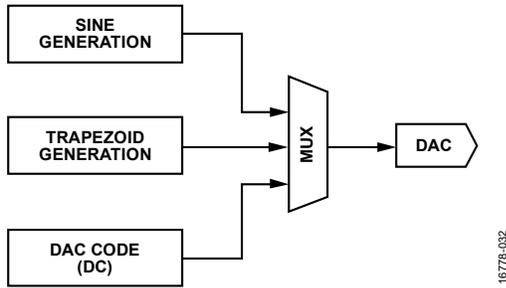


图41. 波形发生器简化框图

波形发生器操作

要能使波形发生器模块，须将AFECON寄存器的WAVEGENEN位设置为1。当此位使能时，所选波形源就会启动并循环，直到禁用该模块(WAVEGENEN = 0)或选择其他源为止。禁用该模块时，DAC输出电压保持不变，直至选择其他波形（通过写入WGCON寄存器的TYPESEL位）或波形复位。

正弦波发生器

正弦波发生器的框图如图42所示。

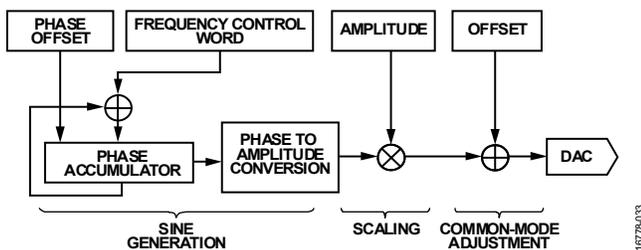


图42. 正弦波发生器

使用频率控制字（WGFCW位[30:0]）调整输出频率(f_{OUT})，计算公式如下：

$$f_{OUT} = f_{ACLK} \times SINEFCW / 2^{30}$$

其中：

f_{ACLK} 为ACLK的频率16 MHz。

SINEFCW为WGFCW寄存器的位[30:0]。

正弦波发生器含有一个由WGOFFSET寄存器控制的可编程相位偏移。当使能时，相位累加器使用相位偏移寄存器的内容进行初始化。正弦波发生器启动后，相位增量始终为正。

梯形波发生器

梯形波形的定义如图43所示

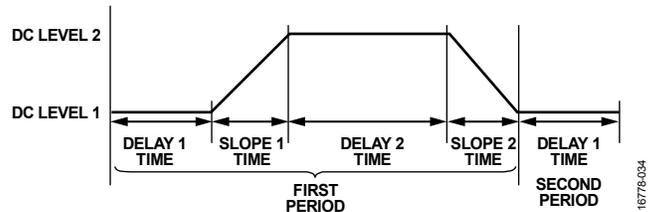


图43. 梯形波形定义

图43所示的六个参数可由用户通过WGDCLEVEL1、WGDCLEVEL2、WGDELAY1、WGDELAY2、WDSLOPE1和WGSLOPE2寄存器进行编程。这些变量定义了梯形波形。将WGSLOPEx寄存器设置为0x00000即可生成方波。时间以DAC更新时钟的周期数表示；对于梯形函数，时钟频率设置为320 kHz。梯形波形的周期开始于WGDELAY1起始时，结束于WGSLOPE2完成时。梯形波会继续循环到被用户禁用为止。

波形发生器与低功耗DAC配合使用

虽然波形发生器主要设计用于高速DAC，但它也可以与低功耗DAC一起用于超低功耗和低带宽应用。要配置低功耗DAC以生成波形，须将LPDACCON寄存器的位6设置为1。梯形波或正弦波可以如前所述进行选择。当波形发生器配合低功耗DAC使用时，必须选择32 kHz振荡器作为系统时钟，这会限制信号的带宽。

波形发生器寄存器

表113. 用于高速DAC的波形发生器寄存器汇总

地址	名称	描述	复位	访问类型
0x00002014	WGCON	波形发生器配置寄存器。	0x00000030	R/W
0x00002018	WGDCLEVEL1	波形发生器寄存器，梯形波直流电平1。	0x00000000	R/W
0x0000201C	WGDCLEVEL2	波形发生器寄存器，梯形波直流电平2。	0x00000000	R/W
0x00002020	WGDELAY1	波形发生器寄存器，梯形波延迟1时间。	0x00000000	R/W
0x00002024	WGSLOPE1	波形发生器寄存器，梯形波斜率1时间。	0x00000000	R/W
0x00002028	WGDELAY2	波形发生器寄存器，梯形波延迟2时间。	0x00000000	R/W
0x0000202C	WGSLOPE2	波形发生器寄存器，梯形波斜率2时间。	0x00000000	R/W
0x00002030	WGFCW	波形发生器寄存器，正弦波频率控制字。	0x00000000	R/W
0x00002034	WGPHASE	波形发生器寄存器，正弦波相位偏移。	0x00000000	R/W
0x00002038	WGOFFSET	波形发生器寄存器，正弦波偏移。	0x00000000	R/W
0x0000203C	WGAMPLITUDE	波形发生器寄存器，正弦波幅度。	0x00000000	R/W

波形发生器配置寄存器—WGCON

地址0x00002014，复位：0x00000030；名称：WGCON

表114. WGCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:6]	保留		保留	0x0	R
5	DACGAINCAL		旁路DAC增益。使用ADI工厂调整期间计算并存储在DACGAIN寄存器中的DAC增益。 0 旁路DAC增益校正。 1 执行DAC增益校正。	0x1	R/W
4	DACOFFSETCAL		旁路DAC偏移。使用校准程序期间计算的DAC偏移。 0 旁路DAC偏移校正。 1 执行DAC偏移校正。当LPDACCON0位0 = 0时，偏移值位于DACOFFSET寄存器（低功耗模式）和DACOFFSETHS寄存器（高功率模式）中。当LPDACCON0位0 = 1时，偏移值位于DACOFFSETATTEN寄存器（低功耗模式）和DACOFFSETATTENHS寄存器（高功率模式）中。	0x1	R/W
3	保留		保留。	0x0	R
[2:1]	TYPESEL		这些位选择波形类型。 00 直接写入DAC。用户代码直接写入HSDACDAT寄存器。 10 正弦波。将AFECON寄存器中的WAVEGENEN位设置为1。DAC输出正弦波。 11 梯形波。将AFECON寄存器中的WAVEGENEN位设置为1。DAC输出梯形波。	0x0	R/W
0	TRAPRSTEN		复位梯形波形发生器。输出从延迟1周期开始时重新启动，输出对应于直流电平1。复位立即生效。复位梯形波发生器后，此位的值回到0。 0 禁用梯形波形发生器复位。 1 使能梯形波形发生器复位。	0x0	W

波形发生器梯形波直流电平1寄存器—WGDCLEVEL1

地址0x00002018，复位：0x00000000；名称：WGDCLEVEL1

表115. WGDCLEVEL1寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	TRAPDCLEVEL1		用于梯形波形生成的直流电平1值。	0x0	R/W

波形发生器梯形波直流电平 2 寄存器—WGDCLEVEL2

地址0x0000201C，复位：0x00000000；名称：WGDCLEVEL2

表116. WGDCLEVEL2寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	TRAPDCLEVEL2		用于梯形波形生成的直流电平2值。	0x0	R/W

波形发生器梯形波延迟 1 时间寄存器—WGDELAY1

地址0x00002020，复位：0x00000000；名称：WGDELAY1

表117. WGDELAY1寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	DELAY1		用于梯形波形生成的延迟1值。时间单位为DAC更新速率。	0x0	R/W

波形发生器梯形波斜率 1 时间寄存器—WGSLOPE1

地址0x00002024，复位：0x00000000；名称：WGSLOPE1

表118. WGSLOPE1寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	SLOPE1		用于梯形波形生成的斜率1值。时间单位为DAC更新速率。对于梯形波生成，DAC更新速率固定为320 kHz。	0x0	R/W

波形发生器梯形波延迟 2 时间寄存器—WGDELAY2

地址0x00002028，复位：0x00000000；名称：WGDELAY2

表119. WGDELAY2寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	DELAY2		用于梯形波形生成的延迟2值。时间单位为DAC更新速率。对于梯形波生成，DAC更新速率固定为320 kHz。	0x0	R/W

波形发生器梯形波斜率 2 时间寄存器—WGSLOPE2

地址0x0000202C，复位：0x00000000；名称：WGSLOPE2

表120. WGSLOPE2寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	SLOPE2		用于梯形波形生成的斜率2值。时间单位为DAC更新速率。对于梯形波生成，DAC更新速率固定为320 kHz。	0x0	R/W

波形发生器正弦波频率控制字寄存器—WGFCW

地址0x00002030，复位：0x00000000；名称：WGFCW

表121. WGFCW寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:24]	保留		保留。	0x0	R
[30:0]	SINEFCW		正弦波发生器频率控制字。这些位选择正弦波形的输出频率。输出频率(f_{OUT}) = $f_{ACLK} \times (\text{SINEFCW}/2^{30})$ 。为了获得准确的DFT结果并避免频谱泄漏， $f_{OUT}/(\text{DFT输入数据速率}/N)$ 必须是整数，其中N为DFT的输入数据数量。参阅DFTCON寄存器中的DFTNUM位（见表48）。由于输入数据源不同，DFT输入数据速率可能不同。参阅DFTCON寄存器中的DFTINSEL位（见表48）。Sinc3作为DFT的输入数据输出（DFT输入数据速率 = ADC输出数据速率（1.6MHz或800kHz）/SINC3_OSR）。参阅ADCFILTERCON寄存器中的SINC3OSR位（见表42）。旁路sinc3时，参阅ADCFILTERCON寄存器中的SINC3BYP位（见表42）。如果DFT输入数据速率 = 800 kHz，则ADC输出数据速率必须设置为800 kHz。参阅ADCFILTERCON寄存器中的ADCSAMPLERATE位 = 1（见表42）。一般公式为ADC_FS/SINC3_OSR/SINC2_OS。参阅ADCFILTERCON寄存器中的SINC2OSR位（见表42）。 有关更多信息，请参阅“高性能ADC电路”部分。	0x0	R/W

波形发生器正弦波相位偏移寄存器—WGPHASE

地址0x00002034，复位：0x00000000；名称：WGPHASE

表122. WGPHASE寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	SINEOFFSET		正弦波相位偏移。SINEOFFSET位[19:0] = 相位（度）/360×2 ²⁰ 。例如，为了获得45°相位偏移，SINEOFFSET位[19:0] = 45/360×2 ²⁰ 。设置WGCON寄存器中的TYPESEL位和AFECON寄存器中的WAVEGENEN位之前，必须先设置该寄存器。	0x0	R/W

波形发生器正弦波偏移寄存器—WGOFFSET

地址0x00002038，复位：0x00000000；名称：WGOFFSET

表123. WGOFFSET寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	SINEOFFSET		正弦波偏移。在正弦波模式下，波形发生器输出会增加此偏移。该值是以二进制补码格式表示的带符号数。设置WGCON寄存器中的TYPESEL位和AFECON寄存器中的WAVEGENEN位之前，必须先设置该寄存器。	0x0	R/W

波形发生器正弦波幅度寄存器—WGAMPLITUDE

地址0x0000203C，复位：0x00000000；名称：WGAMPLITUDE

表124. WGAMPLITUDE寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:11]	保留		保留。	0x0	R
[10:0]	SINEAMPLITUDE		正弦波幅度，无符号数。在正弦波模式下，此幅度会缩放波形发生器。DAC输出电压由此值以及HSDACCON寄存器中的ATTENEN位和INAMPGNMDE位决定。设置WGCON寄存器中的TYPESEL位和AFECON寄存器中的WAVEGENEN位之前，必须先设置该寄存器。	0x0	R/W

SPI 接口

概述

AD5940提供SPI接口以便于主机微控制器进行配置和控制。主机控制器通过SPI读取和写入存储器、寄存器、FIFO。AD5940用作SPI从器件。

SPI引脚

主机和AD5940之间的SPI连接包括 $\overline{\text{CS}}$ 、SCLK、MOSI和MISO。

片选使能

主机必须将SPI从器件使能信号连接到AD5940的 $\overline{\text{CS}}$ 输入端。为启动SPI事务，主机在第一个SCLK上升沿之前将 $\overline{\text{CS}}$ 信号驱动为低电平，并在最后一个SCLK下降沿之后再将其驱动为高电平。当 $\overline{\text{CS}}$ 输入为高电平时，AD5940忽略SPI的SCLK和MOSI信号。

SCLK

SCLK是由主机驱动至AD5940的串行时钟。最大时钟速度为16 MHz。

MOSI和MISO

MOSI是从主机驱动到AD5940的数据输入线，MISO是从AD5940到主机的数据输出线。MOSI信号和MISO信号在SCLK信号的下降沿启动，并在SCLK信号的上升沿分别由主机和AD5940采样。MOSI信号将数据从主机传送到AD5940。MISO信号在读处理期间将返回的读取数据字段从AD5940传送到主机。

SPI工作原理

主机是SPI的主器件。SPI操作的特点和要求如下：

- SCLK始终低于AD5940的系统时钟（即16 MHz）。
- 当 $\overline{\text{CS}}$ 信号变为低电平时，主机必须产生8的倍数个时钟周期。
- 通过SPI从器件的传输始终是字节对齐的。
- 在每个八位字中，首先发送和接收的是最高有效位（位7）。
- 如果 $\overline{\text{CS}}$ 信号在任何时候由主机置拉高，则当 $\overline{\text{CS}}$ 信号由主机再次拉低时，AD5940便可接受新的SPI事务。 $\overline{\text{CS}}$ 变高和再次变低之间的最短时间是 t_{10} （见表4）。

命令字节

在SPI事务中从主机发送到AD5940的第一个字节是命令字节。命令字节指定用于SPI事务的SPI协议。表125中详细列出了可用的命令。

表125. SPI命令

命令	值	描述
SPICMD_SETADDR	0x20	设置SPI事务的寄存器地址
SPICMD_READREG	0x6D	指定SPI事务为读处理
SPICMD_WRITEREG	0x2D	指定SPI事务为写处理
SPICMD_READFIFO	0x5F	读取FIFO的命令

AD5940提供两种主要SPI处理协议：写入和读取寄存器以及从数据FIFO读取数据。

写入和读取寄存器

写入和读取寄存器需要两个SPI事务。第一个事务设置寄存器地址。第二个事务是实际读取或写入所需寄存器。以下是写入寄存器的步骤：

1. 写入命令字节并配置寄存器地址。
 - a. 将 $\overline{\text{CS}}$ 驱动为低电平。
 - b. 发送8位命令字节：SPICMD_SETADDR。
 - c. 发送要读取或写入的寄存器的16位地址。
 - d. 将 $\overline{\text{CS}}$ 拉高。
2. 将数据写入寄存器。
 - a. 将 $\overline{\text{CS}}$ 驱动为低电平。
 - b. 发送8位命令字节：SPICMD_WRITEREG。
 - c. 将16位或32位数据写入寄存器。
 - d. 将 $\overline{\text{CS}}$ 拉高。
3. 从寄存器读取数据。
 - a. 将 $\overline{\text{CS}}$ 驱动为低电平。
 - b. 发送8位命令字节：SPICMD_READREG。
 - c. 在SPI总线上发送一个虚拟字节以启动读操作。
 - d. 读取返回的16位或32位数据。
 - e. 将 $\overline{\text{CS}}$ 拉高。

从数据FIFO读取数据

从数据FIFO回读数据有两种方法：按“写入和读取寄存器部分”所述读取DATAFIFORD寄存器，或实现快速FIFO读协议。

如果数据FIFO中的结果少于三个，可以从DATAFIFORD寄存器中回读数据。但如果FIFO中有三个以上的结果，则应实现更高效的SPI处理协议。以下部分及图44说明了该协议。

从数据FIFO读取数据

要从数据FIFO中读取数据，请执行以下步骤：

1. 将 $\overline{\text{CS}}$ 驱动为低电平。
2. 发送一个8位命令字节：SPICMD_READFIFO。
3. 在回读有效数据之前，应通过SPI总线传输六个虚拟字节。
4. 连续读取DATAFIFORD寄存器，直到只剩下两个结果。
5. 使用非零偏移回读最后两个数据点。
6. 将 $\overline{\text{CS}}$ 拉高。

处理协议如图44所示。在通过高级外设总线(APB)返回有效数据之前，需要进行六次虚拟读操作。该图还说明了为什么使用非零偏移回读最后两个FIFO结果。在图44中，当SPI总线传输数据B时，APB读取数据C。假设“APB读取B”是FIFO中的最后一个数据，则读取偏移(ROFFSETC)设置为非零值。然后，APB读取DATAFIFORD之外的寄存器。如果APB继续读取DATAFIFORD寄存器，则数据FIFO会下溢，导致下溢错误。

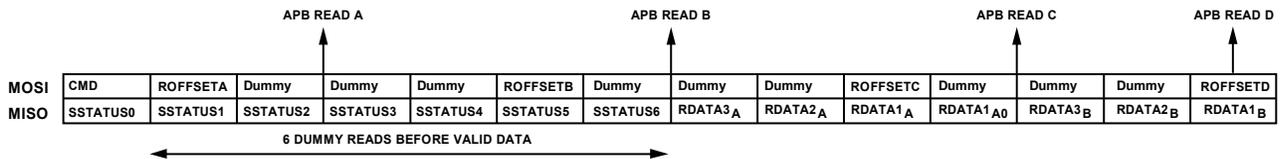


图44. 数据FIFO读协议

睡眠和唤醒定时器

睡眠和唤醒定时器特性

AD5940集成了一个20位睡眠和唤醒定时器。睡眠和唤醒定时器提供对序列器的自动控制，并且可以按从SEQ0到SEQ3的任何顺序依次运行多达八个序列。定时器由内部32 kHz振荡器时钟源提供时钟。

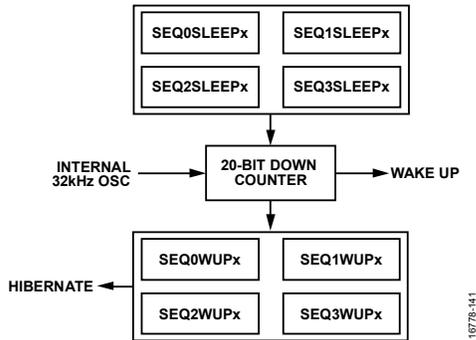


图45. 睡眠和唤醒定时器框图

睡眠和唤醒定时器概述

睡眠和唤醒定时器模块由一个倒计时的20位定时器组成。时钟源为32 kHz内部低频振荡器。

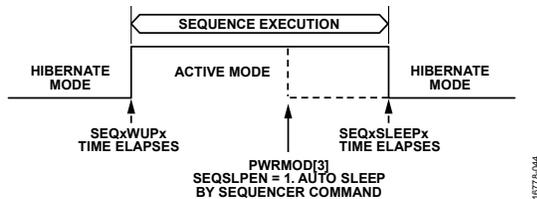


图46. 睡眠和唤醒时序图

当定时器到期时，器件会自动唤醒并运行序列。最多可以按顺序运行八个序列。

当定时器到期时，器件返回睡眠状态。如果定时器在序列完成执行之前到期，则序列中的剩余命令会被忽略。因此，用户代码必须确保SEQxSLEEPx寄存器中的值足够大，以允许序列执行所有命令。

建议使用唤醒定时器禁用定时器睡眠功能（PWRMOD位2 = 0），并使用序列器进入休眠模式。设置PWRMOD位3 = 1，使序列器可将器件置于休眠模式。

配置一个确定的序列顺序

睡眠和唤醒定时器提供了按特定顺序定期执行序列的功能。序列的执行顺序在SEQORDER寄存器中定义。该寄存器中有8个可用槽，从A到H。每个槽可配置为四个序列中的任何一个。图47显示了此特性的一个示例。有三个确定的执行序列，SEQ1、SEQ2和SEQ3，如图47所示。

要配置AD5940以实现此序列顺序，请采用以下寄存器设置：

1. SEQORDER位SEQA = 0 (SEQ0)
2. SEQORDER位SEQB = 1 (SEQ1)
3. SEQORDER位SEQC = 2 (SEQ2)
4. SEQORDER位SEQD = 3 (SEQ3)
5. CON位ENDSEQ = 3 (结束于序列D)



图47. 序列顺序图

睡眠和唤醒定时器建议操作

使用睡眠和唤醒定时器时，ADI公司建议采用以下步骤来优化性能和功耗：

1. 将PWRMOD位2设置为0以禁用定时器睡眠功能。睡眠唤醒定时器不会将器件置于休眠模式，而是在序列结束时通过写入SEQTRG寄存器将器件置于睡眠模式。此睡眠模式可优化功耗。
2. 将TMRCON位0设置为1以启用定时器唤醒功能。
3. 将PWRMOD位3设置为1并将SEQSLPLOCK寄存器设置为0xA47E5，使序列器可以触发睡眠。
4. 在CON位[3:1]中设置最终序列。如果仅使用一个序列，请选择该序列。
5. 将睡眠时间和唤醒时间写入SEQxSLEEPH、SEQxSLEEPL、SEQxWUPH和SEQxWUPL寄存器。
6. 使用SEQORDER寄存器配置触发序列的顺序。
7. 写入CON位0 = 1以启用定时器。

当 CON 位 0 = 1 时，定时器加载来自 SEQxWUPH 和 SEQxWUPL 寄存器的值并开始倒计时。当定时器达到零时，器件唤醒并按 SEQORDER 位[1:0]中指定的顺序执行序列。定时器加载来自 SEQxSLEEPH 和 SEQxSLEEPL 寄存器的值，并在序列器运行时再次开始倒计时。当定时器到期时，如果 TMRCON 位 0 = 1，则 AD5940 返回睡眠状态。如果 PWRMOD 位 3 = 1，则 AD5940 在最后一个序列结束时返回睡眠状态。

睡眠和唤醒定时器寄存器

表126. 睡眠和唤醒定时器寄存器汇总

地址	名称	描述	复位	访问类型
0x00000800	CON	定时器控制寄存器	0x0000	R/W
0x00000804	SEQORDER	顺序控制寄存器	0x0000	R/W
0x00000808	SEQ0WUPL	序列0唤醒时间寄存器(LSB)	0xFFFF	R/W
0x0000080C	SEQ0WUPH	序列0唤醒时间寄存器(MSB)	0x000F	R/W
0x00000810	SEQ0SLEEPL	序列0睡眠时间寄存器(LSB)	0xFFFF	R/W
0x00000814	SEQ0SLEEPH	序列0睡眠时间寄存器(MSB)	0x000F	R/W
0x00000818	SEQ1WUPL	序列1唤醒时间寄存器(LSB)	0xFFFF	R/W
0x0000081C	SEQ1WUPH	序列1唤醒时间寄存器(MSB)	0x000F	R/W
0x00000820	SEQ1SLEEPL	序列1睡眠时间寄存器(LSB)	0xFFFF	R/W
0x00000824	SEQ1SLEEPH	序列1睡眠时间寄存器(MSB)	0x000F	R/W
0x00000828	SEQ2WUPL	序列2唤醒时间寄存器(LSB)	0xFFFF	R/W
0x0000082C	SEQ2WUPH	序列2唤醒时间寄存器(MSB)	0x000F	R/W
0x00000830	SEQ2SLEEPL	序列2睡眠时间寄存器(LSB)	0xFFFF	R/W
0x00000834	SEQ2SLEEPH	序列2睡眠时间寄存器(MSB)	0x000F	R/W
0x00000838	SEQ3WUPL	序列3唤醒时间寄存器(LSB)	0xFFFF	R/W
0x0000083C	SEQ3WUPH	序列3唤醒时间寄存器(MSB)	0x000F	R/W
0x00000840	SEQ3SLEEPL	序列3睡眠时间寄存器(LSB)	0xFFFF	R/W
0x00000844	SEQ3SLEEPH	序列3睡眠时间寄存器(MSB)	0x000F	R/W
0x00000A1C	TMRCON	定时器唤醒配置寄存器	0x0000	R/W

定时器控制寄存器—CON

地址 0x00000800，复位：0x0000；名称：CON

CON 寄存器是唤醒定时器控制寄存器。

表127. CON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:7]	保留		保留。	0x0	R
6	MSKTRG		屏蔽睡眠和唤醒定时器触发序列的功能。此位屏蔽睡眠和唤醒定时器触发序列的功能。屏蔽触发后，它不会进入序列器。	0x0	R/W
[5:4]	保留		保留。	0x0	R
[3:1]	ENDSEQ		结束序列。这些位选择一个SEQORDER位以结束时序序列。 0 睡眠和唤醒定时器停止于序列A，然后返回到序列A。 1 睡眠和唤醒定时器停止于序列B，然后返回到序列A。 10 睡眠和唤醒定时器停止于序列C，然后返回到序列A。 11 睡眠和唤醒定时器停止于序列D，然后返回到序列A。 100 睡眠和唤醒定时器停止于序列E，然后返回到序列A。 101 睡眠和唤醒定时器停止于序列F，然后返回到序列A。 110 睡眠和唤醒定时器停止于序列G，然后返回到序列A。 111 睡眠和唤醒定时器停止于序列H，然后返回到序列A。	0x0	R/W

使用内部32 kHz振荡器时，最大休眠时间为32秒。

要计算SEQxWUPx和SEQxSLEEPx寄存器的码值，请使用下式：

$$Code = ClkFreq \times Time$$

其中：

Code为SEQxWUPx寄存器的码值。

ClkFreq为内部振荡器的频率，单位为Hz。

Time为所需的超时持续时间（秒）。

AD5940

位	位名称	设置	描述	复位	访问类型
0	EN	0 1	睡眠和唤醒定时器使能位。 使能睡眠和唤醒计时器。 禁用睡眠和唤醒计时器。	0x0	R/W

顺序控制寄存器—SEQORDER

地址 0x00000804, 复位: 0x0000; 名称: SEQORDER

SEQORDER 寄存器控制命令序列执行顺序。

表 128. SEQORDER 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:14]	SEQH	0 1 10 11	序列H配置。这些位为定时器序列H选择SEQ0、SEQ1、SEQ2或SEQ3。 填入SEQ0。 填入SEQ1。 填入SEQ2。 填入SEQ3。	0x0	R/W
[13:12]	SEQG	0 1 10 11	序列G配置。这些位为定时器序列G选择SEQ0、SEQ1、SEQ2或SEQ3。 填入SEQ0。 填入SEQ1。 填入SEQ2。 填入SEQ3。	0x0	R/W
[11:10]	SEQF	0 1 10 11	序列F配置。这些位为定时器序列F选择SEQ0、SEQ1、SEQ2或SEQ3。 填入SEQ0。 填入SEQ1。 填入SEQ2。 填入SEQ3。	0x0	R/W
[9:8]	SEQE	0 1 10 11	序列E配置。这些位为定时器序列E选择SEQ0、SEQ1、SEQ2或SEQ3。 填入SEQ0。 填入SEQ1。 填入SEQ2。 填入SEQ3。	0x0	R/W
[7:6]	SEQD	0 1 10 11	序列D配置。这些位为定时器序列D选择SEQ0、SEQ1、SEQ2或SEQ3。 填入SEQ0。 填入SEQ1。 填入SEQ2。 填入SEQ3。	0x0	R/W
[5:4]	SEQC	0 1 10 11	序列C配置。这些位为定时器序列C选择SEQ0、SEQ1、SEQ2或SEQ3。 填入SEQ0。 填入SEQ1。 填入SEQ2。 填入SEQ3。	0x0	R/W
[3:2]	SEQB	0 1 10 11	序列B配置。这些位为定时器序列B选择SEQ0、SEQ1、SEQ2或SEQ3。 填入SEQ0。 填入SEQ1。 填入SEQ2。 填入SEQ3。	0x0	R/W
[1:0]	SEQA	0 1 10 11	序列A配置。这些位为定时器序列A选择SEQ0、SEQ1、SEQ2或SEQ3。 填入SEQ0。 填入SEQ1。 填入SEQ2。 填入SEQ3。	0x0	R/W

序列0至序列3唤醒时间寄存器(LSB)—SEQxWUPL

地址 0x00000808, 复位: 0xFFFF; 名称: SEQ0WUPL

地址 0x00000818, 复位: 0xFFFF; 名称: SEQ1WUPL

地址 0x00000828, 复位: 0xFFFF; 名称: SEQ2WUPL

地址 0x00000838, 复位: 0xFFFF; 名称: SEQ3WUPL

这些寄存器设置序列睡眠时间。计数器为 20 位。这些寄存器设置 16 个 LSB。当此定时器到期时, 器件会唤醒。

表 129. SEQxWUPL 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	WAKEUPTIME0[15:0]		序列和睡眠周期。此寄存器定义器件保持睡眠模式的时间长度。当经过此时间时, 器件会唤醒。	0xFFFF	R/W

序列0至序列3唤醒时间寄存器(MSB)—SEQxWUPH

地址 0x0000080C, 复位: 0x000F; 名称: SEQ0WUPH

地址 0x0000081C, 复位: 0x000F; 名称: SEQ1WUPH

地址 0x0000082C, 复位: 0x000F; 名称: SEQ2WUPH

地址 0x0000083C, 复位: 0x000F; 名称: SEQ3WUPH

这些寄存器设置序列睡眠时间。计数器为 20 位。这些寄存器设置 4 个 MSB。当此定时器到期时, 器件会唤醒。

表 130. SEQxWUPH 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
[3:0]	WAKEUPTIME0[19:16]		序列和睡眠周期。此寄存器定义器件保持睡眠模式的时间长度。当经过此时间时, 器件会唤醒。	0xF	R/W

序列0至序列3睡眠时间寄存器(LSB)—SEQxSLEEPL

地址 0x00000810, 复位: 0xFFFF; 名称: SEQ0SLEEPL

地址 0x00000820, 复位: 0xFFFF; 名称: SEQ1SLEEPL

地址 0x00000830, 复位: 0xFFFF; 名称: SEQ2SLEEPL

地址 0x00000840, 复位: 0xFFFF; 名称: SEQ3SLEEPL

SEQxSLEEPL 寄存器定义 SEQ0 至 SEQ3 的器件活动时间。计数器为 20 位。这些寄存器设置 16 个 LSB。

表 131. SEQxSLEEPL 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	SLEEPTIME0[15:0]		序列和活动周期。此寄存器定义器件保持活动模式的时间长度。当经过此时间时, 器件返回睡眠模式。	0xFFFF	R/W

序列0至序列3睡眠时间寄存器(MSB)—SEQxSLEEPH

地址 0x00000814, 复位: 0x000F; 名称: SEQ0SLEEPH

地址 0x00000824, 复位: 0x000F; 名称: SEQ1SLEEPH

地址 0x00000834, 复位: 0x000F; 名称: SEQ2SLEEPH

地址 0x00000844, 复位: 0x000F; 名称: SEQ3SLEEPH

SEQxSLEEPH 寄存器定义 SEQ0 至 SEQ3 的器件活动时间。计数器为 20 位。这些寄存器设置 4 个 MSB。

表 132. SEQxSLEEPH 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
[3:0]	SLEEPTIME0[19:16]		序列和活动周期。此寄存器定义器件保持活动模式的时间长度。当经过此时间时, 器件返回睡眠模式。	0xF	R/W

AD5940

定时器唤醒配置寄存器—TMRCON

地址 0x00000A1C，复位：0x0000；名称：TMRCON

表133. TMRCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:1]	保留		保留。	0x0	R
0	TMRINTEN	0 1	唤醒定时器使能。进入休眠模式之前设置此位，使得睡眠和唤醒定时器可以唤醒芯片。 禁用唤醒定时器。 使能唤醒定时器。	0x0	R/W

中断

AD5940提供多种中断选项。这些中断可配置为切换GPIOx引脚以响应中断事件。

中断控制器中断

中断控制器分为两个模块。每个模块由一个INTCSELx寄存器和一个INTCFLAGx寄存器组成。INTCPOL和INTCCLR寄存器是两个模块通用的。在INTCSELx寄存器中使能某个中断后，INTCFLAGx寄存器中的相应位会置1。可用中断源如表134所示。INTCFLAGx中断可配置为切换GPIOx引脚以响应中断事件。

配置中断

配置中断源之前，必须将GPIOx引脚配置为中断输出。GPIO0、GPIO3和GPIO6可以配置为INT0输出。GPIO4和GPIO7可以配置为INT1输出。更多信息请参阅“数字端口复用”部分。用户可以在INTCPOL寄存器中设置中断极性（上升沿或下降沿）。当触发中断时，选定的GPIOx引脚反转，提醒主机微控制器发生了中断事件。要清除中断源，须写入INTCCLR寄存器中的相应位。

自定义中断

用户可以在INTCSELx位[12:9]中选择四个自定义中断源。这些自定义中断可以通过写入AFEGENINTSTA寄存器的相应位来产生中断事件。只能通过序列器写入该寄存器。使用SPI写入AFEGENINTSTA寄存器无效。

外部中断配置

AD5940实现了8个外部中断。可以配置这些外部中断来检测以下类型事件的任意组合：

- 上升沿。逻辑检测到从低到高的跃迁并产生一个脉冲。
- 下降沿。逻辑检测到从高到低的跃迁并产生一个脉冲。
- 上升或下降沿。逻辑检测到从低到高或从高到低的跃迁并产生一个脉冲。
- 高电平。逻辑检测到高电平。中断线保持有效，直到外部源置为无效。
- 低电平。逻辑检测到低电平。中断线保持有效，直到外部源置为无效。

外部中断检测单元模块允许外部事件唤醒处于休眠模式的AD5940。

表134. 中断源汇总

INTCFLAGx寄存器标志名称	中断源描述
FLAG0	ADC结果IRQ状态。
FLAG1	DFT结果IRQ状态。
FLAG2	Sinc2滤波器结果就绪IRQ状态。
FLAG3	温度结果IRQ状态。
FLAG4	ADC最小值不合格IRQ状态。
FLAG5	ADC最大值不合格IRQ状态。
FLAG6	ADC变化值不合格IRQ状态。
FLAG7	均值IRQ状态。
FLAG8	方差IRQ状态。
FLAG13	引导加载完成IRQ状态。
FLAG15	序列结束IRQ状态。
FLAG16	序列器超时已完成IRQ状态。参见“定时器命令”部分。
FLAG17	序列器超时命令错误IRQ状态。参见“定时器命令”部分。
FLAG23	数据FIFO满IRQ状态。
FLAG24	数据FIFO空IRQ状态。
FLAG25	数据FIFO阈值IRQ状态。DATAFIFOTHRES寄存器中设置的阈值。
FLAG26	数据FIFO上溢IRQ状态。
FLAG27	数据FIFO下溢IRQ状态。
FLAG29	异常值IRQ状态。检测何时检测到异常值。
FLAG31	尝试打断IRQ状态。当序列A正在运行时，如果发生序列B请求，就会设置此中断。该中断表示序列B被忽略。

中断寄存器

表135. 中断寄存器汇总

地址	名称	描述	复位	访问类型
0x00003000	INTCPOL	中断极性寄存器	0x00000000	R/W
0x00003004	INTCCLR	中断清零寄存器	0x00000000	W
0x00003008	INTCSEL0	中断控制器选择寄存器(INT0)	0x00002000	R/W
0x0000300C	INTCSEL1	中断控制器选择寄存器(INT1)	0x00002000	R/W
0x00003010	INTCFLAG0	中断控制器标志寄存器(INT0)	0x00000000	R
0x00003014	INTCFLAG1	中断控制器标志寄存器(INT1)	0x00000000	R
0x0000209C	AFEGENINTSTA	模拟生成中断	0x00000010	R/W1C

中断极性寄存器—INTCPOL

地址0x00003000，复位：0x00000000；名称：INTCPOL

表136. INTCPOL寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:1]	保留		保留。	0x0	R
0	INTPOL		中断极性。 0 输出负边沿中断。 1 输出上升沿中断。	0x0	R/W

中断清零寄存器—INTCCLR

地址0x00003004，复位：0x00000000；名称：INTCCLR

表137. INTCCLR寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
31	INTCLR31		尝试打断中断(IRQ)。写入1清0。	0x0	W
30	保留		保留。	0x0	W
29	INTCLR29		异常值IRQ。写入1清0。	0x0	W
28	保留		保留。	0x0	W
27	INTCLR27		数据FIFO下溢IRQ。写入1清0。	0x0	W
26	INTCLR26		数据FIFO上溢IRQ。写入1清0。	0x0	W
25	INTCLR25		数据FIFO阈值IRQ。写入1清0。	0x0	W
24	INTCLR24		数据FIFO空IRQ。写入1清0。	0x0	W
23	INTCLR23		数据FIFO满IRQ。写入1清0。	0x0	W
22	保留		保留。	0x0	W
17	INTCLR17		序列器超时错误IRQ。写入1清0。	0x0	W
16	INTCLR16		序列器超时已完成IRQ。写入1清0。	0x0	W
15	INTCLR15		序列结束IRQ。写入1清0。	0x0	W
14	保留		保留。	0x0	W
13	INTCLR13		引导加载完成IRQ。写入1清0。	0x0	W
12	INTCLR12		自定义中断3(IRQ3)。写入1清0。	不适用	不适用
11	INTCLR11		自定义中断2(INR)。写入1清0。	不适用	不适用
10	INTCLR10		自定义中断1。写入1清0。	不适用	不适用
9	INTCLR9		自定义中断0。写入1清0。	不适用	不适用
8	INTCLR8		方差IRQ。写入1清0。	0x0	W
7	INTCLR7		均值IRQ。写入1清0。	0x0	W
6	INTCLR6		ADC变化值失败IRQ。写入1清0。	0x0	W
5	INTCLR5		ADC最大值失败IRQ。写入1清0。	0x0	W
4	INTCLR4		ADC最小值失败IRQ。写入1清0。	0x0	W
3	INTCLR3		温度结果IRQ。写入1清0。	0x0	W
2	INTCLR2		Sinc2滤波器结果就绪IRQ。写入1清0。	0x0	W
1	INTCLR1		DFT结果IRQ。写入1清0。	0x0	W
0	INTCLR0		ADC结果IRQ。写入1清0。	0x0	W

中断控制器选择寄存器—INTCSEL0和INTCSEL1

地址0x00003008，复位：0x00002000；名称：INTCSEL0

地址0x0000300C，复位：0x00002000；名称：INTCSEL1

表 138. INTCSEL0和INTCSEL1寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
31	INTSEL31		尝试打断IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
30	保留		保留。	0x0	R/W
29	INTSEL29		异常值IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
28	保留		保留。	0x0	R/W
27	INTSEL27		数据FIFO下溢IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
26	INTSEL26		数据FIFO上溢IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
25	INTSEL25		数据FIFO阈值IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
24	INTSEL24		数据FIFO空IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
23	INTSEL23		数据FIFO满IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
[22:18]	保留		保留。	0x0	R/W
17	INTSEL17		序列器超时错误IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
16	INTSEL16		序列器超时已完成IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
15	INTSEL15		序列结束IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
14	保留		保留。	0x0	R/W
13	INTSEL13		引导加载完成IRQ使能。 0 禁用中断。 1 使能中断。	0x1	R/W

AD5940

位	位名称	设置	描述	复位	访问类型
12	INTSEL12		自定义IRQ3使能。 0 禁用中断。 1 使能中断。	0x0	R/W
11	INTSEL11		自定义IRQ2使能。 0 禁用中断。 1 使能中断。	0x0	R/W
10	INTSEL10		自定义IRQ1使能。 0 禁用中断。 1 使能中断。	0x0	R/W
9	INTSEL9		自定义IRQ0使能。 0 禁用中断。 1 使能中断。	0x0	R/W
8	INTSEL8		方差IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
7	INTSEL7		均值IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
6	INTSEL6		ADC变化值不合格IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
5	INTSEL5		ADC最大值不合格IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
4	INTSEL4		ADC最小值不合格IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
3	INTSEL3		温度结果IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
2	INTSEL2		Sinc2滤波器结果就绪IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
1	INTSEL1		DFT结果IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W
0	INTSEL0		ADC结果IRQ使能。 0 禁用中断。 1 使能中断。	0x0	R/W

中断控制器标志寄存器—INTCFLAG0和INTCFLAG1

地址0x00003010，复位：0x00000000；名称：INTCFLAG0

地址0x00003014，复位：0x00000000；名称：INTCFLAG1

表 139. INTCFLAG0和INTCFLAG1寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
31	FLAG31		尝试打断IRQ状态。当序列A正在运行时，如果序列B请求到达，就会设置此位，表示序列B被忽略。 0 中断未置为有效。 1 中断置为有效。	0x0	R
30	保留		保留。	0x0	R
29	FLAG29		异常值IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
28	保留		保留。	0x0	R
27	FLAG27		数据FIFO下溢IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
26	FLAG26		数据FIFO上溢IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
25	FLAG25		数据FIFO阈值IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
24	FLAG24		数据FIFO空IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
23	FLAG23		数据FIFO满IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
[22:18]	保留		保留。	0x0	R
17	FLAG17		序列器超时错误IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
16	FLAG16		序列器超时已完成IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
15	FLAG15		序列结束IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
14	保留		保留。	0x0	R
13	FLAG13		引导加载完成IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R

AD5940

位	位名称	设置	描述	复位	访问类型
12	FLAG12	0 1	自定义中断3状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
11	FLAG11	0 1	自定义中断2状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
10	FLAG10	0 1	自定义中断1状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
9	FLAG9	0 1	自定义中断0状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
8	FLAG8	0 1	方差IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
7	FLAG7	0 1	均值IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
6	FLAG6	0 1	ADC变化值不合格IRQ状态。此位置1时，表示两个连续ADC结果之间的差值大于ADCDELTA寄存器指定的值。此位清0时，表示自上次清0以来，没有检测到两个连续ADC值之间的差值大于限值的情况。 0 中断未置为有效。 1 中断置为有效。	0x0	R
5	FLAG5	0 1	ADC最大值不合格IRQ状态。此位置1时，表示ADC结果大于ADCMAX寄存器指定的最大值。此位清0时，表示没有检测到ADC值大于最大值的情况。 0 中断未置为有效。 1 中断置为有效。	0x0	R
4	FLAG4	0 1	ADC最小值不合格IRQ状态。此位置1时，表示ADC结果小于ADCMIN寄存器指定的最小值。此位清0时，表示自上次清0以来，没有检测到ADC值小于最小值的情况。 0 中断未置为有效。 1 中断置为有效。	0x0	R
3	FLAG3	0 1	温度结果IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
2	FLAG2	0 1	Sinc2滤波器结果就绪IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
1	FLAG1	0 1	DFT结果IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R
0	FLAG0	0 1	ADC结果IRQ状态。 0 中断未置为有效。 1 中断置为有效。	0x0	R

模拟生成中断寄存器—AFEGENINTSTA

地址0x0000209C，复位：0x00000010；名称：AFEGENINTSTA

AFEGENINTSTA寄存器提供自定义中断生成。只能通过序列器写入此寄存器。使用SPI写入此寄存器无效。使用SPI读取此寄存器不会返回有意义的数据。

表140. AFEGENINTSTA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:4]	保留		保留。	0x1	R
3	CUSTOMINT3		通用自定义中断3。使用序列器程序手动设置此位。将1写入此位会触发中断。	0x0	R/W1C
2	CUSTOMINT2		通用自定义中断2。使用序列器程序手动设置此位。将1写入此位会触发中断。	0x0	R/W1C
1	CUSTOMINT1		通用自定义中断1。使用序列器程序手动设置此位。将1写入此位会触发中断。	0x0	R/W1C
0	CUSTOMINT0		通用自定义中断0。使用序列器程序手动设置此位。将1写入此位会触发中断。	0x0	R/W1C

外部中断配置寄存器**表141. 外部中断寄存器汇总**

地址	名称	描述	复位	访问类型
0x00000A20	EI0CON	外部中断配置0寄存器	0x0000	R/W
0x00000A24	EI1CON	外部中断配置1寄存器	0x0000	R/W
0x00000A28	EI2CON	外部中断配置2寄存器	0x0000	R/W
0x00000A30	EICLR	外部中断清零寄存器	0xC000	R/W

外部中断配置0寄存器—EI0CON

地址0x00000A20，复位：0x0000；名称：EI0CON

表142. EI0CON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
15	IRQ3EN	0 1	外部中断3使能位。在将器件置于休眠模式之前设置此位，即允许GPIO3唤醒器件。 禁用外部中断3。 使能外部中断3。	0x0	R/W
[14:12]	IRQ3MDE	000 001 010 011 100 101 110 111	外部中断3模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。 下降沿（同001）。 上升或下降沿（同010）。 高电平（同011）。	0x0	R/W
11	IRQ2EN	0 1	外部中断2使能位。在将器件置于休眠模式之前设置此位，即允许GPIO2唤醒器件。 禁用外部中断2。 使能外部中断2。	0x0	R/W
[10:8]	IRQ2MDE	000 001 010 011 100	外部中断2模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。	0x0	R/W

AD5940

位	位名称	设置	描述	复位	访问类型
		101 110 111	下降沿（同001）。 上升或下降沿（同010）。 高电平（同011）。		
7	IRQ1EN	0 1	外部中断1使能位。在将器件置于休眠模式之前设置此位，即允许GPIO1唤醒器件。 禁用外部中断1。 使能外部中断1。	0x0	R/W
[6:4]	IRQ1MDE	000 001 010 011 100 101 110 111	外部中断1模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。 下降沿（同001）。 上升或下降沿（同010）。 高电平（同011）。	0x0	R/W
3	IRQ0EN	0 1	外部中断0使能位。在将器件置于休眠模式之前设置此位，即允许GPIO0唤醒器件。 禁用外部中断0。 使能外部中断0。	0x0	R/W
[2:0]	IRQ0MDE	000 001 010 011 100 101 110 111	外部中断0模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。 下降沿（同001）。 上升或下降沿（同010）。 高电平（同011）。	0x0	R/W

外部中断配置1寄存器—EI1CON

地址0x00000A24，复位：0x0000；名称：EI1CON

表143. EI1CON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
15	IRQ7EN	0 1	外部中断7使能位。在将器件置于休眠模式之前设置此位，即允许GPIO7唤醒器件。 禁用外部中断7。 使能外部中断7。	0x0	R/W
[14:12]	IRQ7MDE	000 001 010 011 100 101 110 111	外部中断7模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。 下降沿（同001）。 上升或下降沿（同010）。 高电平（同011）。	0x0	R/W
11	IRQ6EN	0 1	外部中断6使能位。在将器件置于休眠模式之前设置此位，即允许GPIO6唤醒器件。 禁用外部中断6。 使能外部中断6。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
[10:8]	IRQ6MDE	000 001 010 011 100 101 110 111	外部中断6模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。 下降沿（同001）。 上升或下降沿（同010）。 高电平（同011）。	0x0	R/W
7	IRQ5EN	0 1	外部中断5使能位。在将器件置于休眠模式之前设置此位，即允许GPIO5唤醒器件。 禁用外部中断5。 使能外部中断5。	0x0	R/W
[6:4]	IRQ5MDE	000 001 010 011 100 101 110 111	外部中断5模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。 下降沿（同001）。 上升或下降沿（同010）。 高电平（同011）。	0x0	R/W
3	IRQ4EN	0 1	外部中断4使能位。在将器件置于休眠模式之前设置此位，即允许GPIO4唤醒器件。 禁用外部中断4。 使能外部中断4。	0x0	R/W
[2:0]	IRQ4MDE	000 001 010 011 100 101 110 111	外部中断4模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。 下降沿（同001）。 上升或下降沿（同010）。 高电平（同011）。	0x0	R/W

外部中断配置2寄存器—EI2CON

地址0x0000A28，复位：0x0000；名称：EI2CON

表144. EI2CON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
3	BUSINTEN	0 1	总线中断检测使能位。在将器件置于休眠模式之前设置此位，即允许SPI唤醒器件。 禁用总线中断唤醒。 使能总线中断唤醒。	0x0	R/W
[2:0]	BUSINTMDE	000 001 010 011 100 101 110 111	总线中断检测模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。 下降沿（同001）。 上升或下降沿（同010）。 高电平（同011）。	0x0	R/W

外部中断清零寄存器—EICLR

地址0x00000A30，复位：0xC000；名称：EICLR

表145. EICLR寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
15	AUTCLRBUSEN		使能总线中断自动清零。此位设置为1就会使能自动清零。	0x1	R/W
14	AUTCLRIRQEN		使能外部中断0至外部中断7的自动清零。此位设置为1就会使能自动清零。	0x1	R/W
[13:9]	保留		保留。	0x0	R
8	BUSINT		总线中断。此位设置为1可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
7	IRQ7		外部中断7。此位设置为1可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
6	IRQ6		外部中断6。此位设置为1可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
5	IRQ5		外部中断5。此位设置为1可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
4	IRQ4		外部中断4。此位设置为1可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
3	IRQ3		外部中断3。此位设置为1可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
2	IRQ2		外部中断2。此位设置为1可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
1	IRQ1		外部中断1。此位设置为1可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
0	IRQ0		外部中断0。此位设置为1可清除内部中断标志。此位由硬件自动清零。	0x0	R/W

数字输入/输出

数字输入/输出特性

AD5940具有8个GPIO引脚。GPIO组成一个端口，其宽度为8位。每个GPIOx包含多重功能，用户代码可配置这些功能。

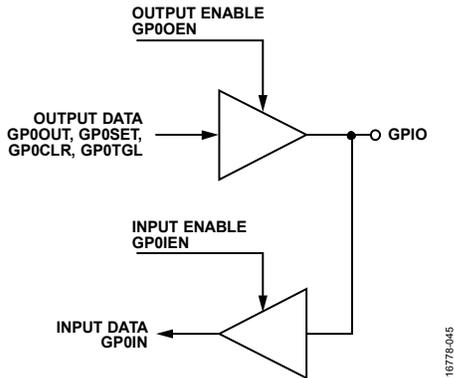


图48. 数字输入/输出示意图

数字输入/输出操作

输入/输出上拉使能

GPIO0、GPIO1、GPIO3、GPIO4、GPIO5、GPIO6和GPIO7引脚具有上拉电阻，使用GP0PE寄存器可使能或禁用这些电阻。未使用的GPIO必须禁用其相应的上拉电阻以降低功耗。

输入/输出数据输入

当使用GP0IEN寄存器将GPIOs配置为输入时，GP0IN寄存器可提供GPIO输入电平。

输入/输出数据输出

当GPIOs配置为输出时，GP0OUT寄存器值会反映在GPIOs上。

位设置

GP0端口有一个对应的位设置寄存器GP0SET。使用位设置寄存器可以设置一个或多个GPIO数据输出，而不会影响端口内的其他输出。只有对应于写数据位等于1的GPIOx才会被设置。其余GPIO不受影响。

位清零

GP0端口有一个对应的位清零寄存器GP0CLR。使用位清零寄存器可以清除一个或多个GPIO数据输出，而不会影响端口内的其他输出。只有对应于写数据位等于1的GPIOx才会被清零。其余GPIO不受影响。

位反转

GP0端口有一个对应的位反转寄存器GP0TGL。使用位反转寄存器可以反转一个或多个GPIO数据输出，而不会影响端口内的其他输出。只有对应于写数据位等于1的GPIOx引脚才会被反转。其余GPIO不受影响。

输入/输出数据输出使能

GP0端口有一个数据输出使能寄存器GP0OEN，通过该寄存器可以使能数据输出路径。当数据输出使能寄存器位设置时，GP0OUT中的值会反映在相应的GPIOx引脚上。

中断输入

每个GPIOx引脚都可以配置为对外部事件做出反应。这些事件可以检测到并用于唤醒器件或触发特定序列。这些事件在EIXCON寄存器中配置。写入EICLR寄存器中的相应位会清除中断标志。更多信息请参见“中断”部分。

中断输出

AD5940有两个外部中断，这些中断可映射到某些GPIOx引脚（参见GP0CON寄存器）。发生中断时，AD5940将GPIOx引脚设为高电平。当中断清零时，AD5940将GPIOx引脚拉低。这些中断在中断控制器寄存器中配置（参见“中断”部分）。

数字端口复用

数字端口复用模块可控制指定引脚的GPIO功能。这些选项在GP0CON寄存器中配置。

使用序列器控制GPIOx

AD5940上的每个GPIOx都可以通过序列器进行控制。在时序关键应用期间，此控制允许利用专用寄存器SYNCEXTDEVICE同步外部器件。要通过此寄存器控制GPIO，首先必须在GP0OEN寄存器中将GPIOx配置为输出，然后在GP0CON寄存器中选择同步。

表 146. GPIOx复用选项

GPIOx名称	PINxCFG位设置选项			
	00	01	10	11
GPIO0	中断0输出	序列0触发	同步外部器件0	通用输入/输出
GPIO1	通用输入/输出	序列1触发	同步外部器件1	深度睡眠
GPIO2	POR信号输出	序列2触发	同步外部器件2	外部时钟输入
GPIO3	通用输入/输出	序列3触发	同步外部器件3	中断0输出
GPIO4	通用输入/输出	序列0触发	同步外部器件4	中断1输出
GPIO5	通用输入/输出	序列1触发	同步外部器件5	外部时钟输入
GPIO6	通用输入/输出	序列2触发	同步外部器件6	中断0输出
GPIO7	通用输入/输出	序列3触发	同步外部器件7	中断1输出

GPIO寄存器

表 147. GPIO寄存器汇总

地址	名称	描述	复位	访问类型
0x00000000	GP0CON	GPIO端口0配置寄存器	0x0000	R/W
0x00000004	GP0OEN	GPIO端口0输出使能寄存器	0x0000	R/W
0x00000008	GP0PE	GPIO端口0上拉和下拉使能寄存器	0x0000	R/W
0x0000000C	GP0IEN	GPIO端口0输入路径使能寄存器	0x0000	R/W
0x00000010	GP0IN	GPIO端口0寄存数据输入寄存器	0x0000	R
0x00000014	GP0OUT	GPIO端口0数据输出寄存器	0x0000	R/W
0x00000018	GP0SET	GPIO端口0数据输出设置寄存器	0x0000	W
0x0000001C	GP0CLR	GPIO端口0数据输出清零寄存器	0x0000	W
0x00000020	GP0TGL	GPIO端口0引脚反转寄存器	0x0000	W

GPIO端口0配置寄存器—GP0CON

地址0x00000000，复位：0x0000；名称：GP0CON

GP0CON寄存器配置8个GPIO中每一个的配置。

表 148. GP0CON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:14]	PIN7CFG	00 01 10 11	GPIO 7配置位。 通用输入/输出。 序列3触发信号输入来自微控制器单元(MCU)侧。 同步外接器件7输出信号。 中断1输出。	0x0	R/W
[13:12]	PIN6CFG	00 01 10 11	GPIO6配置位。 通用输入/输出。 序列2触发信号输入来自MCU侧。 同步外接器件6输出信号。 中断0输出。	0x0	R/W
[11:10]	PIN5CFG	00 01 10 11	GPIO5配置位。 通用输入/输出。 序列1触发信号输入来自MCU侧。 同步外接器件5输出信号。 外部时钟输入(EXTCLK)。	0x0	R/W
[9:8]	PIN4CFG	00 01 10 11	GPIO4配置位。 通用输入/输出。 序列0触发信号输入来自MCU侧。 同步外接器件4输出信号。 中断1输出。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
[7:6]	PIN3CFG	00 01 10 11	GPIO3配置位。 通用输入/输出。 序列3触发信号输入来自MCU侧。 同步外接器件3输出信号。 中断0输出。	0x0	R/W
[5:4]	PIN2CFG	00 01 10 11	GPIO2配置位。 POR信号输出。 序列2触发信号输入来自MCU侧。 同步外接器件2输出信号。 外部时钟输入(EXTCLK)。	0x0	R/W
[3:2]	PIN1CFG	00 01 10 11	GPIO1配置位。 通用输入/输出。 序列1触发信号输入来自MCU侧。 同步外接器件1输出信号。 深度睡眠。睡眠标志，指示AD5940处于休眠模式。读取数据FIFO时使用。当MCU收到FIFO满或几乎满中断时，MCU等待该引脚变为高电平。然后，MCU唤醒AD5940并读取数据FIFO。读取数据FIFO后，MCU发送命令将AD5940重新置于睡眠模式。	0x0	R/W
[1:0]	PIN0CFG	00 01 10 11	GPIO0配置位。 中断0输出。 序列0触发信号输入来自MCU侧。 同步外接器件0输出信号。 通用输入/输出。	0x0	R/W

GPIO 端口0 输出使能寄存器—GPOEN

地址0x00000004，复位：0x0000；名称：GPOEN

GPOEN寄存器使能每个GPIO的输出。

表149. GPOEN寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	OEN		引脚输出驱动使能。此范围内的每个位设置时，相应引脚的输出即使能。每个位清零时，相应引脚的输出即禁用。	0x0	R/W

GPIO 端口0 上拉和下拉使能寄存器—GPOPE

地址0x00000008，复位：0x0000；名称：GPOPE

表150. GPOPE寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	PE		引脚拉动使能。此范围内的每个位设置时，相应引脚的上拉和/或下拉电阻即使能。每个位清零时，相应引脚的上拉/下拉电阻即禁用。	0x0	R/W

GPIO 端口0 输入路径使能寄存器—GPOIEN

地址0x0000000C，复位：0x0000；名称：GPOIEN

表151. GPOIEN寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	IEN		输入路径使能。每个位设置时，使能GPIOx引脚的输入路径；清零时禁用输入路径。	0x0	R/W

GPIO 端口0 寄存数据输入—GP0IN

地址0x00000010，复位：0x0000；名称：GP0IN

表152. GP0IN寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	IN		寄存数据输入。如果相应的输入缓冲器使能，则每个位反映GPIOx引脚的状态。如果引脚输入缓冲器禁用，则看到的值为零。	0x0	R

GPIO 端口0 数据输出寄存器—GP0OUT

地址0x00000014，复位：0x0000；名称：GP0OUT

表153. GP0OUT寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	OUT		数据输出。由用户代码设置，将相应的GPIOx驱动为高电平。由用户清零，将相应的GPIOx驱动为低电平。	0x0	R/W

GPIO 端口0 数据输出设置寄存器—GP0SET

地址0x00000018，复位：0x0000；名称：GP0SET

表154. GP0SET寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	置1		将输出设置为高电平。由用户代码设置，将相应的GPIOx驱动为高电平。此位清0无影响。	0x0	W

GPIO 端口0 数据输出清零寄存器—GP0CLR

地址0x0000001C，复位：0x0000；名称：GP0CLR

表155. GP0CLR寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	CLR		将输出设置为低电平。置1时，将对应的GPIOx引脚驱动到低电平。此位清0无影响。	0x0	W

GPIO 端口0 引脚反转寄存器—GP0TGL

地址0x00000020，复位：0x0000；名称：GP0TGL

表156. GP0TGL寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留	0x0	R
[7:0]	TGL		反转输出。置1时，反转对应的GPIOx引脚。此位清0无影响。	0x0	W

系统复位

AD5940提供以下复位源：

- 外部复位。
- POR。
- 器件数字部分的软件复位。低功耗PA和低功耗TIA电路不复位。

在外部硬件复位或POR期间，AD5940复位。

外部复位或硬件复位连接到外部RESET引脚。拉低此引脚时，即发生复位。所有电路和控制寄存器都返回到默认状态。

主机微控制器可通过将SWRSTCON位0清0来触发AD5940的软件复位。建议将AD5940的RESET引脚连接到主机处理器上的GPIO引脚，以便控制器能够控制硬件复位。

AD5940复位状态寄存器为RSTSTA。读取该寄存器可确定芯片的复位源。

软件复位可以忽略以确保用于偏置外部传感器的电路不受干扰。这些电路包括超低功耗DAC、功率放大器和TIA。可编程开关电路也可以配置为在复位时保持状态不变。

模拟芯片复位寄存器

表157. 模拟芯片复位寄存器汇总

地址	名称	描述	复位	访问类型
0x0000A5C	RSTCONKEY	SWRSTCON寄存器的密钥保护。	0x0000	W
0x0000424	SWRSTCON	软件复位寄存器。	0x0001	R/W
0x0000A40	RSTSTA	复位状态寄存器。	0x0000	R/W1C

RSTCON寄存器的密钥保护—RSTCONKEY

地址0x0000A5C，复位：0x0000；名称：RSTCONKEY

表158. RSTCONKEY寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	说明		复位控制密钥寄存器。SWRSTCON寄存器受密钥保护，密钥值为0x12EA。输入密钥后才能写入SWRSTCON寄存器。若在写入SWRSTCON寄存器之前写入任何其他寄存器，则保护将返回到锁定状态。	0x0	W

软件复位寄存器—SWRSTCON

地址0x0000424，复位：0x0001；名称：SWRSTCON

表159. SWRSTCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:1]	保留		保留。	0x0	R
0	SWRSTL	0 0xA158	软件复位。写入RSTCONKEY寄存器以解锁此寄存器。 不复位。 触发复位。	0x1	R/W

复位状态寄存器—RSTSTA

地址0x0000A40，复位：0x0000；名称：RSTSTA

表160. RSTSTA寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
3	MMRSWRST		MMR软件复位。写入SWRSTCON寄存器时，此位自动置1。写入1可将此位清0。	0x0	R/W1C
2	保留		保留。	0x0	R/W1C
1	EXTRST		外部复位。发生外部复位时，此位自动置1。写入1可将此位清0。	0x0	R/W1C
0	POR		AFE上电复位。发生POR时，此位自动置1。写入1可将此位清0。	0x0	R/W1C

功耗模式

AD5940有四种主要功耗模式：有效高功率模式(>80 kHz)、有效正常模式(<80 kHz)、休眠模式和关断模式。

有效高功率模式(>80 kHz)

当生成或测量80 kHz以上的高带宽信号时，建议使用有效高功率模式(>80 kHz)。选择32 MHz振荡器来驱动高速DAC和ADC电路以处理高带宽信号。要启用高功率模式，请执行如下步骤：

1. 写入PMBW = 0x000D。
2. 将系统时钟分频器设置为2，并将ADC时钟分频器设置为1。
3. 将振荡器切换到32 MHz。
4. 设置ADCFILTERCON位0 = 1以使能1.6 MHz ADC采样速率。

有效低功耗模式(<80 kHz)

有效低功耗模式(<80 kHz)是AD5940的默认工作状态。系统时钟为16 MHz内部振荡器 (PWRMOD位[1:0] = 0x1)。

休眠模式

当AD5940处于休眠模式时，高速时钟电路关断，导致所有在进入低功耗时由其提供时钟的模块都处于关断状态。32 kHz振荡器保持有效。看门狗定时器也有效。要将AD5940置于休眠模式，须写入PWRMOD位[1:0] = 0x2。建议设置

PWRMOD位14 = 0。位14控制到ADC模块的电源开关。当此开关断开时，ADC的泄漏会减少，从而降低休眠模式下的电流消耗。

低功耗DAC、基准电压源和放大器也可以保持有效以维持外部传感器的偏置。但是，电流消耗会增加。

关断模式

关断模式类似于休眠模式，但用户需要关断低功耗模拟模块。

低功耗模式

AD5940为EDA测量等超低功耗应用提供了一项功能，即写入LPMODECON寄存器可同时关断各种模块。LPMODECON寄存器中有许多位对应于某些模拟模块。通过将这些位设置为1，相应的电路即关断以节省功耗。例如，将1写入LPMODECON的位1会关断高功率基准电压源。

LPMODECON寄存器具有密钥保护。访问该寄存器之前，用户必须将0xC59D6写入LPMODEKEY寄存器。

还有一项特性对超低功耗应用有用，那就是能够利用序列器将系统时钟切换为32 kHz振荡器。要启用此特性，须将1写入LPMODECLKSEL的位0。然后，序列器便可将系统时钟切换到32 kHz振荡器。LPMODECLKSEL寄存器受LPMODEKEY寄存器的密钥保护。

功耗模式寄存器

表161. 功耗模式寄存器汇总

地址	名称	描述	复位	访问类型
0x0000A00	PWRMOD	功耗模式配置寄存器	0x0001	R/W
0x0000A04	PWRKEY	PWRMOD寄存器的密钥保护	0x0000	R/W
0x0000210C	LPMODEKEY	LPMODECLKSEL和LPMODECON寄存器的密钥保护	0x00000000	R/W
0x00002110	LPMODECLKSEL	低功耗模式时钟选择寄存器	0x00000000	R/W
0x00002114	LPMODECON	低功耗模式配置寄存器	0x00000102	R/W

功耗模式寄存器—PWRMOD

地址0x0000A00，复位：0x0001；名称：PWRMOD

表162. PWRMOD寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
15	RAMRETEN		RAM内容保留。 0 休眠模式期间不保留RAM内容。 1 休眠模式期间保留RAM内容。	0x0	R/W
14	ADCRETEN		此位使ADC电源开关在休眠模式下保持导通。 0 休眠模式期间，ADC电源开关断开。 1 休眠模式期间，ADC电源开关导通。	0x0	R/W
[13:4]	保留		保留。	0x0	R

位	位名称	设置	描述	复位	访问类型
3	SEQSLPEN		通过序列器命令执行自动睡眠功能。 0 禁用序列器的自动睡眠功能。 1 使能序列器的自动睡眠功能。	0x0	R/W
2	TMRSLPEN		通过睡眠和唤醒定时器执行自动睡眠功能。 0 禁用睡眠和唤醒定时器的自动睡眠功能。 1 使能睡眠和唤醒定时器的自动睡眠功能。	0x0	R/W
[1:0]	PWRMOD		功耗模式控制位。读取时，这些位包含通过用户代码进入的最后功耗模式值。 01 有效模式。正常工作模式。所有数字电路都上电。用户可以通过禁用输入时钟来选择性关闭某些模块。 10 休眠模式。数字核心关断。大多数AFE芯片模块都关断（低功耗DAC和基准电压源可以保持有效以偏置外部传感器）。SRAM关断，保留或不保留内容。高速时钟关断。只有低速时钟上电。 11 保留。	0x1	R/W

PWRMOD寄存器的密钥保护—PWRKEY

地址0x0000A04，复位：0x0000；名称：PWRKEY

表163. PWRKEY寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	PWRKEY		PWRMOD密钥寄存器。PWRMOD寄存器受密钥保护。要更改PWRMOD寄存器的值，需要两次写入密钥：先写入0x4859，再写入0xF27B。然后，写入PWRMOD寄存器。若在写入PWRMOD之前写入任何其它寄存器，则保护将返回锁定状态。	0x0	R/W

低功耗模式AFE控制锁定寄存器—LPMODEKEY

地址0x0000210C，复位：0x00000000；名称：LPMODEKEY

LPMODEKEY寄存器保护LPMODECLKSEL和LPMODECON寄存器。

表164. LPMODEKEY寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	说明		这些位是控制低功耗模式的序列器相关寄存器的密钥。密钥用于防止意外写入寄存器。	0x0	R/W
		0xC59D6	序列器写操作时钟相关寄存器。		
		0x00000	锁定序列器写操作时钟相关寄存器。写入非0xC59D6的任何值会锁定序列器读/写操作时钟相关寄存器。		

低功耗模式时钟选择寄存器—LPMODECLKSEL

地址0x00002110，复位：0x00000000；名称：LPMODECLKSEL

LPMODECLKSEL寄存器受LPMODEKEY寄存器保护。

表165. LPMODECLKSEL寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:1]	保留		保留。	0x0	R
0	LFSYSCLKEN		允许通过序列器将系统时钟切换为32 kHz。将1写入此位即切换到32 kHz振荡器。此位清0即切换到16 MHz振荡器。	0x0	R/W

低功耗模式配置寄存器—LPMODECON

地址0x00002114，复位：0x00000102；名称：LPMODECON

LPMODECON寄存器受LPMODEKEY寄存器保护。

表166. LPMODECON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:9]	保留		保留。	0x0	R
8	ALDOEN		此位置1时，关断模拟LDO。	0x1	R/W
7	V1P1HSADCEN		此位置1时，使能1.11 V高速共模缓冲器。	0x0	R/W
6	V1P8HSADCEN		此位置1时，使能高速1.82 V基准电压缓冲器。	0x0	R/W
[5:4]	保留		保留。	0x0	R/W
3	REPEATADCCNVEN_P		此位置1时，使能重复ADC转换。	0x0	R/W
2	ADCCONVEN		此位置1时，使能ADC转换。	0x0	R/W
1	HSREFDIS		此位置1时，关断高速基准电压源。	0x1	R/W
0	HFOSCPD		此位置1时，关断高速振荡器。	0x0	R/W

时钟架构

时钟特性

AD5940提供如下时钟选项：

- 低频32 kHz内部振荡器(LFOSC)。
- 高频16 MHz或32 MHz内部振荡器(HFOSC)。32 MHz设置仅为高速DAC提供时钟以输出80 kHz以上的信号，尤其适用于高频阻抗测量。
- GPIOx上的外部时钟输入选项。如果使用32 MHz时钟，应确保ADCCLKDIV位[9:6] = 2，以将ADC和数字芯片时钟源限制为16 MHz。

- 上电时，内部高频振荡器被选择为AFE系统时钟，设置为16 MHz。用户代码可将时钟分频，即除以1到32的系数，以降低功耗。

请注意，系统性能仅在AFE系统时钟速率为32 MHz、16 MHz、8 MHz和4 MHz时进行过验证。时钟架构如图49所示。

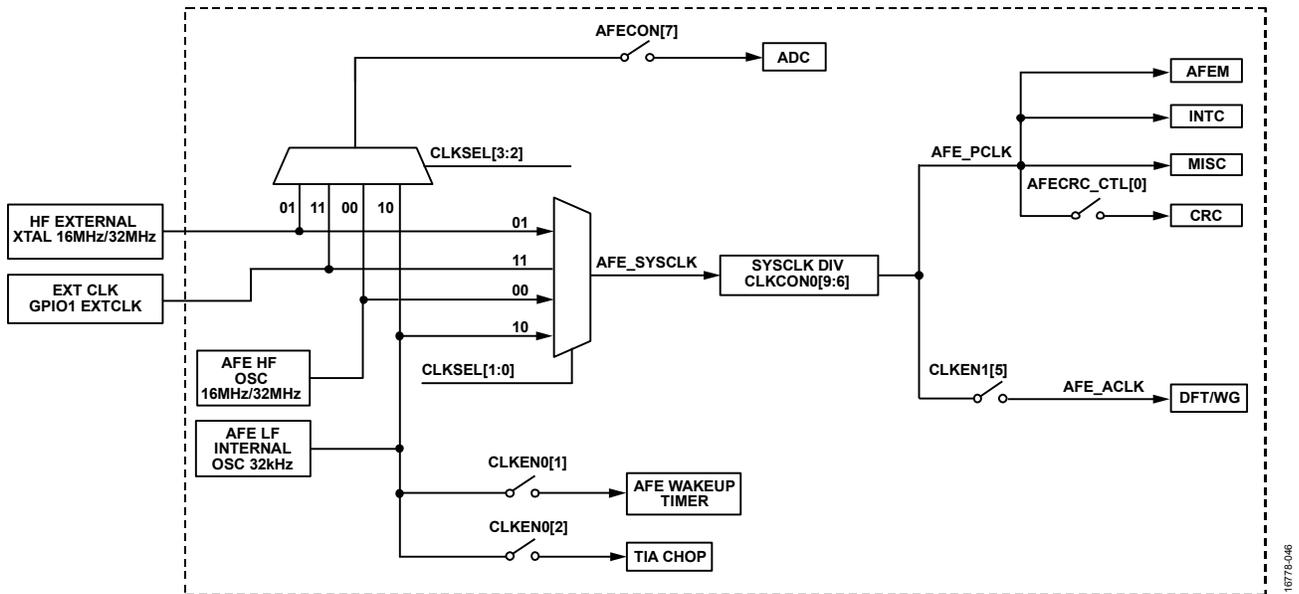


图49. AD5940系统时钟架构

时钟架构寄存器

表167. 时钟寄存器汇总

地址	名称	描述	复位	访问类型
0x0000420	CLKCON0KEY	CLKCON0寄存器的密钥保护寄存器	0x0000	W
0x0000408	CLKCON0	时钟分频器配置	0x0441	R/W
0x0000414	CLKSEL	时钟选择	0x0000	R/W
0x0000A70	CLKEN0	低功耗TIA斩波和唤醒定时器的时钟控制	0x0004	R/W
0x0000410	CLKEN1	时钟门控使能	0x01C0	R/W
0x0000A0C	OSCKEY	OSCCON寄存器的密钥保护	0x0000	R/W
0x0000A10	OSCCON	振荡器控制	0x0003	R/W
0x000020BC	HSOSCCON	高速振荡器配置	0x0034	R/W
0x0000A5C	RSTCONKEY	RSTCON寄存器的密钥保护	0x0000	W
0x0000A6C	LOSCTST	内部低频振荡器测试	0x0088	R/W

AD5940

CLKCON0寄存器的密钥保护寄存器—CLKCON0KEY

地址0x00000420，复位：0x0000；名称：CLKCON0KEY

表168. CLKCON0KEY寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	KEY		访问CLKCON0寄存器之前，须将0xA815写入该寄存器	0x0	W

时钟分频器配置寄存器—CLKCON0

地址0x00000408，复位：0x0441；名称：CLKCON0

表169. CLKCON0寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:10]	保留		保留。勿写入这些位。	0x1	R/W
[9:6]	ADCCLKDIV		ADC时钟分频器配置。ADC时钟分频器提供一个从16 MHz根时钟分频得到的时钟，用于驱动ADC时钟。ADC时钟频率(f_{ADC}) = 根时钟/ADCCLKDIV。值范围为1到15。值0和1的结果相同，都是除以1。 f_{ADC} 频率必须 ≤ 32 MHz。ADC仅利用16 MHz和32 MHz ADC时钟进行过评估。	0x1	R/W
[5:0]	SYSCLKDIV		系统时钟分频器配置。系统时钟分频器提供一个从16 MHz根时钟分频得到的时钟，用于驱动大多数数字外设。系统时钟频率(f_{SYS}) = 根时钟/SYSCLKDIV。值范围为1到32。大于32的值取32。值0和1的结果相同，都是除以1。 f_{SYS} 频率必须 ≤ 16 MHz。	0x1	R/W

时钟选择寄存器—CLKSEL

地址0x00000414，复位：0x0000；名称：CLKSEL

表170. CLKSEL寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
[3:2]	ADCCLKSEL		选择ADC时钟源。 0 内部高频振荡器时钟。 1 外部高频晶振时钟。 10 内部低频振荡器时钟（不推荐）。 11 外部时钟。	0x0	R/W
[1:0]	SYSCLKSEL		选择系统时钟源。 0 内部高频振荡器时钟。 1 外部高频晶振时钟。 10 内部低频振荡器时钟（不推荐）。 11 外部时钟。	0x0	R/W

低功耗TIA斩波和唤醒定时器的时钟使能—CLKEN0

地址0x00000A70，复位：0x0004；名称：CLKEN0

表171. CLKEN0寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:3]	保留		保留。	0x0	R
2	TIACHSDIS		TIA斩波时钟禁用。 0 开启TIA斩波时钟。 1 关闭TIA斩波时钟。	0x1	R/W
1	SLPWUTDIS		睡眠和唤醒定时器时钟禁用。 0 开启睡眠唤醒定时器时钟。 1 关闭睡眠唤醒定时器时钟。	0x0	R/W
0	保留		保留。	0x0	R/W

时钟门控使能寄存器—CLKEN1

地址0x00000410，复位：0x01C0；名称：CLKEN1

表172. CLKEN1寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:10]	保留		保留。	0x0	R
9	保留		保留。不得写入此位。此位应保持清0。	0x0	R/W
8	保留		保留。不得写入此位。	0x1	R/W
[7:6]	保留		保留。始终保持为0。不得写入这些位。	0x1	R/W
5	ACLKDIS	1 0	ACLK时钟使能。此位控制主AFE控制时钟，包括模拟接口和数字信号处理。 1 关闭ACLK时钟。 0 开启ACLK时钟。	0x0	R/W
4	保留		保留。始终保持为0。不得写入此位。	0x0	R/W
3	保留		初始化时将1写入此位。	0x0	R/W
2	保留		保留。始终保持为0。不得写入此位。	0x0	R/W
1	保留		保留。始终保持为0。不得写入此位。	0x0	R/W
0	保留		初始化时将1写入此位。	0x0	R/W

OSCCON寄存器的密钥保护—OSCKEY

地址0x00000A0C，复位：0x0000；名称：OSCKEY

表173. OSCKEY寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	OSCKEY		振荡器控制密钥寄存器。OSCCON寄存器受密钥保护。访问OSCCON寄存器之前，必须将值0xCB14写入OSCKEY。若在写入OSCCON寄存器之前写入任何其他寄存器，则保护将返回到锁定状态。	0x0	R/W

振荡器控制寄存器—OSCCON

地址0x00000A10，复位：0x0003；名称：OSCCON

OSCCON寄存器受密钥保护。要解除此保护，须在写入该寄存器之前将0xCB14写入OSCKEY寄存器。若在写入该寄存器之前写入任何其他寄存器，则保护将返回到锁定状态。

表174. OSCCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:11]	保留		保留。	0x0	R
10	HFXTALOK	0 1	高频晶体振荡器状态。此位指示振荡器使能后何时稳定下来。此位无监视功能，并不指示随后稳定性是否丧失。 0 振荡器尚未稳定或被禁用。 1 振荡器已使能且稳定，可供使用。	0x0	R
9	HFOSCOK	0 1	高频振荡器状态。此位指示振荡器使能后何时稳定下来。此位无监视功能，并不指示随后稳定性丧失。 0 振荡器尚未稳定或被禁用。 1 振荡器已使能且稳定，可供使用。	0x0	R
8	LFOSCOK	0 1	低频振荡器状态。此位指示振荡器使能后何时稳定下来。此位无监视功能，并不指示随后稳定性是否丧失。 0 振荡器尚未稳定或被禁用。 1 振荡器已使能且稳定，可供使用。	0x0	R
[7:3]	保留		保留。	0x0	R

AD5940

位	位名称	设置	描述	复位	访问类型
2	HFXTALEN		高频晶体振荡器使能。此位用于使能和禁用振荡器。振荡器在使用前必须处于稳定状态。必须先设置此位，然后才能启动SYSRESETREQ系统复位。 0 禁用高频晶体振荡器并将其置于低功耗状态。 1 使能高频晶体振荡器。	0x0	R/W
1	HFOSCEN		高频内部振荡器使能。此位用于使能和禁用振荡器。振荡器在使用前必须处于稳定状态。必须先设置此位，然后才能启动SYSRESETREQ系统复位。 0 禁用高频振荡器并将其置于低功耗状态。 1 使能高频振荡器。	0x1	R/W
0	LFOSCEN		低频内部振荡器使能。此位用于使能和禁用振荡器。振荡器在使用前必须处于稳定状态。 0 禁用低频振荡器并将其置于低功耗状态。 1 使能低频振荡器。	0x1	R/W

高功率振荡器配置寄存器—HSOSCCON

地址0x000020BC，复位：0x00000034；名称：HSOSCCON

表175. HSOSCCON寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:3]	保留		保留。	0x3	R
2	CLK32MHZEN		16 MHz/32 MHz输出选择器信号。此位决定输出是32 MHz还是16 MHz。ADC能以32 MHz运行，但系统时钟不能以32 MHz运行。在将振荡器切换到32 MHz之前，需要先将系统时钟2分频。参见CLKCON0寄存器的SYSCLKDIV位。 0 选择32 MHz输出。 1 选择16 MHz输出。	0x1	R/W
[1:0]	保留		保留。	0x0	R

RSTCON寄存器的密钥保护—RSTCONKEY

地址0x00000A5C，复位：0x0000；名称：RSTCONKEY

表176. RSTCONKEY寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	KEY		复位控制密钥寄存器。SWRSTCON受密钥保护，密钥值为0x12EA。输入密钥后才能写入SWRSTCON寄存器。若在写入SWRSTCON之前写入任何其它寄存器，则保护将返回锁定状态。	0x0	W

内部低频振荡器寄存器—LOSCTST

地址0x00000A6C，复位：0x0088；名称：LOSCTST

表177. LOSCTST寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x8	R/W
[3:0]	TRIM		调节电容以调整频率。调节充电电容可以调整输出频率。	0x8	R/W

应用信息

使用低带宽环路进行EDA生物阻抗测量

AD5940可用于EDA测量。该使用场景需要测量一直进行，典型采样速率为4 Hz，激励信号为100 Hz。AD5940使用低功耗DAC产生低频信号。低功耗TIA将电流转换为电压，

DFT硬件加速器计算数据的实数和虚数值。简化框图如图50所示，然后计算精确交流阻抗值。使用AD5940的低功耗模式特性可以实现低至70 μ A的平均电流消耗。有关详细信息，请参阅AN-1557应用笔记。

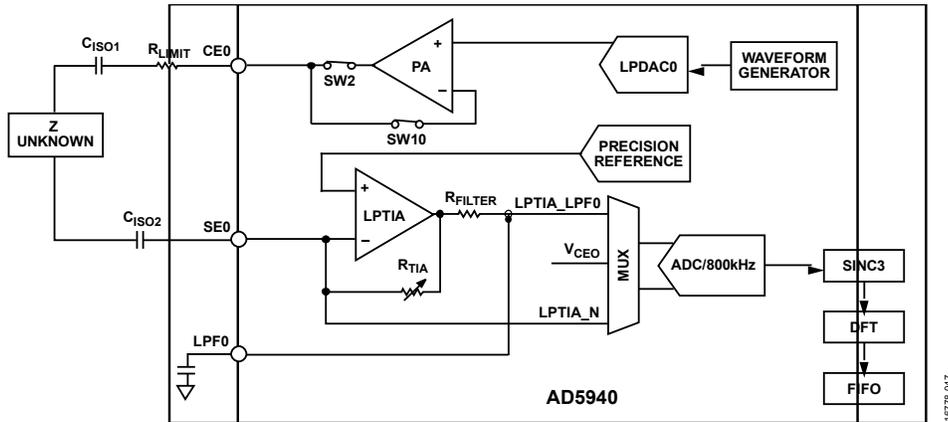


图50. 低频2线生物阻抗环路 (最大带宽 = 300 Hz)

16778-047

使用高带宽环路进行体阻抗分析(BIA)测量

AD5940利用其高带宽阻抗环路对人体进行4线绝对阻抗测量。高性能16位ADC及片上DFT硬件加速器在50 kHz时的目标SNR是100 dB,阻抗测量频率高达200 kHz。有关详细信息,请参阅AN-1557。

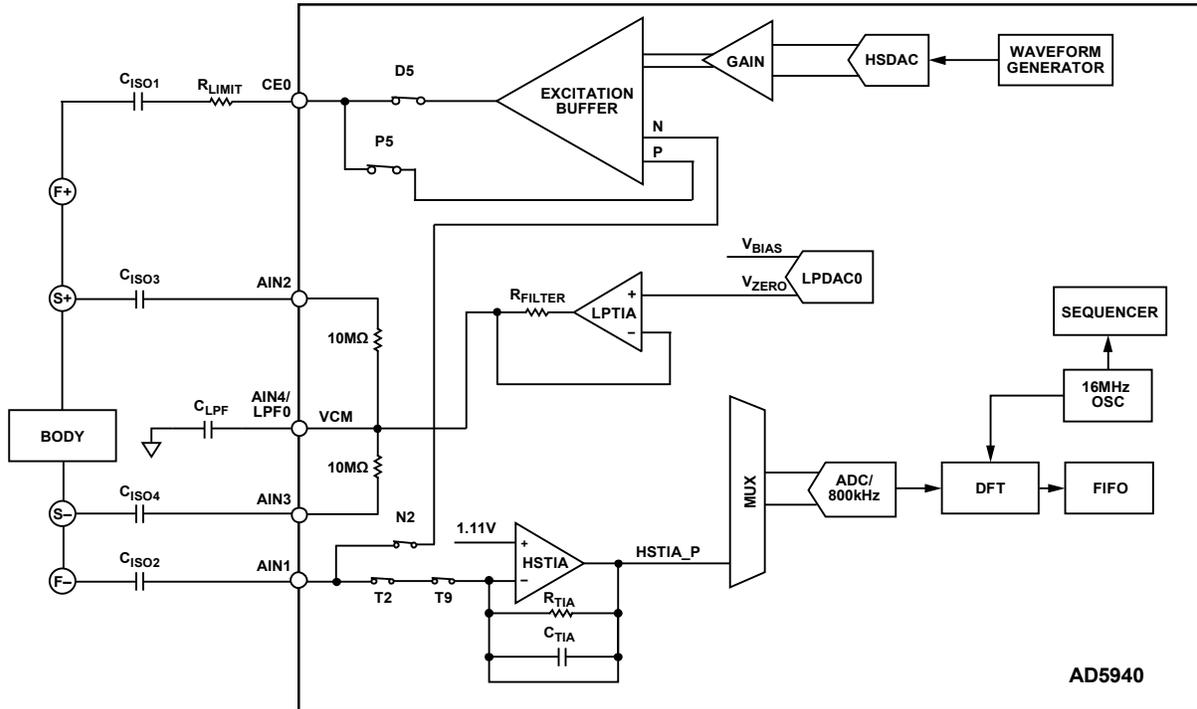


图51. 高频4线生物阻抗环路 (最大带宽 = 200 kHz)

16776-02

AD5940

使用AD5940、AD8232和AD8233进行生物阻抗和心电图(ECG)测量

AD5940可与AD8232和AD8233配合使用，执行生物阻抗和ECG测量。这两种测量可以方便地使用相同的电极。

当需要生物阻抗测量（例如身体成分、水合作用、EDA等）时，AD8232和AD8233进入关断状态（AD8232和AD8233的SDN引脚由AD5940 GPIOx引脚控制），AD5940开关矩阵断开AD8232和AD8233与电极的连接。

当需要进行ECG测量时，AD5940开关矩阵将AD5940 AFE与电极断开，转而连接到AD8233前端。AD8233模拟输出通过AINx引脚连接到AD5940上的高性能16位ADC。测量数据存储在AD5940数据FIFO中，由主机控制器读取。

有关详细信息，请参阅AN-1557。

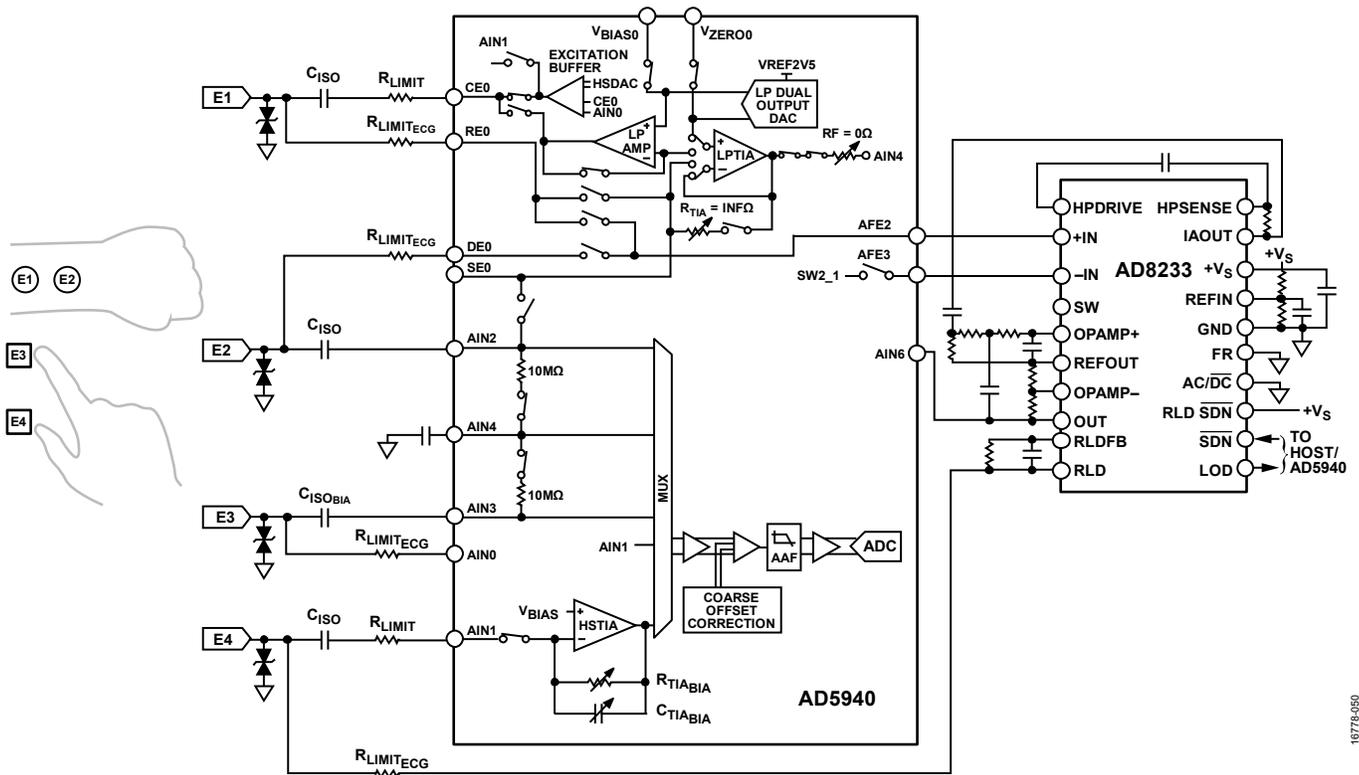


图53. 采用AD5940、AD8232和AD8233实现的身体成分和ECG系统解决方案

16778-050

智能水质/液体质量AFE

AD5940的特性和灵活性使该器件成为水质分析应用的理想选择。这些应用通常测量pH值、电导率、氧化/还原和温度。图54显示了一个简化版本，其中AD5940配置用来满足这些测量需求。高功率PA回路可用于电导率测量。图54显示了

一个2线电导率传感器。pH值测量指示溶液的酸度或碱度，在ADC转换之前使用外部放大器进行缓冲。

在此应用中，如图54所示，数据FIFO和AFE序列支持自主的预编程智能水质测量。

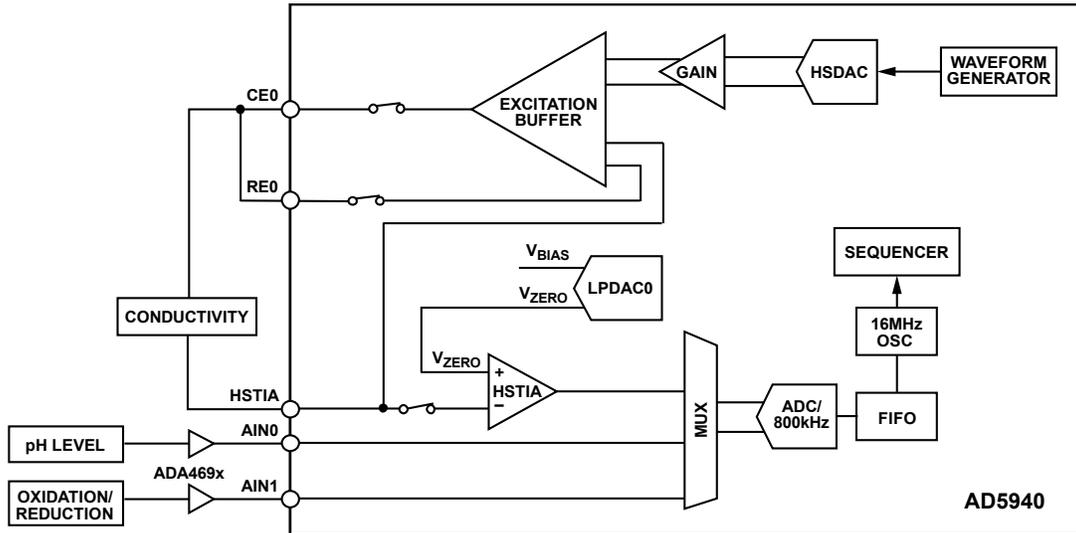


图54. 采用AD5940的典型水质分析应用

16778-051

外形尺寸

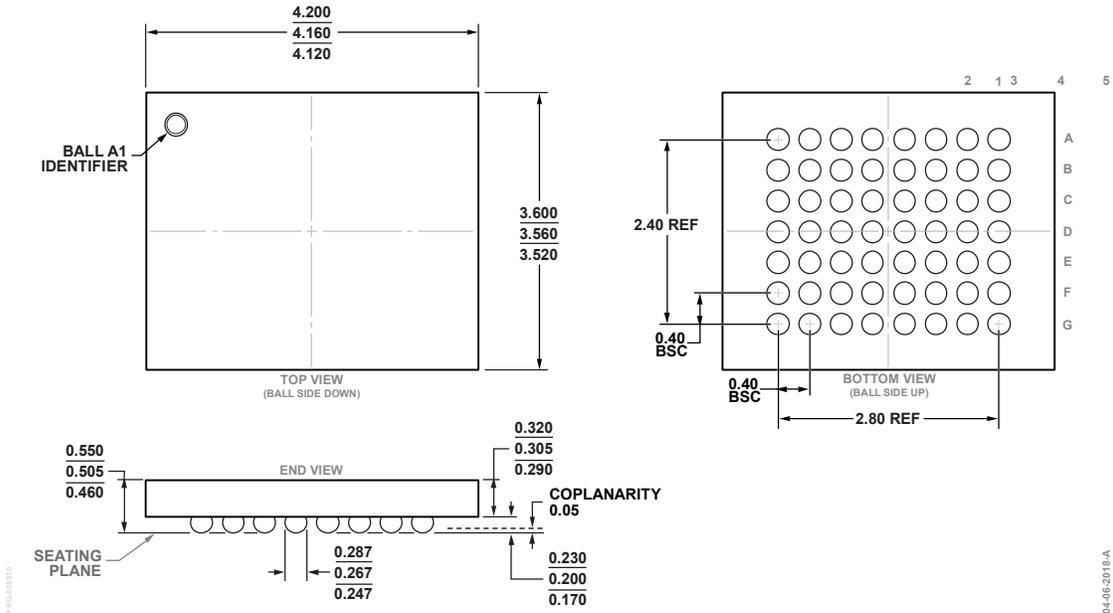


图55. 56引脚晶圆级芯片规模封装[WLCSP]
(CB-56-3)

尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项
AD5940BCBZ-RL	-40°C 至+85°C	56 引脚晶圆级芯片规模封装[WLCSP]	CB-56-3
AD5940BCBZ-RL7	-40°C 至+85°C	56 引脚晶圆级芯片规模封装[WLCSP]	CB-56-3
EVAL-AD5940BIOZ		生物电评估板	
EVAL-AD5940ELCZ		电化学评估板	

¹ Z = 符合RoHS标准的兼容器件。