

FEATURES

- 单路电源输出
- 输入电压: 40V_{DC} to 900V_{DC}
- 输入 BV 电压最高 1000V
- 静态电流: 15μA (典型)
- REG18 最大输出电压: 18V (典型)
- REG9 最大输出电压: 9V (典型)
- REG18 电流负载: 16mA@V_{reg18}=5V (典型)
- REG9 电流负载: 20mA@V_{reg18}=18V (典型)
- REG9 可调输出 (SS550)
- REG9 外部驱动 (SS551)
- 宽的温度范围 (Ta=-40~+125℃)
- eSOP8

APPLICATIONS

- 塑壳式断路器
- 高速漏电保护装置
- 防漏电插座
- 带有漏电保护的小家电

GENERAL DESCRIPTION

SS550/SS551 是一款多模初级电源稳压芯片，为后级次级电路系统提供中间电压，从而减少系统的面积并降低成本。SS550/SS551 基于高压 MOSFET 结构来实现，在输入电压高于 40V 时 SS550/SS551 的 REG18 输出电压将维持在 18V 左右，REG9 输出电压维持在 9V 左右，并随输出负载的增加而降低；当输入电压低于 18V 时，REG18 输出电压跟随输入电压变化，当 REG18 电压低于 10.5V 时，REG9V 电压降随之下降。

SS550 可通过在 REG9 与 BGIN 之间串入电阻实现 REG9 的输出电压在 1.3V~9V 之间可调。

SS551 可增加外部高压 MOS 器件，从而提高 REG9 输出的驱动能力。

SS550/SS551 内置高压电阻，通过与外部电阻和电容等器件连接，可实现对高压输入信号的分压检测。

本芯片可稳定通过 5KHz/100KHz EFT 群脉冲、雷击浪涌、周波跌落、工频磁场等等可靠性实验。

TYPICAL APPLICATION CIRCUIT

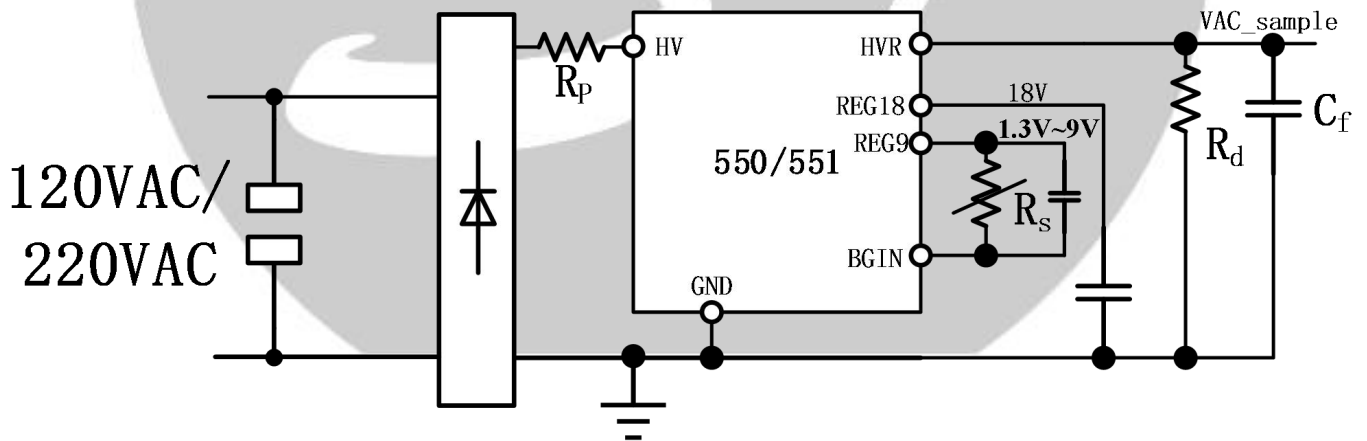


Figure 1. Typical Application Circuit

Rev. A

Information furnished by Sinasilicon is believed to be accurate and reliable. However, no responsibility is assumed by Sinasilicon for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Sinasilicon. Trademarks and registered trademarks are the property of their respective owners.

No.67, Keji 2Road, High-Tech District, Xi'an, Shaanxi 710077, China.
Tel: 029-8450 8685

www.sinasilicon.com

©2024 Sinasilicon, Inc. All rights reserved.

SPECIFICATIONS

C_{OUT18}= 10μF;C_{OUT9}= 1μF; T_A = 25°C, unless otherwise noted.
Table 1.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
电源输入电压	HV		900			V
供电电流（功耗）	I _Q	HV = 50V		15	20	μA
18V 输出电流	I _{OUT18}	HV=50V, REG18=5V		16		mA
		HV=50V, REG18=0V		24		mA
9V 输出电流	I _{OUT9}	REG18=18V		20		mA
18V 线性调整率	ΔV _{OUT18}	HV=50V to 900V, I _{OUT} =0.5mA			2.5	V
18V 负载调整率	ΔV _{OUT18}	HV=50V, I _{OUT} =1uA to 10mA			10	V
9V 线性调整率	ΔV _{OUT9}	I _{OUT} =1mA , REG18=11V to 18V			100	mV
9V 负载调整率	ΔV _{OUT9}	I _{OUT} =1uA to 20mA, REG18=18V			200	mV
高压电阻	R _{HV}	R between HV and HVR		48		M Ω
BGIN 对地电阻	R _{dn}	R between BGIN and GND		600		K Ω
BGIN 对 REG9 电阻	R _{up}	R between REG9 and BGIN		3.6		M Ω

注意：芯片的正常工作状态与温度密切相关，在实际应用过程中需要考虑散热问题。如输入 500V，负载电流 1mA 时，芯片自身将存在 0.5W 的发热，需要结合封装热阻确保芯片的结温在可控范围内，否则芯片特性衰减将非常严重。

ABSOLUTE MAXIMUM RATING

Table 2.

Parameter	Rating
HV, HVR to GND	-0.3V to +1000V
REGB to GND	-0.3V to +30V
REG18, REG9 to GND	-0.3V to +22V
BGIN to GND	-0.3V to +9V
Storage Temperature Range	-65°C to +150°C
Operating Junction Temperature Range	-40°C to +125°C
Operating Ambient Temperature Range	-40°C to +85°C
Soldering Conditions	JEDEC J-STD-020

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定应力值, 不涉及器件在这些或任何其他条件下超出本技术规格指标的功能性操作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

THERMAL DATA

绝对最大额定值仅适合单独应用, 但不适合组合使用。结温高于限制值时, 会损坏 SS550 和 SS551。监控环境温度并不能保证 T_J 不会超出额定温度限值。在功耗高、热阻差的应用中, 可能必须降低最大环境温度。

在功耗适中、PCB 热阻较低的应用中, 只要结温处于额定限值以内, 最大环境温度可以超过最大限值。器件的结温 (T_J) 取决于环境温度 (T_A)、器件的功耗 (P_D) 和封装的结到环境热阻 (θ_{JA})。

最高结温 (T_J) 由环境温度 (T_A) 和功耗 (P_D) 通过下式计算:

$$T_J = T_A + (P_D \times \theta_{JA})$$

封装的结到环境热阻 (θ_{JA}) 基于使用 4 层板的建模和计算方法, 主要取决于应用和板布局。在功耗较高的应用中, 需

要特别注意热板设计。 θ_{JA} 的值可能随 PCB 材料、布局和环境条件不同而异。 θ_{JA} 的额定值基于 4" × 3" 的 4 层电路板。有关板结构的详细信息, 请参考 JESD 51-7 和 JESD 51-9。

Ψ_{JB} 是结到板热特性参数, 单位为 °C/W。封装的 Ψ_{JB} 基于使用 4 层板的建模和计算方法。JESD51-12——“报告和使用电子封装热信息指南”中声明, 热特性参数和热阻不是一回事。 Ψ_{JB} 衡量沿多条热路径流动的器件功率, 而 θ_{JB} 只涉及一条路径。因此, Ψ_{JB} 热路径包括来自封装顶部的对流和封装的辐射, 这些因素使得 Ψ_{JB} 在现实应用中更有用。最高结温 (T_J) 由板温度 (T_B) 和功耗 (P_D) 通过下式计算:

$$T_J = T_B + (P_D \times \Psi_{JB})$$

有关 Ψ_{JB} 的详细信息, 请参考 JESD51-8 和 JESD51-12。

THERMAL RESISTANCE

θ_{JA} 和 Ψ_{JB} 针对最差条件, 即器件焊接在电路板上以实现表贴封装。

Table 3. Thermal Resistance

Package Type	θ_{JA}	θ_{JC}	Unit
8-Lead SOP	45	15	°C /W

ESD CAUTION



ESD (electrostatic discharge) sensitive device. Charged devices and circuit boards can discharge without detection. Although this product features patented or proprietary protection circuitry, damage may occur on devices subjected to high energy ESD. Therefore, proper ESD precautions should be taken to avoid performance degradation or loss of functionality.

PIN CONFIGURATION AND FUNCTION DESCRIPTIONS

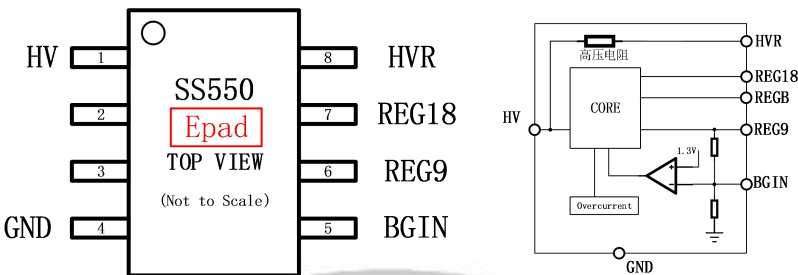


Figure 2. eSOP-8 Pin Configuration

Table 3. Pin Function Descriptions

Pin No.	Mnemonic	Description
1	HV	高压电源输入
2-3	NC	悬空
4	GND	芯片地
5	BGIN	1.3V 电压输入
6	REG9	9V 电压输出
7	REG18	18V 电压输出
8	HVR	高压电阻输出
9	Epad	接芯片地，用于芯片散热

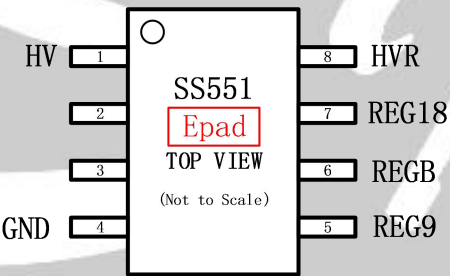


Figure 3. eSOP-8 Pin Configuration

Table 3. Pin Function Descriptions

Pin No.	Mnemonic	Description
1	HV	高压电源输入
2-3	NC	悬空
4	GND	芯片地
5	REG9	9V 电压输出
6	REGB	外部高压 MOS 栅极驱动
7	REG18	18V 电压输出
8	HVR	高压电阻输出
9	Epad	接芯片地，用于芯片散热

APPLICATION

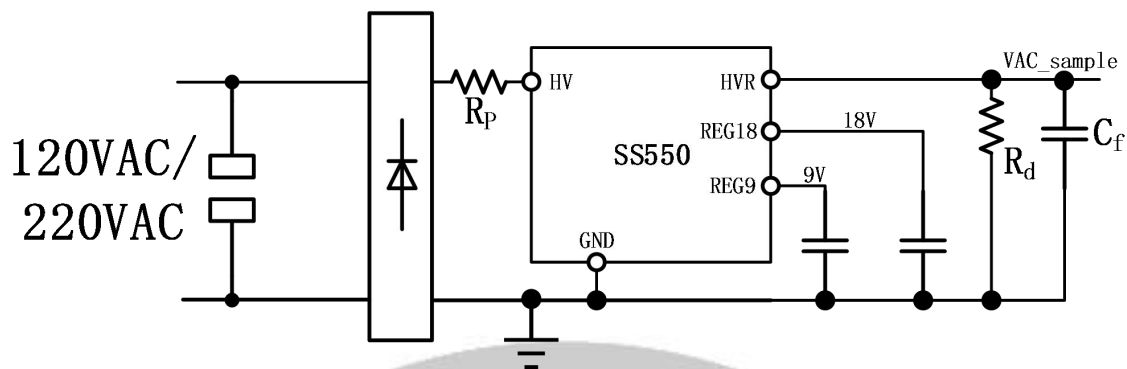


Figure 4. 基本应用图1

图4显示的是SS550产生18V和9V输出电压方案，同时SS550通过内部的高压电阻与外部分压电阻 R_d 可实现对交流电压的实时采集。

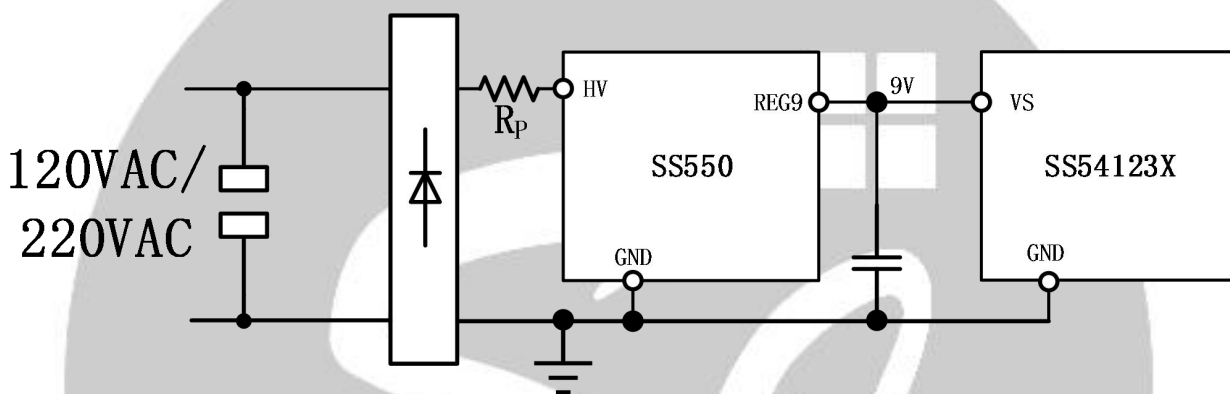


Figure 5. 基本应用图2

图5的方案中，SS550与SS54123X(漏电检测芯片)结合应用，系统静态功耗可低至60mW，实现了国家倡导的“节能减排”的指导方针，同时本方案可承受交流500VAC的冲击。

传统方案中，漏电芯片SS54123X通过恒定限流电阻与钳位二极管（芯片内部）来实现漏电芯片的电源电压，这种应用中静态功耗较高（大于600mW）。且降压电阻在输入交流电压更高时会承受较大的功率，出现过载的风险。

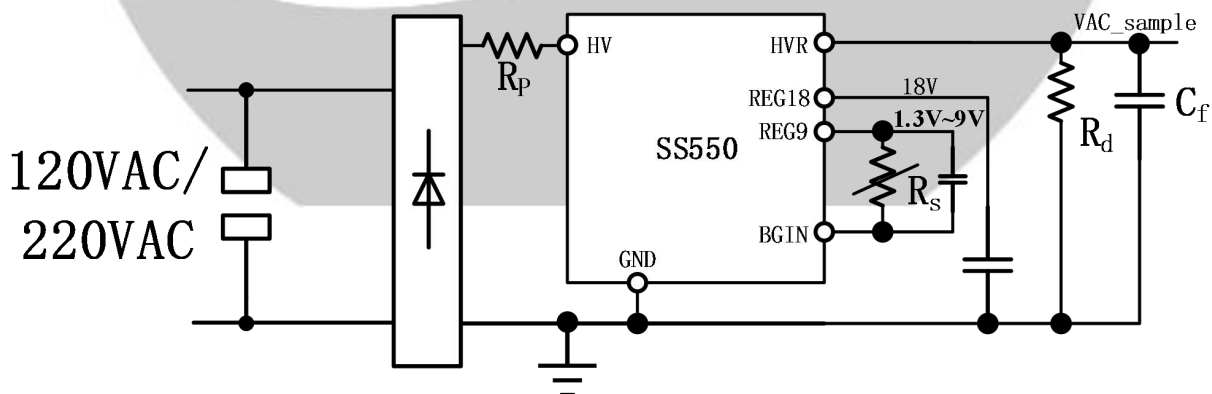


Figure 6. 基本应用图3

图6的方案中，SS550中的REG9输出电压可通过在BGIN与REG9之间放置不同的电阻从而实现1.3V~9V可调输出电压， $V_{OUT} = 1.3((3.6M||R_s) + 0.6M)/0.6M$ 。

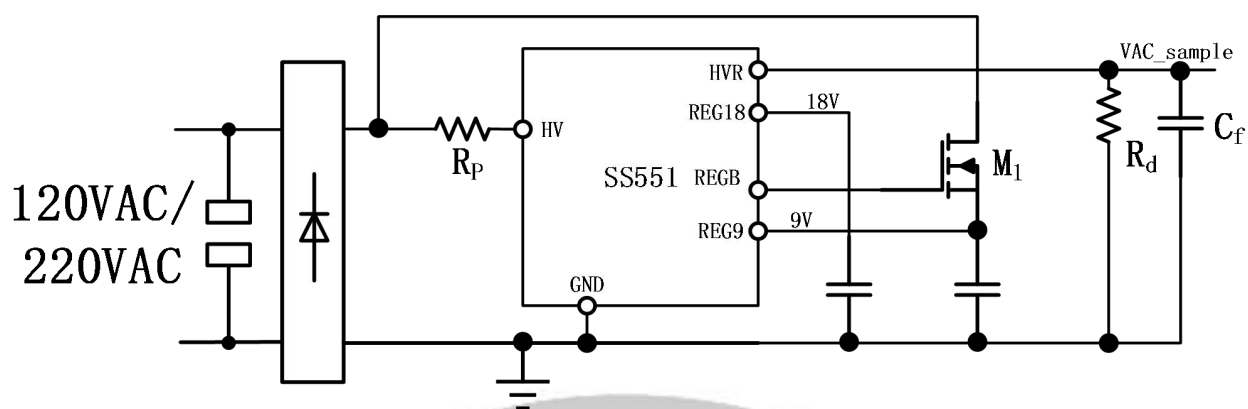
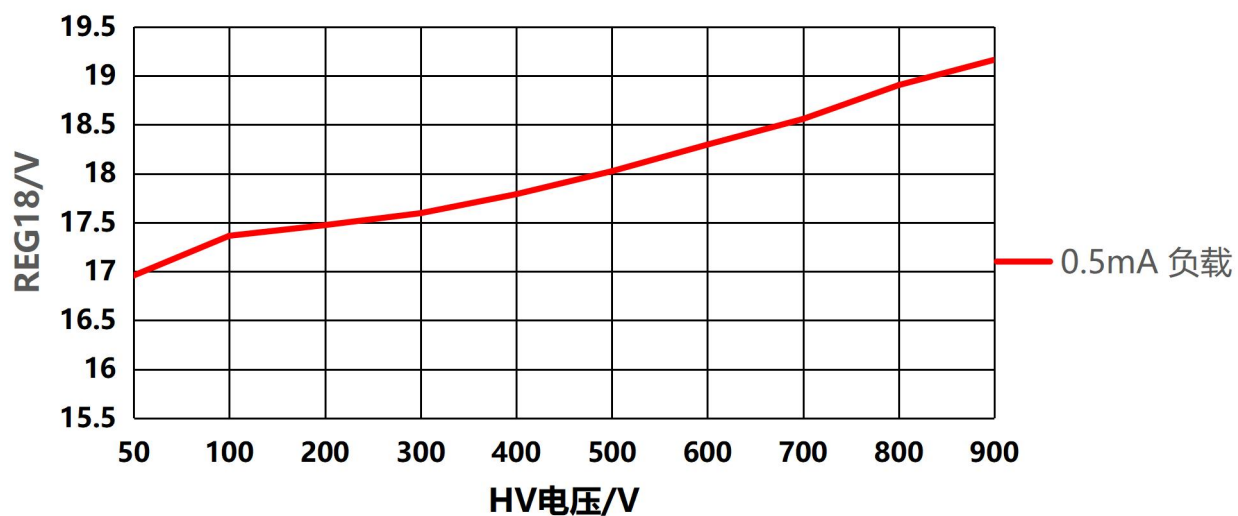


Figure 7 大负载应用图

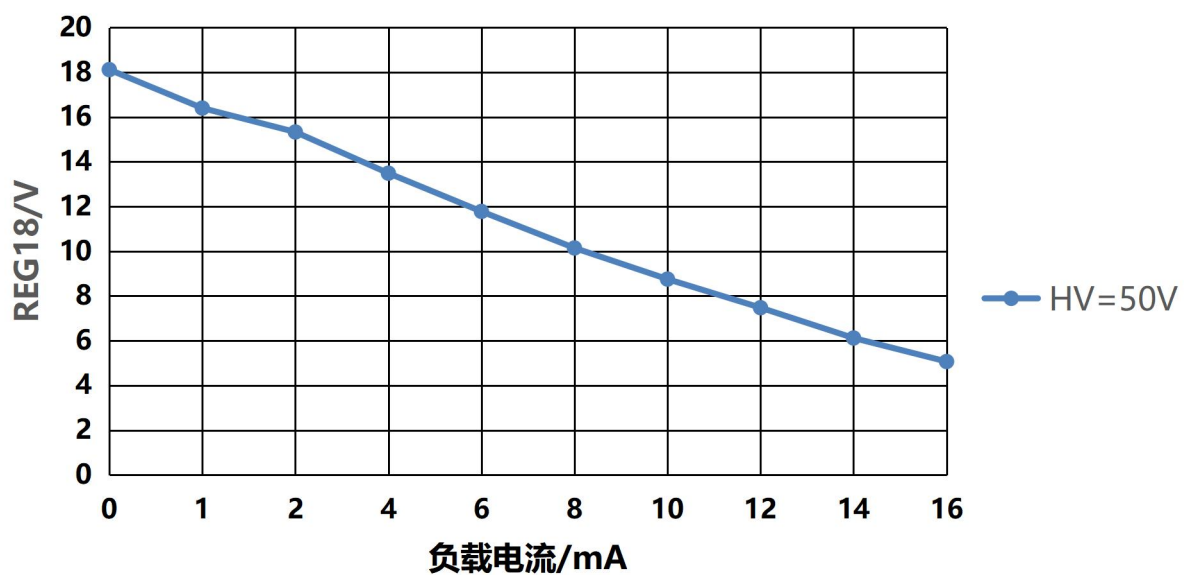
图 7 的方案中，SS551 作为高压 NMOS 器件 M1 的栅极偏置源，选择合适的高压 NMOS 器件（例如 1A 700V 高压 NMOS 器件）可实现不同的负载驱动能力。

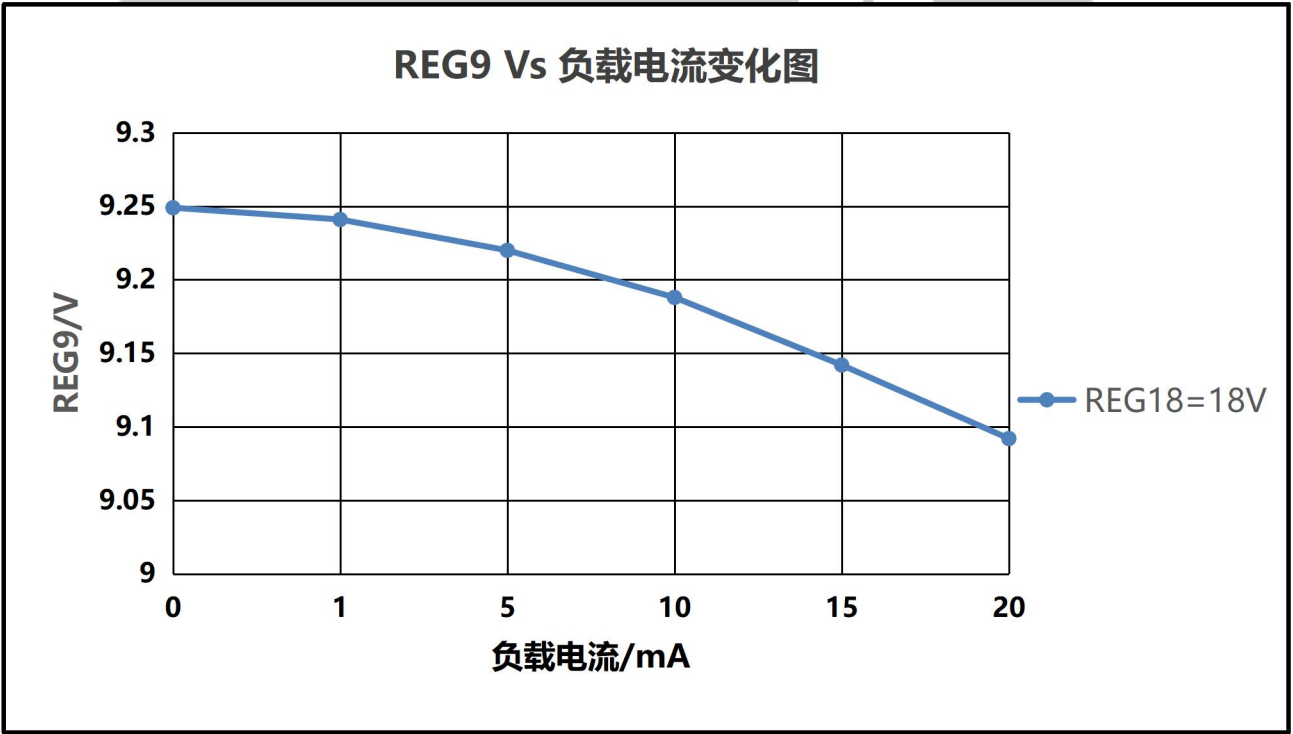
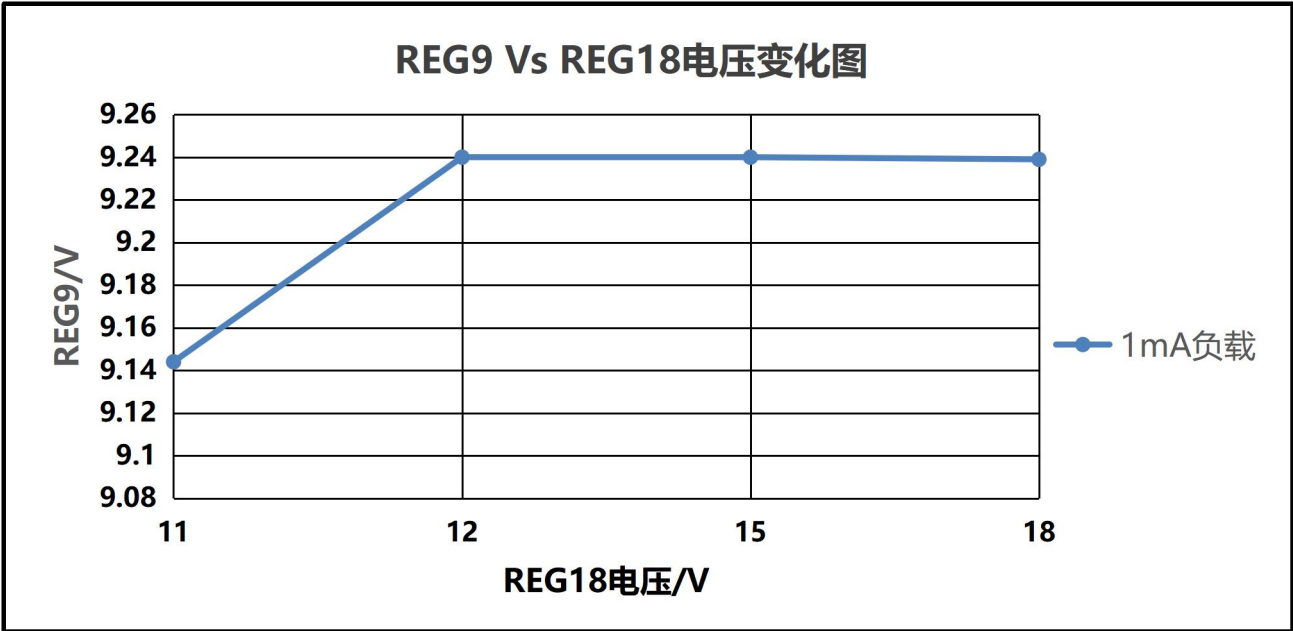
重要工作数据图表

REG18 Vs HV电压变化图



REG18 Vs 负载电流变化图





OUTLINE DIMENSIONS

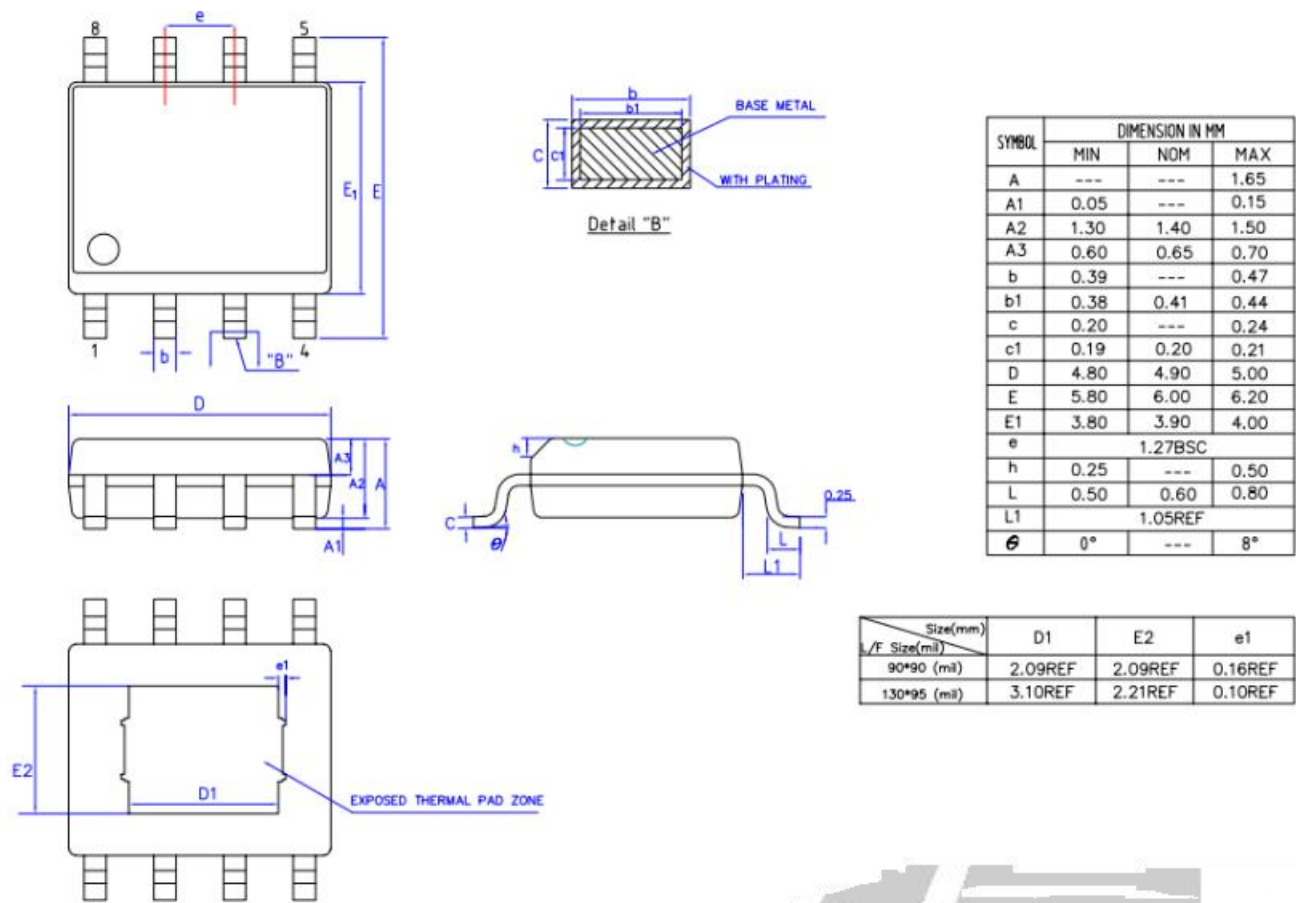
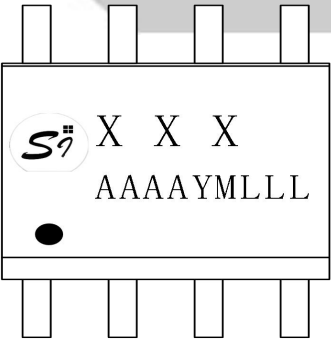


Figure 8. 8-Lead Small Outline Package [eSOP]

ORDERING GUIDE

型号	封装形式	温度范围	MK code	包装方式	卷盘尺寸
SS550	eSOP8	-40℃ to +125 ℃	550 AAAAYMLLL	3000/盘	13 寸卷盘
SS551	eSOP8	-40℃ to +125 ℃	551 AAAAYMLLL	3000/盘	13 寸卷盘



- 1、SI =Logo;
- 2、• =Pin1;
- 3、XXX =Device name ;
- 4、AAAA =Company Encode
- 5、YM =Year&Month
- 6、LLL =Trace No.

注：本公司保留不预先通知而修改此文件的权利

版本信息

版本号	发布日期	页数	章节或图表	更改说明
1.0	2024.3	10		首次发布

